

3-9. (クロック源) 分周比の選択 連続サンプリングクロック値の設定。

```

o u t p ( B A S E + 6 , d i v 1 ) ; /* d i v 1 = 分周比 A の下位バイト */
o u t p ( B A S E + 6 , d i v 2 ) ; /* d i v 2 = 分周比 A の上位バイト */
o u t p ( B A S E + 6 , d i v 3 ) ; /* d i v 3 = 分周比 B の下位バイト */
o u t p ( B A S E + 6 , d i v 4 ) ; /* d i v 4 = 分周比 B の上位バイト */

```

クロック源の分周比データを (BASE + 6 ポートに) 書き込みます。

必ず4バイト続けて書き込んで下さい。

分周は16BIT構成のカウンタA, Bを直列接続した32BITで行われます。

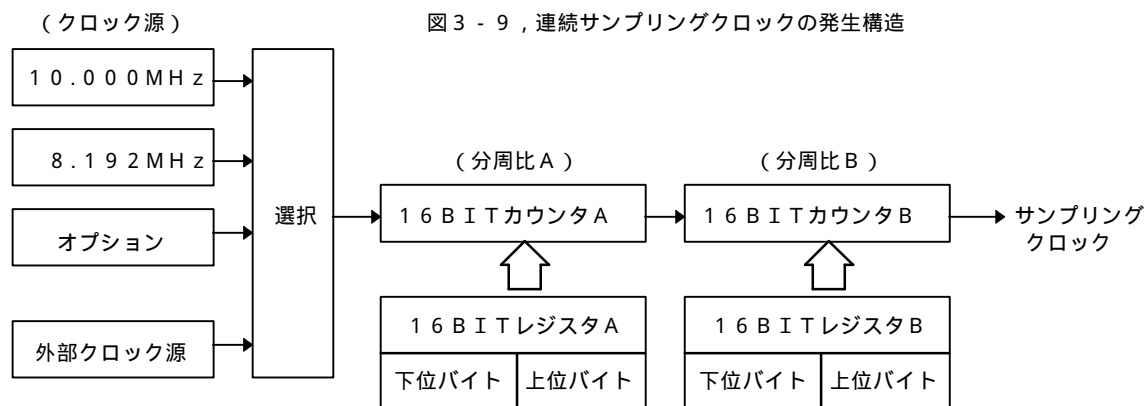
分周データA, Bの範囲は各1~65535で、各専用レジスタに書き込まれます。

内部クロック源10MHz (周期100ns) を選択したときの最長クロック周期は、

$$(100\text{ns}) \times 65535 \times 65535 = 429.4836225\text{秒}$$

表3-9. 【BASE+6】出力ポートの構成

ビット	分周比A下位	分周比A上位	分周比B下位	分周比B上位	リセット時
B7	(div1) a7	(div2) a15	(div3) b7	(div4) b15	変化しない
B6	(") a6	(") a14	(") b6	(") b14	
B5	(") a5	(") a13	(") b5	(") b13	
B4	(") a4	(") a12	(") b4	(") b12	
B3	(") a3	(") a11	(") b3	(") b11	
B2	(") a2	(") a10	(") b2	(") b10	
B1	(") a1	(") a9	(") b1	(") b9	
B0	(") a0	(") a8	(") b0	(") b8	



内部クロック源10.000MHz および 8.192MHz は本ボード標準装備

《分周動作》 連続サンプリング開始のトリガを認識すると分周動作が開始されます。
 レジスタからカウンタにロードされた分周比データはクロック源周期ごとに
 ダウンカウントされて行き、0に達するとタイミング信号を発生させると同時
 に再びレジスタからカウンタにロードされる繰り返しとなります。
 このタイミング信号が各回サンプリング・スキャンの実行開始タイミングと
 なります。

3-10. 内部（アナログ）トリガレベルの設定

$\text{outp}(\text{BASE} + 5, \text{TGL}1); \quad /* \text{TGL}1 = \text{トリガレベル} \cdot \text{データ}1 \quad */$
 $\text{outp}(\text{BASE} + 5, \text{TGL}2); \quad /* \text{TGL}2 = \text{トリガレベル} \cdot \text{データ}2 \quad */$

アナログ・トリガレベル指定データを（BASE + 5 ポートに）書き込みます。

必ず2バイト続けて書き込んで下さい。

レベルトリガ・モードのときは（表3-10Aのように）TGL2は無効ですが、必ず形式的なダミーデータを書き込んでください。

本機が（内部＝アナログ）トリガ待ち状態の時はアナログ入力チャンネル0が約1μsの一定周期で連続的に監視サンプリングされ、AD変換値の上位8BITが当トリガレベル・データと（デジタル的に）比較されています。トリガが認識されると（3-9項で説明した）分周動作が開始されます。すなわち連続サンプリングのスタートです。

ここで指定するトリガレベル・データTGL1、およびTGL2は（3-11項で設定される）トリガモードにより表3-10Aの意味を持ちます。

表3-10A. トリガモード vs トリガレベル・データ

トリガレベル・データ	エッジトリガの場合	レベルトリガの場合	レンジトリガの場合
TGL1	トリガ基準レベル	トリガ基準レベル	トリガレベル下限値
TGL2	ヒステリシス・レベル	ダミーデータ	トリガレベル上限値

トリガレベル・データ TGL の算出

ユニポーラ入力範囲のとき： $\text{TGL} = V_{\text{tg}} \div (V_{\text{span}} \div 256) \quad \text{digit}$

バイポーラ入力範囲のとき： $\text{TGL} = V_{\text{tg}} \div (V_{\text{span}} \div 256) + 128 \quad \text{digit}$

なお、 V_{tg} ：トリガレベル電圧

V_{span} ：スパン（入力範囲の絶対幅／表3-10B参照）

表3-10B. 各アナログ入力範囲に対するスパン、およびトリガレベル分解能

	Aレンジの場合		Bレンジの場合	
	V_{span}	分解能 ($V_{\text{span}}/256$)	V_{span}	分解能 ($V_{\text{span}}/256$)
±10v	20.48 v	80 mV	20 v	78.125 mV
±5v, 0 ~ +10v	10.24 v	40 mV	10 v	39.0625 mV
±2.5v, 0 ~ +5v	5.12 v	20 mV	5 v	19.5312 mV
0 ~ +2.5v	2.56 v	10 mV	2.5 v	9.7656 mV

内部（アナログ）トリガの各種形態

エッジトリガ： チャンネル0 アナログ入力信号が指定トリガレベルを指定方向（極性）で交差したときに発生します。 但し本ボードでは信号に重畳して雑音による誤トリガを防ぐためにヒステリシスを設定し、トリガ基準レベル（TGL1）とヒステリシス・レベル（TGL2）を連続して交差した時点でトリガを発生させます。

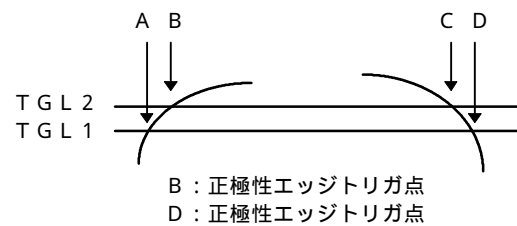
《補足》

チャンネル0 アナログ入力信号に雑音が乗っている場合、エッジトリガ・モードでヒステリシスが無いときはトリガ基準レベル（TGL1）付近で誤トリガ発生が考えられます。

すなわち、正極性のエッジトリガを指定しているときはD点付近、また負極性のエッジトリガを指定しているときはA点付近で雑音による誤トリガ発生の可能性があります。

ヒステリシス・レベル（TGL2）の設定により正しいトリガ点でのみ動作します。

図3-10A. ヒステリシスによる正しいトリガ認識



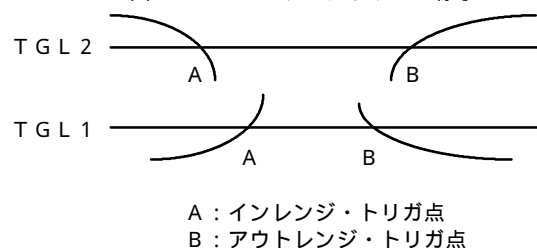
レベルトリガ： チャンネル0 アナログ入力信号がトリガ基準レベル（TGL1）の大きさを単純に比較します。 正極性を指定した場合はアナログ入力信号がトリガ基準レベルより大きい時、負極性を指定した場合はアナログ入力信号がトリガ基準レベルより小さい時にトリガ発生となります。 したがって、トリガ待ちになった瞬間にトリガ発生となる場合もあります。

レンジトリガ： チャンネル0 アナログ入力信号がトリガレベル上限値（TGL2）と同下限値（TGL1）で指定する帯域から上下いずれかの方向に外れた時がアウトレンジ・トリガ、逆に上下いずれかの方向から指定領域に入った時がインレンジ・トリガ（負極性のレンジトリガ）です。

《補足》

レンジトリガはレベル動作が一般的ですが、別名 デュアルスロープ・トリガ と称するエッジトリガも可能です。 その場合のヒステリシスはトリガレベル上下限値の外側、トリガレベル分解能1単位（表3-10B）に固定されています。

図3-10B. レンジトリガの様子



外部（デジタル）トリガの各種形態

図3-10C. デジタル・エッジトリガ

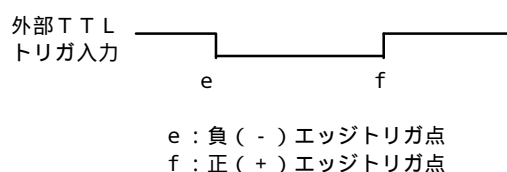


図3-10D. デジタル・レベルトリガ



3-11.トリガモード設定(含ソフトトリガ実行)

outp(BASE+2, tgm); /* tgm=トリガモード設定データ */

トリガモード、およびサンプリングモード設定データを書き込みます。

表3-11A.【BASE+2】出力ポートの構成

ビット	各ビットの機能・意味	= 1 のとき	= 0 のとき	リセット時
B 7	ソフトトリガ制御	発生	禁止(強制停止)	0
B 6	外部トリガ入力信号制御	許可	禁止(強制停止)	0
B 5	内部(アナログ)トリガ制御	許可	禁止(強制停止)	0
B 4	トリガ極性選択	+ ()	- ()	0
B 3	トリガ認識モード選択 2	エッジ	レベル	0
B 2	トリガ認識モード選択 1	レンジ	レンジ以外	0
B 1	未使用			0
B 0	サンプリング・モード選択	連続サンプリング	マニュアル・サンプリング	0

マニュアル・サンプリング動作(B 0 = 0 のとき) : 次3-12項参照。

連続サンプリング動作(B 0 = 1 のとき)

連続サンプリングはトリガの発生によりスタートし、スタートの原因となったトリガ制御ビットのリセット(0)により停止します。複数のトリガを許可しておくと最初に発生したトリガで連続サンプリングがスタートしますが、その原因となったトリガ制御ビットをリセットしても他の許可されたトリガが発生すると再びスタートするので注意が必要です。

プログラム上任意のプロセスから連続サンプリングをスタートさせるには、ソフトトリガ制御ビットB 7をセット(0 1)します。停止させるにはリセット(1 0)です。

なお、サンプリング・モードがマニュアル・サンプリング(B 0 = 0)のときに、ソフトトリガまたは許可されていたトリガが発生しても連続サンプリングは行われませんが、サンプリング・クロックは起動されます。したがってステータスデータ【3-13項】には反映されますし、また同クロックによる割り込みが許可【3-6項】されているときは割り込み要求信号が発信されます。

特殊なトリガ形態として帯域サンプリング(デジタル・レベルトリガ)動作があります。これは外部トリガ入力信号の指定レベル(極性)期間だけ連続サンプリングを行います。

/ 図3-10D参照 /

表 3 - 1 1 B . トリガモード設定ビットの組み合わせ

選択されるトリガ名		B7	B6	B5	B4	B3	B2	備考 / 一般的な別呼称
	ソフトトリガ	1	x	x	x	x	x	即トリガ (即スタート)
デジタル	エッジ・トリガ (+)	0	1		1	1	0	
	エッジ・トリガ (-)	0	1		0	1	0	
	レベル・トリガ (+)	0	1		1	0	0	帯域サンプリング (+)
	レベル・トリガ (-)	0	1		0	0	0	帯域サンプリング (-)
アナログ	エッジ・トリガ (+)	0		1	1	1	0	
	エッジ・トリガ (-)	0		1	0	1	0	
	レベル・トリガ (+)	0		1	1	0	0	
	レベル・トリガ (-)	0		1	0	0	0	
	レベル・レンジトリガ (+)	0		1	1	0	1	アウトレンジ・トリガ
	レベル・レンジトリガ (-)	0		1	0	0	1	インレンジ・トリガ
	エッジ・レンジトリガ (+)	0		1	1	1	1	デュアルスロープ・トリガ (+)
	エッジ・レンジトリガ (-)	0		1	0	1	1	デュアルスロープ・トリガ (-)

: 当ビットをセット (= 1) するとアナログトリガとのOR動作となる。

: 当ビットをセット (= 1) するとデジタルトリガとのOR動作となる。

×：無視

具体的な操作（事前の条件設定等は別途必要）

```

マニュアル ( 1 回 ) サンプルング :      outp ( BASE + 2 , 0x0 )      : /* マニュアルサンプリング に設定 */
                                          mstr = inp ( BASE + 5 ) : /* 次 3 - 1 2 項参照 */

```

[illegible]

```
各種トリガで連続サンプリング   :    outp ( BASE + 2 , tgm )      : /* 各種トリガ待ち状態 */
                                   :    outp ( BASE + 2 , 0x01 )     : /* 強制停止 */
```

トリガ遅れ

トリガ条件が成立したとき、本ボードがこれを検出して実際に連続サンプリングを開始するまでの遅れ時間はトリガの種類によって少しだけ異なります。
その遅れ時間は、

ソフトトリガ: 300 ns (7-4項参照)
内部(アナログ)トリガ: 約 1 μs
外部(デジタル)トリガ: 330 ns (7-4項参照)

です。

図3-11A, B, Cに一般的な連続サンプリング動作の様子を示します。

