

第1章．導入・試運転

1-1. 本製品の概要・取り扱い

PMC - 354ATは市販のパルスモータ・ドライバを介してパルスモータを高速駆動・制御するIBM PC / AT互換機（ISAバス）用の4チャンネル／パルス出力・制御ボードです。

各チャンネルのパルス出力・制御にはPCL - 240MK（日本パルスモータ社製）を使用、独立した高速動作とシンプルな操作性を可能にしています。

ドライブユニット

各制御対象パルスモータごとに専用のドライブユニットが必要です。これはパルスモータ自身や駆動負荷の特性に整合したものでなくてはなりません。通常はパルスモータ・メーカーが推奨・販売しているものを使用します。

回路接続

本ボード（PMC - 354AT）とドライブユニット、および制御位置認識用スイッチ類の接続はユーザ自身で行う必要があります。具体的には【1-8項／システム構築・接続】、および【5-1項／各制御信号の入出力回路】を御参照ください。

なお、本ボードの入出力コネクタは（ハーフピッチで）ピン数が多く、ハンダ付け用のプラグがありません。オプション【1-7項】の汎用ケーブルや端子台を御利用になるか、またはユーザ側でケーブルを制作・御用意ください。

制御スイッチ類（軸センサ）

原点や各制御リミット認識用のスイッチ類は省略することもできますが、そのときは省略したスイッチに依存する動作命令は使用できなくなります。【1-9項／試運転・動作確認】ではスイッチ類を接続しない場合の動作も可能です。

プログラミング

ユーザ独自のドライバを制作する場合は【第2章／制御・操作】で各制御レジスタ類の機能を御理解いただいたうえで、【第3章／ソフトウェア】およびサンプルプログラム・ソースを参考にしてください。多くのアプリケーションでは添付の汎用Cハンドラ【第4章】が便利です。

トラブル対策

思ったような動作にならないときは【5-2項／故障・トラブル等の原因と対処】に従って再点検・確認してください。当社では動作確認用プログラム【1-9項／試運転・動作確認】での不具合についてのみ対応します。なお、当社では出荷時に全ボードを個別に動作確認・検査しています。不具合の多くは回路接続（ドライバ～モータ間も含む）、I / Oアドレス、割り込みレベル設定値の不適當などによることが考えられます。返品・交換請求の前に巻末の【Q & Aフォーム】で現状をレポートのうえ、御相談ください。

故障したときは

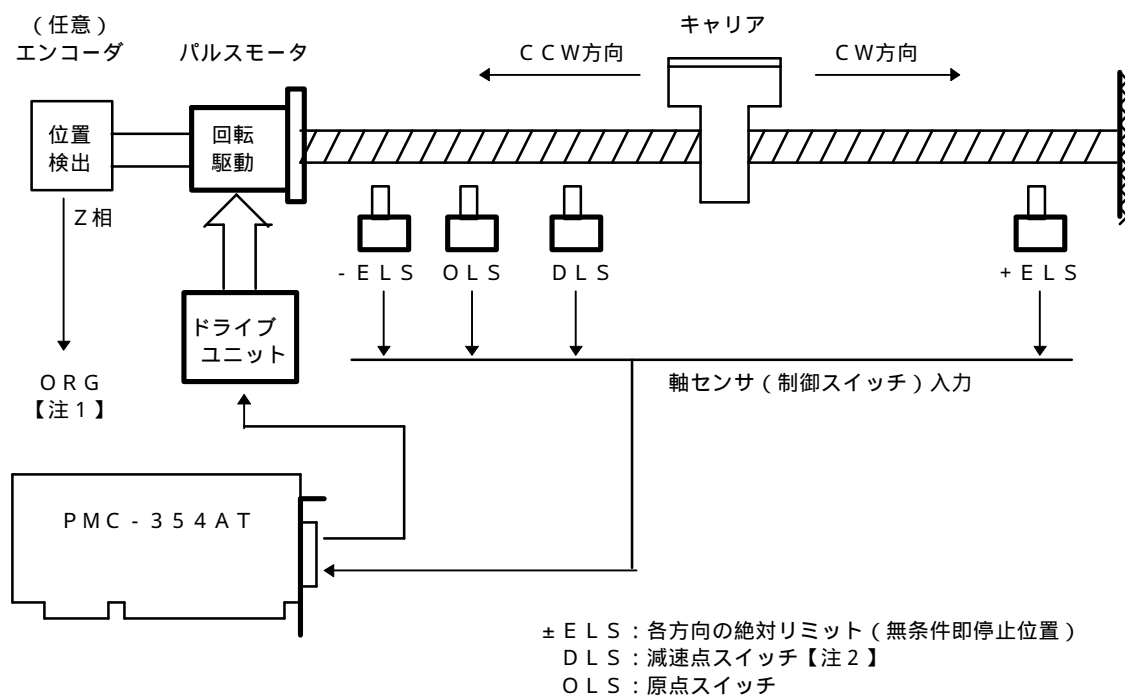
出荷後1年以内の自然故障については無償修理を行います。事故・災害・不良環境、または不適切な取り扱いによる故障は有償修理となります。いずれの場合も【Q & Aフォーム】等による事情レポートを添付してください。多くの場合、当社内での修理時間は受け入れ後24時間以内です。

1-2. 適用システム（制御系モデル）

図1 - 2 Aに典型的な位置決め制御系モデルを示します。当システムにおいて本ボードの機能は、各位置認識用のリミットスイッチ（軸センサ）を監視しながらプログラム上で指定された動作に対応するパルス列をパルスモータ・ドライブユニットに供給することです。

主な制御要素は 移動方向：CW（+）、またはCCW（-）
 移動量：パルス数（1～16,777,215）
 移動速度：パルス出力周波数（0.5pps～245.73Kpps）
 移動形態：定速、または高速（加減速）
 移動目的：通常的位置決め、または原点復帰
 停止：即停止、減速停止、リミット停止、緊急停止（アラーム入力）

図1 - 2 . 位置決め制御系モデル（ボールネジによる直線駆動例）



【注1】 原点復帰方式（ソフト指定）がOLS方式のときは当エンコーダ（ORG信号）は不要。次ページ参照。

【注2】 DLSは通常、原点復帰過程での減速に使用することを想定している。DLSをOLSの両端に配置する場合、B接点のときは2個のDLSを直列、A接点のときは並列に接続する。

【注3】 上図では1チャンネル分についてのみ記してある。

【注4】 実際の回路では24v（1チャンネル分当り約25mA消費）の直流電源が必要になる。汎用入力ビットを使用するときは加えて約6mA/ビットが必要。

主な用語

パルスモータ制御システムで使用される専門用語について簡単に説明しておきます。

司令パルス出力： 本ボードからパルスモータ・ドライブユニットに供給する出力パルスの中で、本書では出力パルス（またはパルス出力）と記述する。

パルス出力方式： パルスの出力形態は2種類（ソフト指定）あり、最もよく使用されるのは回転方向ごとに独自のパルス出力を持つ【個別パルス方式】。

CW, CCWは各回転方向で、

CW： 時計廻り（+方向）

CCW： 反時計廻り（-方向）

一方、【共通パルス方式】は回転方向を示す出力と、両方向共通のパルス出力から成り、

PLS： 共通パルス

DIR： 回転方向（CW / CCW）

《追伸》 出力論理もソフト指定。

(K)pps： パルス出力周波数 / pulse per second

軸センサ（制御スイッチ）： 駆動対象（図1-2のキャリア）が何らかの制御を必要とする位置まで到達したことを検出して本ボードに知らせるスイッチ。

±ELS： 各方向の絶対（極限）リミットスイッチ。当位置を検出すると、本ボードは当軸のパルス出力を無条件に即停止する。

DLS： 減速点スイッチ。（有効／無効はソフト指定）
高速動作時、当スイッチがアクティブになると減速、非アクティブになると再び加速する。普通はフォトインタラプタを使用、キャリアに適当な長さの遮蔽板等を付けて必要なアクティブ期間を得る。

OLS： 原点スイッチ。

ORG： ロータリーエンコーダのZ相信号を入力。
（原点復帰方法【Z相方式】のときのみ必要。）

原点復帰方法： 通常はOLS（原点スイッチ）入力で即停止する【OLS方式】が一般的だが、ソフト指定で次に記す【Z相方式】も使用できる。

エンコーダ： 位置検出用ロータリーエンコーダ。回転方向と回転速度を示す信号出力を持つ。本ボードでは、DLS（減速点）またはOLS（原点）スイッチ位置通過からエンコーダのZ相（1回転の基準位置）パルス出力をソフト上で指定した数だけ検出したら停止する【Z相方式】のときに使用する。

（2-7項・参照）

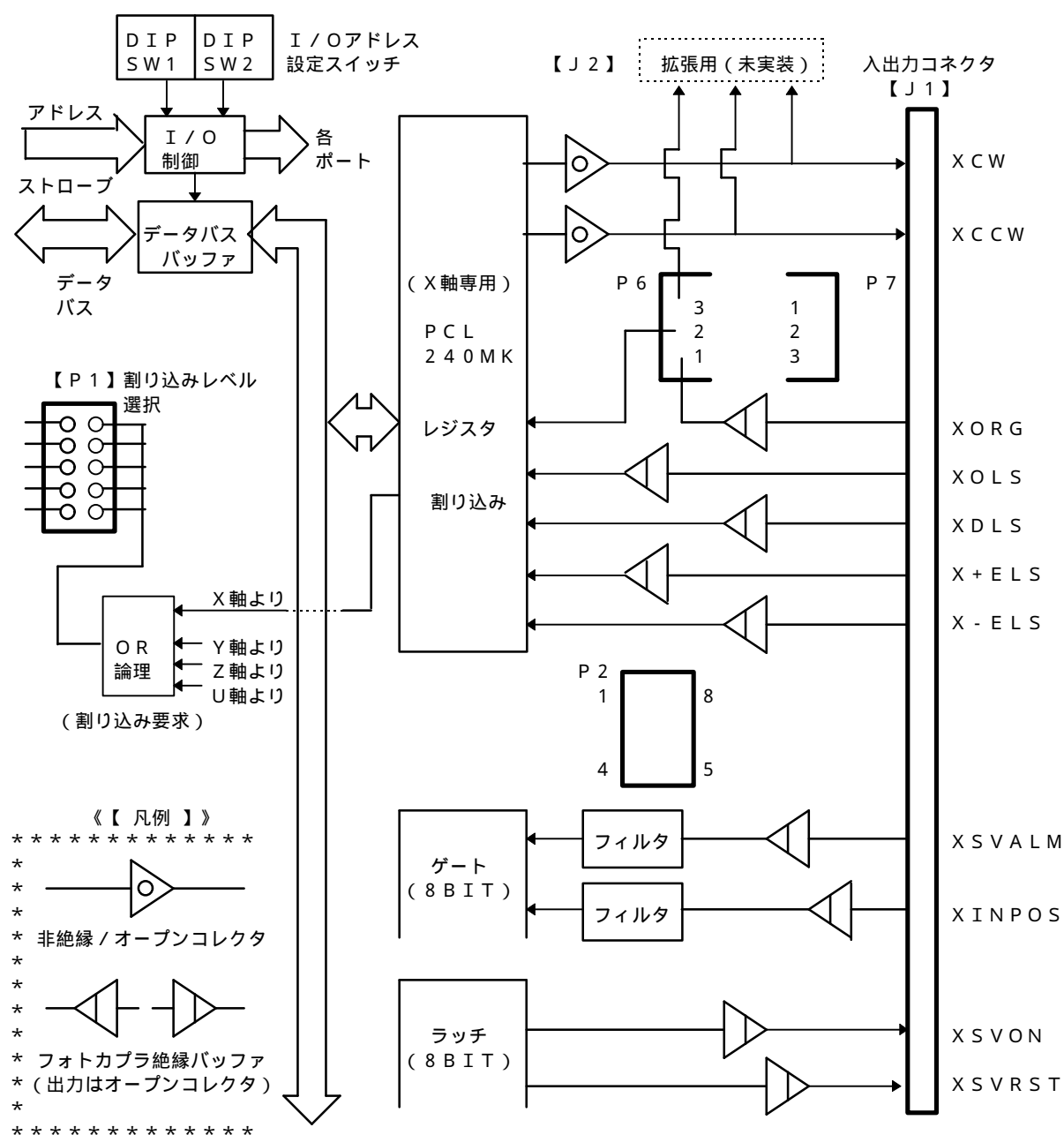
1-3. ボード構造・制御信号の概要

図1-3に本ボードの内部構造を示します。左側がISAバス・インタフェース側、右側が対パルスモータ制御、軸センサ接続用の入出力コネクタ【J1】です。

ISAバス・インタフェース部で設定されたI/Oアドレスに対するCPU側からのREAD / WRITE操作により各軸専用のパルスモータ制御素子(PCL-240MK)内の各レジスタが読み書きされます。また各制御素子から(ソフト許可で)発生する割り込み要求はORをとり、(ジャンパポスト【P1】で選択された)ISAバスの割り込み要求線に接続されています。

割り込み原因や発生源は各制御素子のステータスから判断できます。

図1-3. PMC-354AT機能ブロック
(X軸部のみ示す。/Y・Z・U軸も同様)



ボード上の設定

図1 - 3に太枠で示した【DIPSW1】，【DIPSW2】，【P 1】，【P 2】，【P 6】，【P 7】は本ボード上の（スイッチ）設定項目です。

入出力信号

図1 - 3右端の【J 1】は本ボード背面パネル側に実装されている入出力コネクタです。同図にはX軸制御信号のみ記してありますが、実際にはY，Z，U，各軸用の同一機能信号があります。

なお各信号名の先頭文字は軸名を示しますが、以下省略して述べます。

CW，

CCW

： 一般的なパルスモータ・ドライブユニットで使用される個別パルス方式を（ソフト上で）選択したときの各方向パルス出力。出力論理もソフト指定。共通パルス方式を（ソフト上で）選択したときは、CW，CCWの代りに両回転方向に共通のパルス出力PLSと回転方向指定DIRに置き替わる。
/【2 - 4項】参照。

CW： 時計廻り（+方向）。

CCW： 反時計廻り（-方向）。

ORG： ロータリーエンコーダのZ相出力信号を接続（入力）する。原点復帰に（ソフト選択で）Z相方式を使用するときのみ必要。/【2 - 7項】参照。

OLS： 原点スイッチ。原点復帰にOLS方式を使用するときには当位置を検出するとパルス出力を停止する。Z相方式のときは指標にも利用できる。

DLS： 減速点スイッチ（有効／無効はソフト指定）。/【2 - 4項】参照。
高速動作中に当スイッチがアクティブになると減速開始、その後、非アクティブになると再び加速する。

±ELS： +（CW）方向、および-（CCW）方向側の絶対（極限）リミット。動作中に当位置を検出するとパルス出力を停止、割り込み要求が発生する。

SVALM： 汎用入力ビットであるが、ソフト指定でアラーム（緊急停止）入力としても利用できる。そのときは当入力によりパルス出力を停止、割り込み要求が発生する。/【2 - 6項】，【2 - 16項】参照。

INPOS： 汎用入力ビット。/【2 - 16項】参照。

SVON： 汎用出力ビット。出力論理は固定。（“1”出力のときON）
制御対象が（インクリメンタル型の）サーボドライバのときは、位置決め開始信号として使用できる。/【2 - 17項】参照。

SVRST： 汎用出力ビット。出力論理は固定。（“1”出力のときON）
制御対象が（インクリメンタル型の）サーボドライバのときは、リセット信号として使用できる。/【2 - 17項】参照。

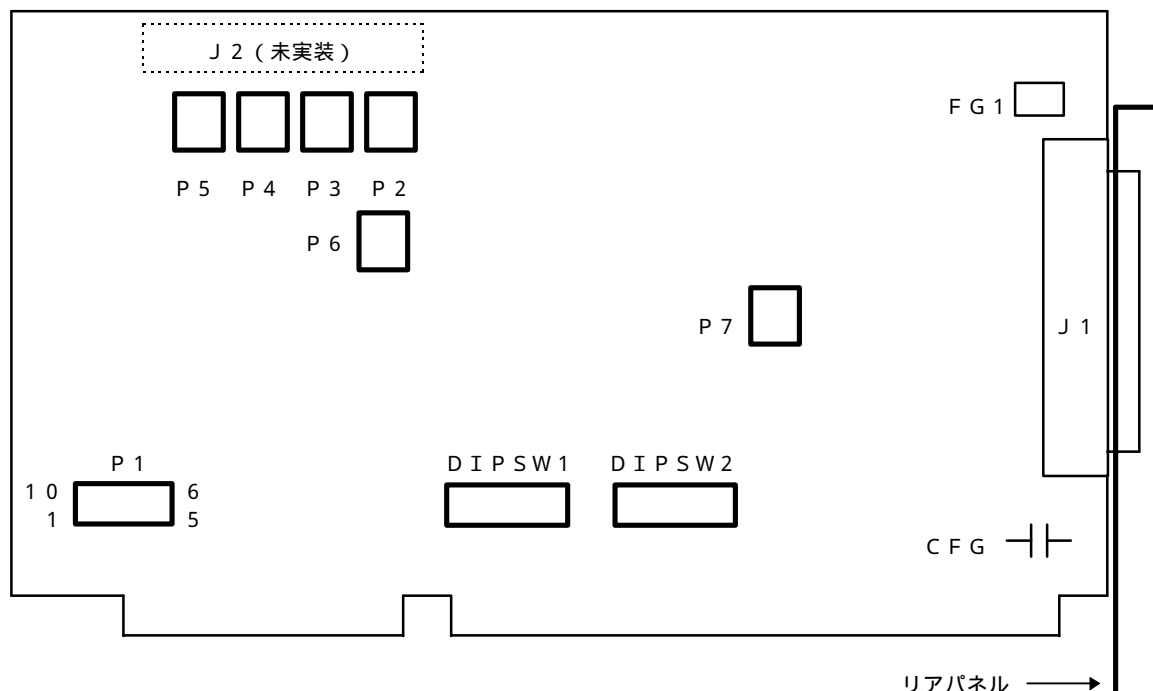
なお、図1 - 3において汎用入力ビット（SVALM，INPOS）、および汎用出力ビット（SVON，SVRST）は各々4軸分で合計8ビット／1ポート構成。

1-4. ボード上の設定

本ボード上のスイッチやジャンパーポストは組み込むシステム的环境に合わせて設定する必要があります。特にI/Oアドレスや割り込みレベルは、システム中に存在する他のデバイスや周辺機器と重複するトラブルを起こしやすいので御注意ください。

図1-4に本ボード上で設定すべきスイッチ、ジャンパーポストの位置を示します。

図1-4. ボード上の設定対象位置



- J1 : 入出力コネクタ
 J2 : 拡張用コネクタ (未実装 / 近い将来の計画なし。)
 FG1 : 未実装 (GND～フレーム間接続用)
 CFG : 未実装 (GND～フレーム間コンデンサ挿入用)

【注】 GND : カードエッジ (ISAバス側) から供給されるロジック電源 + 5V のリターン。
 フレーム : リアパネル、およびコネクタ J1 の金属外被に接続されている。

P1 : 割り込みレベル設定ジャンパ。

本ボードからの割り込み要求をISAバスの割り込み入力線 (5 者択一) に接続できる。(各制御素子からの割り込み要求はORで1本化されている。)

