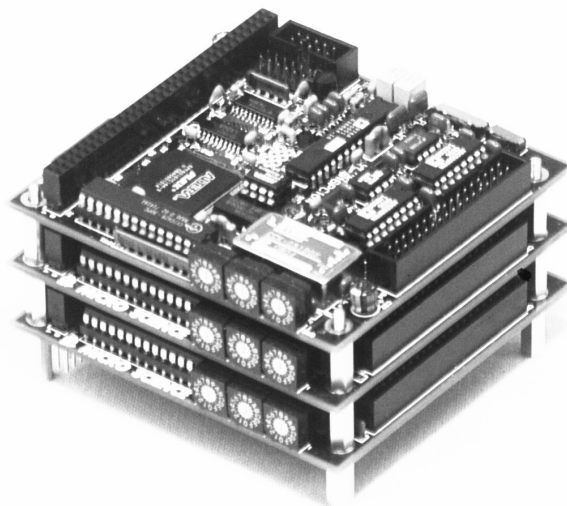


*Real Solution for FA/LA*



12ビット・8チャンネルAD変換  
& 12ビット・1チャンネルDA変換  
& 4ビット・デジタル入出力ボード

**MFU-541PC104**

**取扱い説明書**

— PC104 —  
ISA互換バス

**マイクロサイエンス（株）**

〒167-0042 東京都杉並区西荻北2丁目37番12号

TEL 03(3396)8362 代表

FAX 03(3301)5593

Email: [welcome@microscience.co.jp](mailto:welcome@microscience.co.jp)

---

Mar 01, 2002

## 目 次

使用・適用上の注意	3
修理・サポート方法	4
本製品の構成・価格表	4

### 第1章．導入

1-1. 本製品の仕様・概要	5
1-2. ボード上の設定	7
1-3. I / Oベースアドレスの設定	8
1-4. 入出力コネクタ・ピン接続	9

### 第2章．信号入出力

2-1. アナログ（A D）入力回路	11
2-2. アナログ（D A）出力回路	12
2-3. アナログ入出力範囲	13
2-4. アナログ入出力特性	15
2-5. デジタル入出力回路	16

### 第3章．制御・操作

3-1. 制御・操作の手順	17
3-2. 制御レジスタ I / O アドレス・マップ	18
3-3. ボード制御部リセット（初期化）	19
3-4. 割り込み制御（許可・禁止、クリア）	20
3-5. アナログ出力（D A）更新操作	21
3-6. アナログ入力選択 & A D スタート操作	22
3-7. ボード・ステータスの読み込み	23
3-8. A D データの読み込み	24
3-9. 汎用 4 B I T デジタル入出力	25

### 第4章．保守・その他

4-1. 故障・トラブル等の原因と対処	27
4-2. 修理のときは	28
4-3. アナログ入出力範囲の再調整	29

付録．Q & A フォーム（質問 / トラブル・故障に対する相談用）	30
------------------------------------	----

## 本製品の使用・適用についての注意

- 【１】 本製品はP C / 1 0 4バス（８ビット）に装着して使用するものですが、コネクタの電流容量に３Ａ仕様の部品を使用することにより＋５ｖ電源ピン（計２本）の供給能力が標準規格の（１Ａ仕様×２ピン）より大きくなっています。  
但し、標準規格に忠実な他社製品と組み合わせて使用するときは低能力側の仕様を採用しなければならない場合もありますので御注意ください。
- 【２】 本製品が組み込まれたシステムの運用対象・方法・場所・環境等によって、故障・誤動作等が生じた場合に起こり得る、身体・生命・財産等に対する損害の回避措置は同システムの設計・制作に別途付加・反映させてください。 本製品自体には前述の機能は無く、したがって当社では本製品が組み込まれたシステムの運用により発生した故障・誤動作・事故に起因する身体・生命・財産等の損害に対する責任は負えません。 これは本製品の故障・誤動作が原因となった場合も含み、理由の如何を問いません。
- 【３】 本製品付属のソフトウェアは本製品利用の方法を示す例、またオプションの関連ソフトウェアは本製品利用の一般的便宜をはかるものであり、現在未発見のバグ存在の可能性も含めて、運用結果についての責任は一切負えません。  
これらのソフトウェアには自身が組み込まれたシステムに故障・誤動作・事故等が生じた場合に起こり得る身体・生命・財産等に対する損害の回避機能はありません。 御利用の場合は同システムの設計・制作で配慮・付加・反映させてください。
- 【４】 本製品（付属ソフトウェア含む）、およびオプションの関連ソフトウェアは医用・航空機器用・その他、高信頼性・高安全性を必要とするシステムに使用しないでください。
- 【５】 本製品付属のソフトウェアについて当社は著作権を保持しますが、第三者の権利を侵害しない限りにおいて、購入者は自身が制作するシステム等に自由に組み込み、販売することもできます。 但し、当社製ソフトウェアのソースコードを含むソフトウェアを第三者に販売・移転するときは当社の文書による事前許可を必要とします。
- 【６】 当社では本製品の販売・サポート・保証の範囲を日本国内に限っています。

## 故障・修理・サポート方法について

- 【１】 納入後１年間は自然故障、および当社製造上の問題に起因したことが明らかな故障製品に対して無償修理を行います。 但し、故障・不具合の原因や無償修理の対象となるか否かは（過去の経験等に照らして）当社側で判定させていただきます。
- 【２】 落雷等の自然現象、または漏電・過電圧印加・機械的破損・その他、使用者側の責に帰する故障品に対しては実費にて修理をお願いします。
- 【３】 修理は宅配便によるセンドバックで行います。 なお、運賃は互いに発送する側が負担するものとします。（無償修理の場合も含む／着払い不可。）
- 【４】 本製品使用上の質問・トラブル対応・故障修理等は入手経路の如何にかかわらず、当社宛に直接御相談・御用命ください。 その際は、客観情報の整理・評価を行うために必ずFAX等でレポートを御送付ください。（解決速度が格段に上ります。）  
本書末尾の《Q & A フォーム》が便利です。

**製品構成**

本体ボード、  
入出力プラグ・ヘッダ（各 1 個）  
スペーサ&ネジ（15mm 長、4 個）  
ソフトウェア（当社ホームページ[www.microscience.co.jp](http://www.microscience.co.jp)からダウンロード）  
プレーンな C サンプル、  
当社製 P C I、U S B 各インターフェース上でのサンプル。

**価格表**

【注】P C 1 0 4 シリーズは直接販売です。

製品名	当社直販価格	製品の概要
M F U - 5 4 1 P C 1 0 4	¥ 2 9 , 0 0 0	1 2 ビット 8 チャンネル A D 変換 + 1 チャンネル D A 変換
（オプション）取扱説明書	1 , 0 0 0	印刷された取扱説明書

《 言語 》 英文を御希望の場合は“英文取扱説明書”と御指定ください。（本製品は当社・日本製です。）  
なお両版共、P D F ファイルは無償配布の C D R O M に格納されているほか、  
当社ホームページからダウンロードもできます。 / 新製品はダウンロードのみ /  
[www.microscience.co.jp](http://www.microscience.co.jp)

## 第1章．導入・試運転

### 1-1．本機の仕様・概要

8チャンネルの12ビットAD、1チャンネルの12ビットDA、および4ビットのデジタル入出力機能を組み合わせたマルチファンクション機です。高精度部品の使用により、アナログ入力範囲・出力範囲を切替えても実用に十分な精度を得ています。アナログ系とデジタル系のそれぞれに専用コネクタを使用、また、各チャンネル・BITごとにリターン（GND）端子を用意するなど、低価格でもプロ仕様の基本は備えています。

#### AD部

12BIT / 8チャンネル（シングルエンド入力 = 普通の2線式信号）  
 入力電圧範囲：±10V / ±5V / ±2.5V（ジャンパ切り替え）  
 AD変換速度：10μs（チャンネル切り替え、サンプルホールド時間を含む）

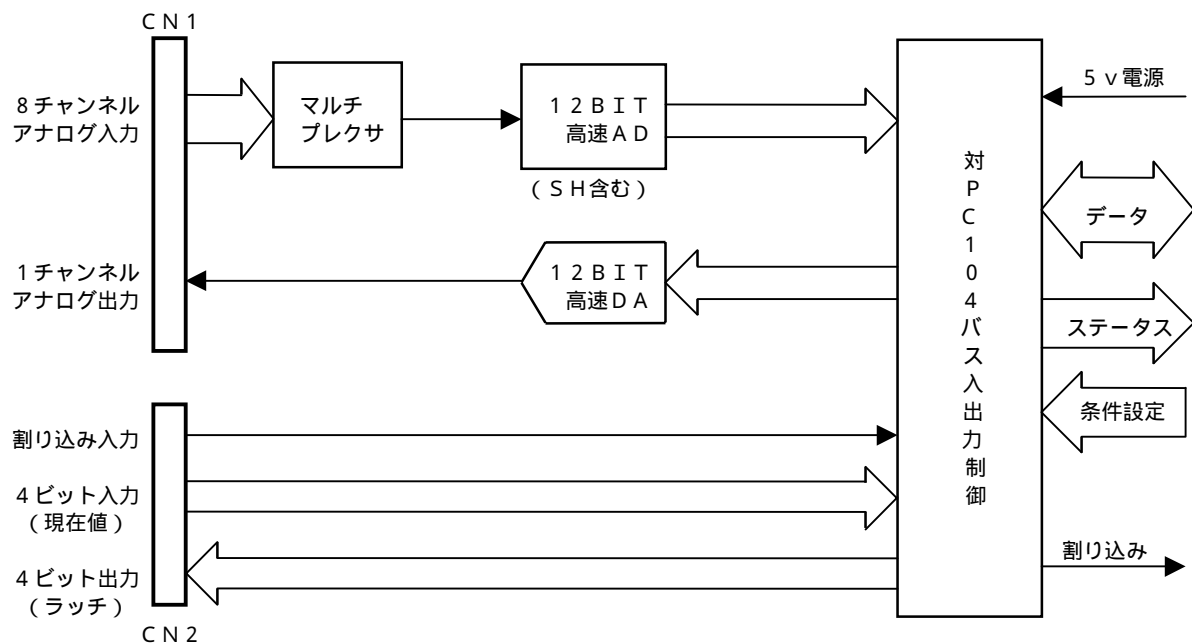
#### DA部

出力電圧範囲：±10 / 0 ~ +10（スイッチ切り替え）  
 セトリング時間：10μs（0.05%FS / 負荷500pFで20V変化のとき）  
 電圧出力の負荷駆動能力：500pF以下、5KΩ以上（負荷電流2mA以下）  
 電源投入、リセット時に自動0V出力。

#### DIO部

TTLレベル4BIT入力（HCT素子） / 4BITラッチ出力（LS素子）。  
 出力素子交換（ソケット実装）によりオープンコレクタも可能。  
 スイッチ設定により出力論理切り替え可能。 / 出荷時：負論理 /

図1-1．MFU-541PCI 機能ブロック



本機の仕様一覧
---------

## アナログ（AD）入力部

項 目	
分解能・入力数・信号	8チャンネル・シングルエンド（普通の2線式）
入力範囲	$\pm 10\text{ V} / \pm 5\text{ V} / \pm 2.5\text{ V}$ （ジャンパ設定）
クロストーク typ	65 dB（各チャンネル間）
入力インピーダンス	100 M 以上。
AD変換速度	10 $\mu\text{s}$ （チャンネル切り替え・サンプルホールド時間を含む）
ADデータ・コード	オフセットバイナリ
非直線性 max	$\pm 0.025\% \text{ FS}$ （ $\pm 1 \text{ LSB}$ ）
正確度（1） max	$\pm 0.105\% \text{ FS}$ （常温で製造時 $\pm 10\text{ V}$ 範囲）／内部雑音を含まず。
正確度（2） max	$\pm 0.125\% \text{ FS}$ （常温で製造時 $\pm 10\text{ V}$ 範囲以外）／内部雑音を含まず。
内部雑音 typ	$\pm 1 \text{ LSB}$ （当社製造・調整システムの場合）
温度ドリフト typ	$\pm 25 \text{ ppm} /$

## アナログ（DA）出力部

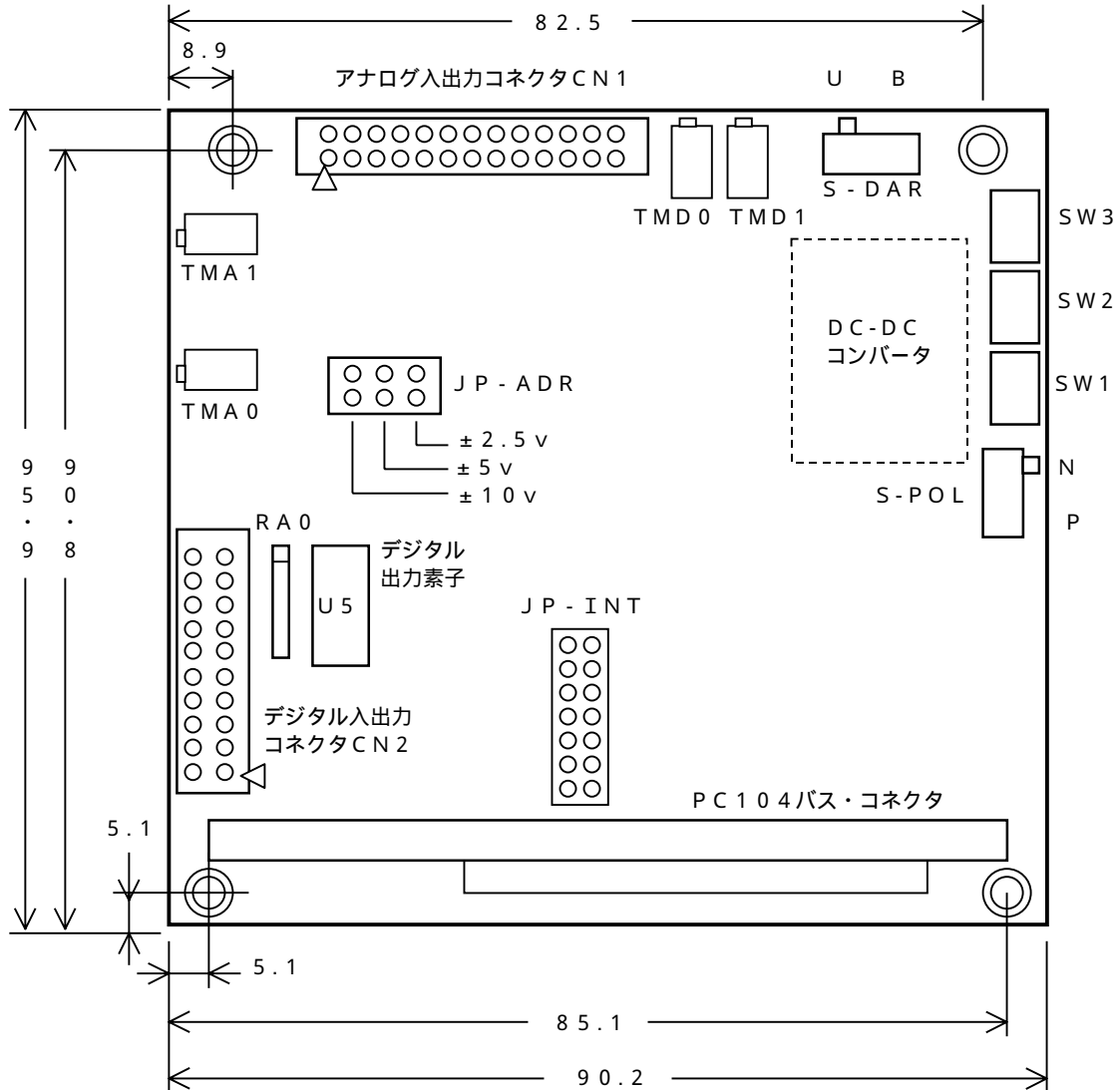
項 目	
分解能・出力数・信号	12ビット／1チャンネル／シングルエンド（普通の2線式）、
出力電圧範囲	$\pm 10\text{ V} / 0 \sim +10\text{ V}$ （スイッチ設定）
リセット時0V出力機能	電源投入、およびリセット操作時には自動的に0V出力状態になる。
出力セトリング時間	10 $\mu\text{s}$ （0.05% FS／負荷容量500 pFで20Vスイングのとき）
負荷駆動能力（電圧出力）	容量500 pF以下、抵抗5 K 以上（2 mA以下）
DAデータ・コード	ストレートバイナリ（ユニポーラ出力）、またはオフセットバイナリ（バイポーラ出力）
非直線性 max	$\pm 0.0125\% \text{ FS}$ （ $\pm 0.5 \text{ LSB}$ ）
正確度（1） max	$\pm 0.05\% \text{ FS}$ （常温で製造時0～+10V範囲）／内部雑音を含まず。
正確度（2） max	$\pm 0.0625\% \text{ FS}$ （常温で製造時0～+10V範囲以外）／内部雑音を含まず。
温度ドリフト typ	$\pm 25 \text{ ppm} /$
グリッチ・インパルス	15 nVs（ $\pm 10\text{ V}$ 出力のとき）

## デジタル入出力・制御部・その他

項 目	
汎用デジタル入力	4ビット（現在値）入力。／10 K プルアップ・HCT素子。
汎用デジタル出力	4ビット（TTLラッチ）出力。／スイッチ設定で論理反転可能、オープンコレクタに変更可能。
割り込み	外部TTL入力（有効エッジ、および許可・禁止はソフト指定）／要リソース取得。
I/Oアドレス	ボード上のDIPスイッチ設定により16ビットI/O空間上の（連続した）16アドレス占有。
PC104バス駆動	74LS245相当品使用により強化。（シンク電流=24 mA）
基板寸法	PC104標準サイズ（95.9 mm）×（90.2 mm）／突出部を含まず。
動作環境	周囲温度：0～+55（結露しないこと）、保存温度：-10～+80（結露しないこと）
付属品	入出力プラグ（アナログ・デジタル各1個）、15 mmスプーサ（4個）
電源消費（+5V）	0.6 A

## 1-2. ボード上の設定

図1 - 2 A . MFU - 541PC104 ボード上の部品配置



SW1 ~ SW3 : I/Oベースアドレス設定【出荷時 : 0 , 1 , D】 / 1 - 3項  
 JP - ADR : アナログ入力範囲選択【出荷時 :  $\pm 10\text{V}$ 】 / 2 - 3項  
 S - DAR : アナログ出力範囲選択【出荷時 :  $U = 0 \sim 10\text{V}$ 】 / 2 - 3項  
 S - POL : 汎用デジタル出力極性選択【出荷時 : N (負論理)】 / 2 - 5項  
 JP - INT : 割り込み番号選択【出荷時 : NC (非接続)】 / 3 - 4項

TMA0 : アナログ入力オフセット調整トリマ。  
 TMA1 : アナログ入力 ゲイン調整トリマ。 — 再調整用 / 4 - 3項  
 TMD0 : アナログ出力オフセット調整トリマ。  
 TMD1 : アナログ出力 ゲイン調整トリマ。  
 U5 : 汎用デジタル出力素子【出荷時 : 74LS04】 / 2 - 5項  
 RA0 : 汎用デジタル出力用プルアップ抵抗【出荷時 : 未実装】 / 2 - 5項  
 CN1 : アナログ入出力カコネクタ (26ピンFRC) : 1番ピン / 1 - 4項  
 CN2 : デジタル入出力コネクタ (20ピンFRC) : 1番ピン / 1 - 4項

### 1-3. I/Oベースアドレスの設定

本機の制御・操作は全てPC104バス上のハードウェアI/O空間に割り付けられます。

I/Oアドレス割り付けは使用するCPU、周辺デバイスの都合で決定・設定してください。

参考までにIBM PC/AT互換機ではパソコン本体デバイスおよび重要な周辺機器・拡張ボードの使用するI/Oアドレスが000h～3FFhにマッピングされています。I/Oアドレス線は16ビット（AB15～AB0）ですが、全んどのIBM PC/AT互換機ではAB9～AB0のみをデコード（AB15～10を無視）しているため上位のアドレス空間1KBごとにイメージが生じることに御留意下さい。本機の出荷時設定は01D、この場合は01D0～01DFのアドレスを占有します。他のボードや周辺機器と重複しない値を御使用ください。

図1-3. I/Oベースアドレスの設定



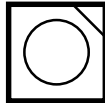
アドレス線	AB15 ~ AB12	AB11 ~ AB8	AB7 ~ AB4	AB3 ~ AB0
ディップ スイッチ SW1 ~ 3				ボード内で 複数のアドレスを使用 / 3 - 3項参照 /
出荷時設定	0	1	D	(0 ~ F)

表1-3. IBM PC/AT互換機システムの（代表的な）I/Oアドレスマップ

I/Oアドレス (hex)	本体デバイス、主要周辺機器	本機で運用の可否	他社の使用例、等
000 ~ 01F	DMAコントローラ1	x 不可	
020 ~ 03F	割り込みコントローラ1	x 不可	
040 ~ 05F	タイマ	x 不可	
060 ~ 06F	キーボード・コントローラ	x 不可	
070 ~ 07F	リアルタイム・クロック、NMI	x 不可	某社の本体システムで使用
080 ~ 09F	DMAページレジスタ	x 不可	
0A0 ~ 0BF	NMIマスクレジスタ	x 不可	
0C0 ~ 0DF		x 不可	DMAコントローラ2
0E0 ~ 0FF		x 不可	NDP
100 ~ 16F		【推奨】	
170 ~ 17F	IDEコントローラ2	x 不可	
180 ~ 1EF		【推奨】	
1F0 ~ 1F7	IDEコントローラ1	x 不可	
200 ~ 20F	ゲームI/O	x 不可	
210 ~ 21F	拡張ユニット	x 不可	
220 ~ 26F		【可能】	
278 ~ 27F	プリンタ2	x 不可	
280 ~ 2AF		【可能】	
2B0 ~ 2DF	EGA	x 不可	
2E1	GPIB	x 不可	
2E2 ~ 2E3	データアクイジション	x 不可	
2F8 ~ 2FF	シリアルポート2	x 不可	
300 ~ 31F	プロトタイプ・ボード	【可能】	他社の標準設定と競合し易い
320 ~ 32F	HDDコントローラ	x 不可	
360 ~ 36F	PCネットワーク	x 不可	
378 ~ 37F	プリンタ1	x 不可	
380 ~ 38F	SDLC, バイシンク2	x 不可	
390 ~ 393	クラスタ	x 不可	
3A0 ~ 3AF	バイシンク1	x 不可	
3B0 ~ 3BF	モノクロディスプレイ、プリンタ	x 不可	
3C0 ~ 3CF	EGAディスプレイ・コントローラ	x 不可	
3D0 ~ 3DF	CGAディスプレイ・コントローラ	x 不可	
3F0 ~ 3F7	FDDコントローラ	x 不可	
3F8 ~ 3FF	シリアルポート1	x 不可	



## 1-4. 入出力コネクタ・ピン接続

アナログ入出力には26ピンFRCコネクタ、また、汎用デジタル入出力を含む制御信号の入出力には20ピンFRCコネクタ（各々MIL標準規格2.54ピッチ）が使用されており、適合プラグ・ヘッダ（各々1個）が添付されています。

### アナログ入出力コネクタ

アナログ入出力適合プラグ・ヘッダ型式：HIF3BA-26DA-2.54R(11)  
 基板側型式：HIF3FC-26PA-2.54DSA  
 （各ヒロセ製、または互換品）

図1-4A. アナログ入出力コネクタ（CN1）ピン接続

信号名	機 能	ピン番号	ピン番号	信号名（機能）
CH0	ch0 入力	1	2	AG（アナログ・グランド）
CH1	ch1 入力	3	4	AG（ " " ）
CH2	ch2 入力	5	6	AG（ " " ）
CH3	ch3 入力	7	8	AG（ " " ）
CH4	ch4 入力	9	10	AG（ " " ）
CH5	ch5 入力	11	12	AG（ " " ）
CH6	ch6 入力	13	14	AG（ " " ）
CH7	ch7 入力	15	16	AG（ " " ）
		17	18	
		19	20	
		21	22	
DA	アナログ出力	23	24	AG（ " " ）
		25	26	

【注1】アナログ・グランドAGとデジタル・グランドDGはボード内部で接続されています。

【注2】本図のピン配置は部品面を上から見たものです。

## デジタル入出力コネクタ

デジタル入出力適合プラグ・ヘッダ型式：HIF3BA-20DA-2.54R(11)  
 基板側型式：HIF3FC-20PA-2.54DSA  
 (各ヒロセ製、または互換品)

図1-4B. デジタル入出力コネクタ(CN2)ピン接続

信号名	(機能)	ピン番号	ピン番号	信号名	(機能)
D0-IN	ビット0入力	1	2	DG	(デジタル・グランド)
D1-IN	ビット1入力	3	4	DG	( " " )
D2-IN	ビット2入力	5	6	DG	( " " )
D3-IN	ビット3入力	7	8	DG	( " " )
Q0-OUT	ビット0出力	9	10	DG	( " " )
Q1-OUT	ビット0出力	11	12	DG	( " " )
Q2-OUT	ビット0出力	13	14	DG	( " " )
Q3-OUT	ビット0出力	15	16	DG	( " " )
INT-IN	割り込み入力	17	18	DG	( " " )
+5V	電源出力【注3】	19	20	DG	( " " )

【注1】アナログ・グランドAGとデジタル・グランドDGはボード内部で接続されています。

【注2】各入出力はTTLレベル(入力：10Kプルアップ・HCT素子)、(出力素子：74LS04)です。

【注3】PC104バス上に供給される5V電源がそのまま接続・出力されています。

【注4】本図のピン配置は部品面を上から見たものです。

## 第2章. 信号入出力

### 2-1. アナログ入力

本機のアナログ入力範囲は $\pm 10\text{ V}$ ですが、最大 $\pm 35\text{ V}$ までの過電圧に対しては保護されています。 また入力インピーダンスは $100\text{ M}$  以上です。

図2-1A. アナログ入力端の接続 (1チャンネル分のみ示す)

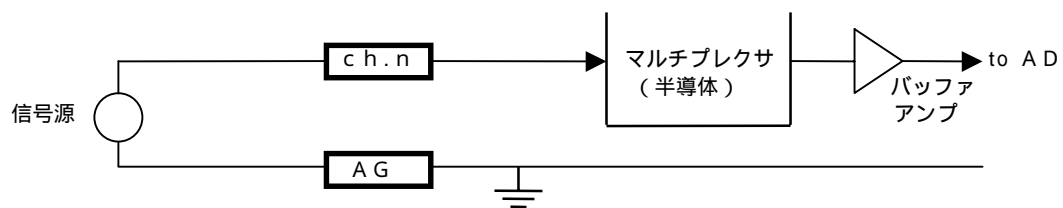
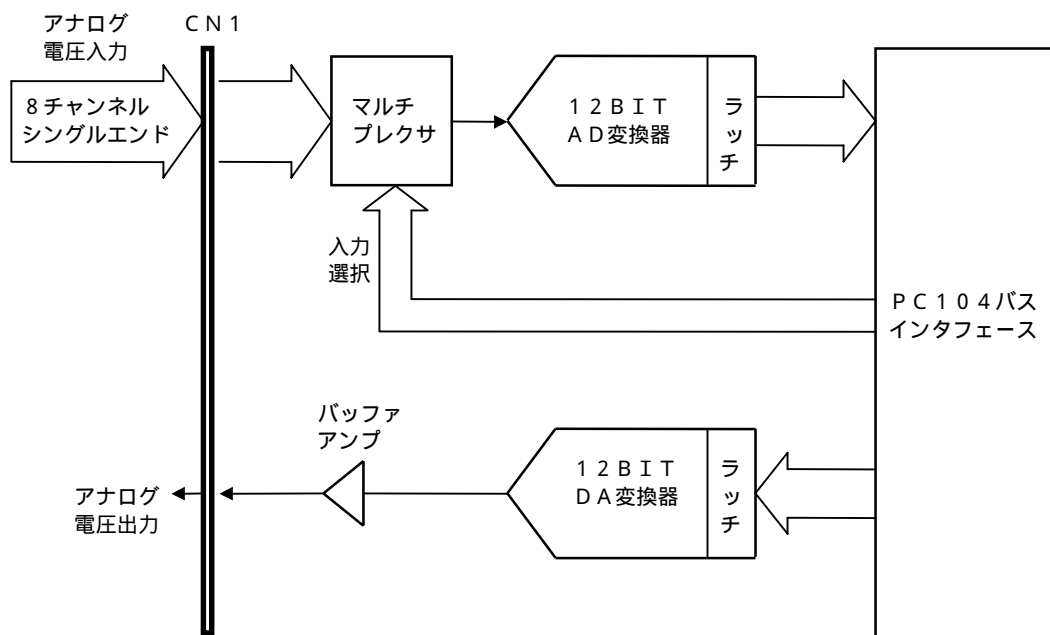


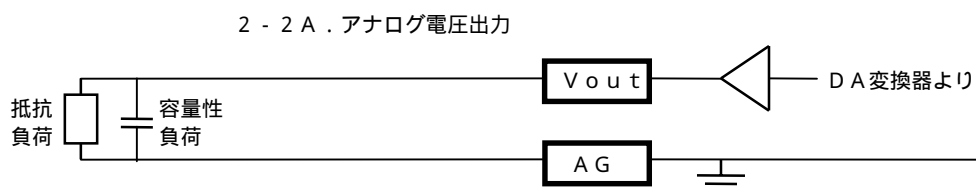
図2-1B. アナログ入出力部ブロック図



## 2-2. アナログ出力

### 電圧出力

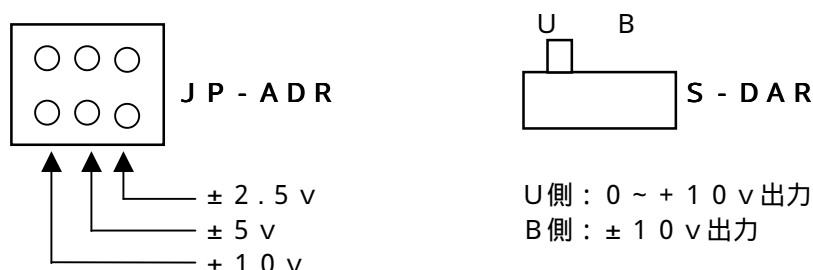
アナログ電圧出力はD/A変換器からバッファアンプを通してあり、最大負荷電流2mA（負荷抵抗5KΩ以上）、容量性負荷最大500pFを安定に駆動することができます。なお電源投入、または本ボードのリセット操作（3-3項）直後のアナログ出力は0Vになります。



【注】 過大な容量性負荷は発振の原因になります。例えばツイストペア線やシールド線は50～80pF/m程度の容量を持っています。

## 2-3. アナログ入出力範囲

アナログ入力範囲は $\pm 10\text{ V}$  /  $\pm 5\text{ V}$  /  $\pm 2.5\text{ V}$  (ジャンパJP-ADR設定)、  
アナログ出力範囲は $\pm 10\text{ V}$  /  $0 \sim +10\text{ V}$  (スイッチS-DAR設定)です。



本機のAD入力は【 $\pm 10\text{ V}$ 範囲】で、またDA出力は【 $0 \sim +10\text{ V}$ 範囲】で最終調整されていますが、高精度部品の使用により出力範囲を切り替えても多くの用途では再調整の必要がない正確度を持っています。

表 2 - 3 A . 当社内調整環境における出荷時の正確度

	アナログ入力	アナログ出力
常温で製造・調整時の正確度【最終調整範囲】	0.105 % FS	0.05 % FS
【その他の出力範囲】	0.125 % FS	0.065 % FS

【注】当正確度にはCPUを含む固有のシステムから発生する雑音が含まれていません。  
この雑音は12ビットADでは1LSB ( $0.025\%$  FS) 程度が普通です。  
瞬時値を1回だけAD変換した値には当雑音を考慮する必要があります。  
なお周囲温度の変化が大きい場合は温度ドリフト (typ.  $25\text{ ppm/}$  ) も考慮してください。

### 伝達関数

12ビットの分解能は“2の12乗分の1”ですから、変換データとアナログ入出力電圧の関係は以下ようになります。

$$\text{分解能} \quad R_{\text{es}} = V_{\text{span}} \div 4096 \quad [\text{V} / \text{digit}]$$

$$\begin{aligned} \text{変換データ} \quad D_{\text{ad}} &= V_{\text{io}} \div R_{\text{es}} && [\text{digit}] / \text{ユニポーラ} \text{のとき} \\ D_{\text{ad}} &= (V_{\text{io}} \div R_{\text{es}}) + 2048 && [\text{digit}] / \text{バイポーラ} \text{のとき} \end{aligned}$$

$$\begin{aligned} \text{入出力電圧} \quad V_{\text{io}} &= D_{\text{ad}} \times R_{\text{es}} && [\text{V}] / \text{ユニポーラ} \text{のとき} \\ V_{\text{io}} &= (D_{\text{ad}} - 2048) \times R_{\text{es}} && [\text{V}] / \text{バイポーラ} \text{のとき} \end{aligned}$$

【注】 $V_{\text{span}}$  は入出力範囲の絶対幅、  
例えば $\pm 10\text{ V}$ 範囲なら $V_{\text{span}} = 20\text{ V}$ です。

図2-3A. バイポーラ入力(出力)

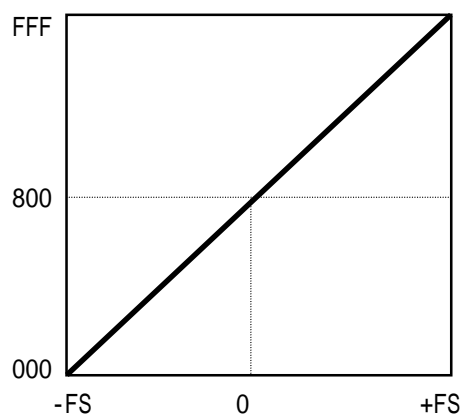


図2-3B. ユニポーラ入力(出力)

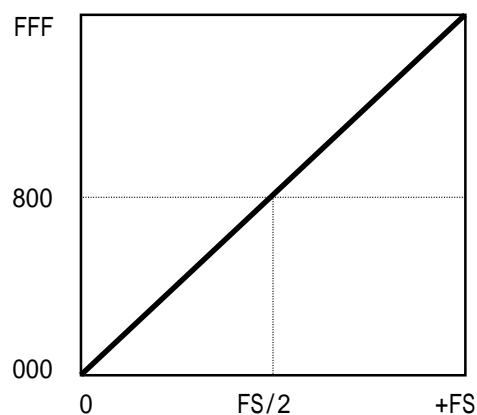


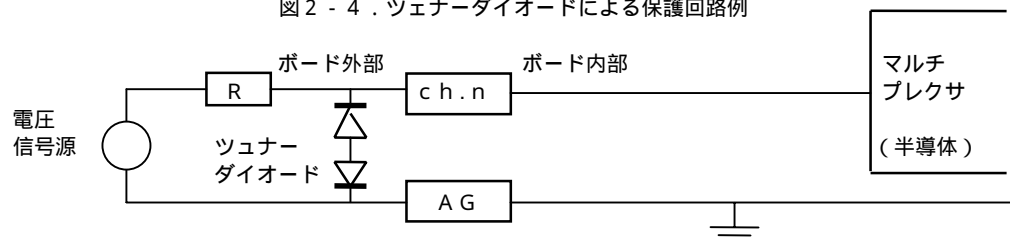
表2-3B. 12ビット変換データ vs アナログ入出力

変換データ hex / 10進	アナログ入出力範囲					
	±10v	±5v	±2.5v		0 ~ +10v	
FFF / 4095	+9.99512	+ 4.99756	+2.49878		+ 9.99756	
801 / 2049	+ 0.00488	+ 0.00244	+0.00122			
800 / 2048	0.00000	0.0000	0.00000		+ 5.00000	
7FF / 2047	- 0.00488	- 0.00244	-0.00122			
001 / 1	- 9.99512	- 4.99756	-2.49878		+ 0.00244	
000 / 0	- 10.00000	- 5.00000	-5.00000		0.00000	

## 2-4. アナログ入力特性 (1-1項の仕様一覧を併せて参照)

- A/D変換誤差：** 0.105%FS  
 当社内の検査システムで製造時に全数・個別調整しています。  
 当値は較正に使用した標準電圧発生器の誤差0.03%を含み、  
 下記の内部雑音(CPUを含むシステム全体の雑音)は含みません。
- 温度ドリフト：** A/Dボードの周囲温度が変化するとき、同一アナログ入力に対するA/D変換データが変化する度合いを(対フルスケール比で)示します。  
 【typ. 25 ppm/°C】です。
- 経年変化：** 経年変化のデータはありません。 十分な精度の維持が必要な用途では年に1～2回(夏・冬)標準電圧源などで校正し、必要な場合に再調整を行うとよいでしょう。
- 内部雑音：** 本ボード内部の雑音は各チャンネルの入力端をアナロググランドAGに短絡してみれば見当がつきます。【typ. ±1 LSB】です。  
 <実際の組み込みシステムに依存、多くはCPUからのものです>
- 入力耐圧：** 本ボードのアナログ入力回路は±3.5Vまでの過電圧に対して保護されていますが、これを超える入力電圧が印加されると構成素子故障の原因となります。  
 入力電圧が(過渡的でも)±3.5Vを超える恐れがある場合は入力保護対策が必要です。 但し、マルチプレクサ内の直列抵抗を含む保護回路は入力の浮遊容量と併せてローパスフィルタを構成するだけでなく漏れ電流による誤差の原因となりますから必要最小限とすべきでしょう。

図2-4. ツェナーダイオードによる保護回路例



計算例： 15Vツェナーダイオード(500mw定格)2本と直列抵抗Rを上図のように接続して、過電圧100V保護動作時のダイオード消費電力を150mw(15V×5mA)とすると、

$$\begin{aligned} \text{直列抵抗 } R &= (100 - 15) \div 5 \text{ mA} = 17 \text{ K} \\ \text{保護動作時の消費電力 } P &= (100 - 15) \times 5 \text{ mA} = 425 \text{ mw} \end{aligned}$$

【注1】直列抵抗Rには余裕をみて1W型を使用する。

【注2】 ツェナーダイオードの漏れ電流(凡例=100nA)と直列抵抗Rによる電圧降下が正常動作時の誤差となる事に御注意ください。

## 2 - 5 . デジタル入出力回路

4ビット汎用デジタル入力、外部割り込み入力は全てT T Lレベル・10 K でプルアップされています。 4ビット汎用デジタル出力はT T Lレベルです。

- 【注1】 電源投入、またはハードウェアリセット直後の汎用デジタル出力は“0”ですが、ソフト的な制御部リセット操作（3 - 3項）ではクリアされません。
- 【注2】 汎用デジタル出力の論理はボード上のスイッチS - P O Lで任意に設定することができます。出荷時は《N側》= “負論理” に設定ですから電源投入・ハードウェアリセット直後の状態はH i g hレベルです。
- 【注3】 出荷時の出力素子は：7 4 L S 0 4（ソケットに実装）ですが、お手元でオープンコレクタの7 4 L S 0 6等に差し換えて使用することもできます。

図2 - 5 A . 全てのデジタル入力

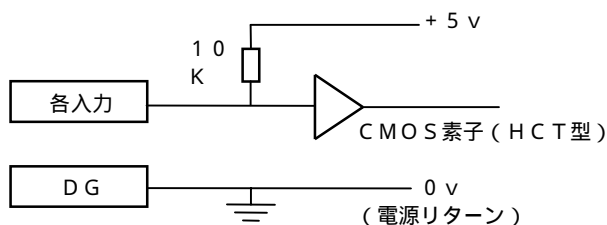
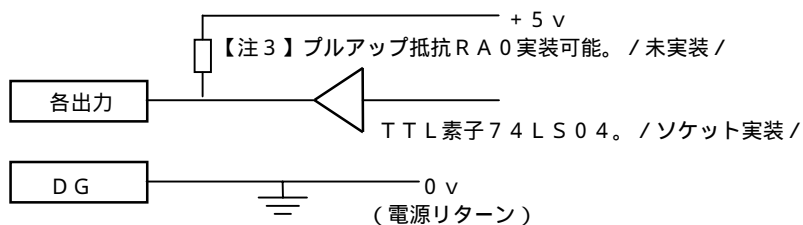


図2 - 5 B . 全てのデジタル出力





## 第3章. 制御・操作

### 3-1. 制御・操作の手順

A/D入力操作： 操作は入力チャンネル指定&A/Dスタート、変換終了待ち、A/Dデータ読み込みの手順です。/以下は各チャンネルを1回ずつA/D変換する例/

```
for (ch=0; ch <= 7; ch++)          /* チャンネル0 から7まで */
{
    outp (BASE + 0x0, ch);           /* AD スタート (ch 指定含) */
    while ( (inp (BASE + 0x2) & 0x1) == 0x1)
        ;                           /* BUSY (ステータス) チェック */
    ADH (ch) = inp (BASE + 0x0);      /* A/Dデータ (下位) */
    ADL (ch) = inp (BASE + 0x1);      /* A/Dデータ (上位) */
}
```

D/A出力操作： D/Aデータの書き込みは下位8BIT、上位4BITの順とします。  
先に書き込まれた下位データは上位データの書き込みを待って同時に  
D/A変換素子に印加される2重ラッチ構造となっているからです。  
以下に例を示します。

```
outp (BASE + 0x6, DAL); /* D/Aデータ (下位) */
outp (BASE + 0x7, DAH); /* D/Aデータ (上位) */
```

デジタル入出力操作： 各(バイト)入出力ポートの下位4BITが有効です。なお、出力データはパワーオンリセットでクリアされますが、本機の制御部リセット操作(3-3項)ではクリアされません。

```
din = inp (BASE + 0x3); /* 4BIT入力 (現在値) */
outp (BASE + 0x3, dout); /* 4BIT出力 (ラッチ) */
```

割り込み操作： TTLレベルの外部割り込み専用入力INT-INをソフト上で許可することにより可能となります。割り込みレベル、および当入力信号の有効極性(エッジ)もソフト指定です。

```
outp (BASE + 0x2, icc); /* 割り込み制御データ */
```

なお割り込み入力ビットはステータス入力でもモニタできますから外部イベントを(割り込み使用の有無にかかわらず)ポーリングすることもできます。

### 3-2. 制御レジスタ I/O アドレス・マップ

表 3 - 2 に本ボード上の各制御レジスタ I/O アドレスを記します。

表中の【BASE】はボード上のスイッチ SW 1 ~ 3 で設定された I/O ベースアドレス値です。

表 3 - 2 . 制御レジスタ I/O アドレス

書き込み (OUT) ポート	I/O アドレス	読み込み (IN) ポート
DA 出力データ (上位 4 ビット)	BASE + 7	制御部リセット & ID 取得
DA 出力データ (下位 8 ビット)	BASE + 6	
	BASE + 5	
	BASE + 4	
汎用 4 B I T デジタル出力	BASE + 3	汎用 4 B I T デジタル入力
割り込み制御 (許可・禁止 / 有効極性)	BASE + 2	ステータス取得
	BASE + 1	AD データ (上位 4 ビット)
AD チャンネル指定 & スタート	BASE + 0	AD データ (下位 8 ビット)

【読み (IN) / 書き (OUT)】は CPU 側から見た方向。

全てのポートは 1 バイト。

### 3-3. ボード制御部リセット

```
rst = inp (BASE + 0x7) ; /* 制御部リセット操作 */
```

本ボード全体の制御部をリセットします。 当操作で読み込んだデータ (rst = 1DH) はボードIDです。 当操作は電源ON、またはパソコン本体のハードウェアリセットと同等の機能ですが、汎用4BITデジタル(ラッチ)出力だけは変化せずに保持されます。

本ボード上の各制御レジスタを初期化する。

ボードステータスを初期化する。

なお、

汎用4BITデジタル(ラッチ)出力は変化せずに保持される。

表3-3. 【BASE + 7H】入力ポートの構成

ビット	各ビットの機能・意味
B7	MFU-541PC104のボードID (= 1DH)
B6	
B5	
B4	
B3	
B2	
B1	
B0	

## 3-4. 割り込み制御（許可・禁止）

```
outp (BASE+0x2, icc); /* icc: 割り込み制御 */
```

外部割り込み入力 of 許可・禁止、許可する場合 of 信号極性を設定します。

【割り込みを使用しない場合は無用です。 / 読み飛ばしてください。】

表 3 - 4 A . 【BASE + 2 H】出力ポート of 構成

ビット	各ビット of 機能・意味	= 1 のとき	= 0 のとき	セット時
B 7	外部割り込み制御	許可	禁止	0
B 6	外部割り込み信号 of 有効エッジ指定	立上り ( )	立下り ( )	0
B 5	未使用			0
B 4	未使用			0
B 3	割り込み発生認識フラグ of クリア	クリアする		0
B 2	未使用			0
B 1	未使用			0
B 0	未使用			0

## 《補助説明》

- B 7 : T T L レベル of 外部割り込み入力信号 ( I N T ) of 有効 / 無効を指定します。  
 B 6 : 許可されている ( ビット B 7 = 1 ) ときはビット B 6 で指定された極性 ( エッジ ) で  
 ボードステータス of 割り込み発生認識フラグ【 3 - 7 項 of B 3 】がセットされます。

## 割り込みレベル

P C 1 0 4 バス of 割り込みレベル / 本ボードで使用 of 可否を表 3 - 4 B に  
 記します。 使用するときはボード上 of ジャンパ J P - I N T で設定します。

表 3 - 4 B . P C 1 0 4 バス of 割り込みレベル、使用例

割り込みレベル	本ボードで使用 of 可否	D O S / V 互換機 with 典型的な割り当て例
I R Q 0	×	タイマ
I R Q 1	×	キーボード
I R Q 2	×	( コントローラ 2 からカスケード )
I R Q 3	( ジャンパ接続可能 )	シリアルポート 2
I R Q 4	( ジャンパ接続可能 )	シリアルポート 1 ( 本体標準 R S - 2 3 2 C )
I R Q 5	( ジャンパ接続可能 )	パラレルポート 2
I R Q 6	( ジャンパ接続可能 )	フロッピーディスク・コントローラ ( 本体標準 )
I R Q 7	( ジャンパ接続可能 )	パラレルポート 1 ( 本体標準プリンタ )
I R Q 9	( ジャンパ接続可能 )	ソフトウェア割り込み
I R Q 1 0 ( A )	×	予約
I R Q 1 1 ( B )	×	予約
I R Q 1 2 ( C )	×	予約
I R Q 1 3 ( D )	×	数値演算コプロセッサ
I R Q 1 4 ( E )	×	ハードディスク・コントローラ ( 本体標準 )
I R Q 1 5 ( F )	×	予約

## 割り込み信号

本ボードから P C 1 0 4 バス上へ of 割り込み要求信号は  
 t y p 5 0 0 n s of 負パルスです。

### 3-5. アナログ出力 (DA) 更新操作

```

o u t p (BASE+0x6, da_low) ; /* da_low : 下位 8 B I T データ */
o u t p (BASE+0x7, da_high) ; /* da_high : 上位 4 B I T データ */

```

DAデータの書き込みは必ず下位 8 B I T、上位 4 B I Tの順とします。先に書き込まれた下位データは上位データの書き込みを待つと同時にDA変換素子に印加される2重ラッチ構造となっているからです。

表 3 - 5 A . 【BASE + 7 H】出力ポートの構成

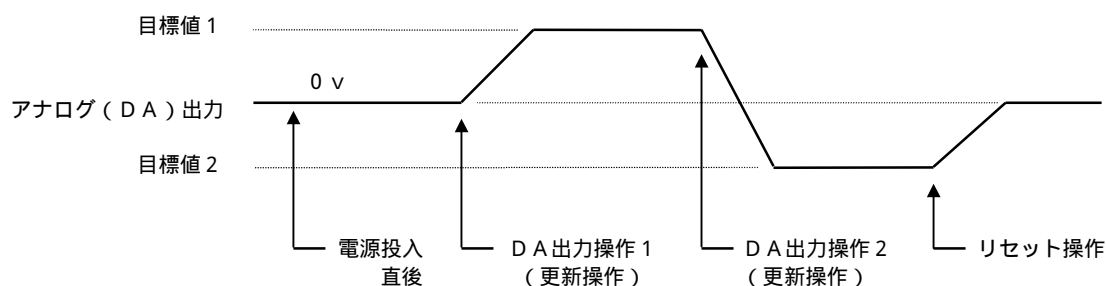
ビット	各ビットの機能・意味		
B 7	無効データ		
B 6	"	"	
B 5	"	"	
B 4	"	"	
B 3	DAデータ	DA D 11 (MSB : 最上位ビット)	
B 2	"	"	DA D 10
B 1	"	"	DA D 9
B 0	"	"	DA D 8

表 3 - 5 B . 【BASE + 6 H】出力ポートの構成

ビット	各ビットの機能・意味		
B 7	DAデータ	DA D 7	
B 6	"	"	DA D 6
B 5	"	"	DA D 5
B 4	"	"	DA D 4
B 3	"	"	DA D 3
B 2	"	"	DA D 2
B 1	"	"	DA D 1
B 0	"	"	DA D 0 (LSB : 最下位ビット)

【動作の様子】 電源投入直後、およびリセット操作後のDAアナログ出力は0 vになります。出力操作後、セトリング時間  $10\mu s$  以内に目標値の  $0.05\%FS$  以内に到達し、次の出力操作 (更新) またはリセット操作まで保持されます。

図 3 - 5 . アナログ出力操作の様子



## 3-6. アナログ入力選択 &amp; A/Dスタート操作

output (BASE + 0x0, channel); /\* 入力チャンネル指定 & 変換スタート \*/

指定チャンネルのA/D変換を開始します。当操作ではアナログ入力選択とA/D変換スタートが続けて実行されます。(A/D変換器にはサンプルホールド機能もあり、意識する必要は無い。)

A/D変換は10μs以内に終了します。次3-7項でA/D変換終了を確認し、次々3-8項のA/Dデータ読み込みの手順となります。

表3-6A. 【BASE + 0H】出力ポートの構成

ビット	各ビットの機能・意味	リセット時
B 7	未使用	0
B 6	"	0
B 5	"	0
B 4	"	0
B 3	"	0
B 2 B 1 B 0	アナログ入力チャンネル指定データ (表3-6B参照)	0 0 0

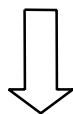


表3-6B. アナログ入力チャンネル指定データ

B 2	B 1	B 0	選択されるアナログ入力
1	1	1	チャンネル7
1	1	0	チャンネル6
1	0	1	チャンネル5
1	0	0	チャンネル4
0	1	1	チャンネル3
0	1	0	チャンネル2
0	0	1	チャンネル1
0	0	0	チャンネル0

### 3-7. ボード・ステータスの読み込み

```
sts = inp (BASE + 0x2) ; /* sts : ステータスデータ */
```

A/D変換部の動作状態（変換中／変換終了・待機中）、および外部割り込み信号の入力状態を認識する1バイト・データを得ます。

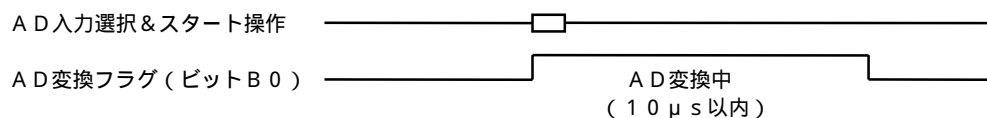
表3-7. 【BASE + 2H】入力ポートの構成

ビット	各ビットの機能・意味	= 1 のとき	= 0 のとき	リセット時
B 7	未使用			0
B 6	外部割り込み入力モニタ	現在状態		0
B 5	未使用			0
B 4	未使用			0
B 3	外部割り込み発生認識フラグ	発生	未発生	0
B 2	未使用			0
B 1	未使用			0
B 0	A/D変換フラグ	変換中	変換終了（待機中）	0

#### 《補助説明》

- B 6 : 外部割り込み入力INT - INの現在状態を反映します。  
割り込みを禁止した状態では汎用の1ビット入力として利用することもできます。
- B 3 : 外部割り込みを許可した状態で外部割り込み入力INTに有効エッジ（3 - 4項）が印加されるとセット（= 1）され、本ステータスポートの読み込み直後にリセット（= 0）されます。3 - 4項で説明されているように、この有効エッジで割り込みを発生させる以外に、割り込みを使用せず、当ビットを監視して外部イベントの発生に応じた処理を実行するようなプログラムも可能です。
- B 0 : A/D変換実行中（10 μs以内）だけセット（= 1）されます。

図3-7. A/D変換実行操作とステータス・ビット



### 3-8. ADデータの読み込み

```
ad_low = i n p ( BASE + 0x0 ) ; /* a d _ l o w   : 下位 8 B I T データ */
ad_high = i n p ( BASE + 0x1 ) ; /* a d _ h i g h : 上位 4 B I T データ */
```

ADデータは2バイトに分けて読み込みます。(この順番は任意です。)

表3-8A. 【BASE + 1H】入力ポートの構成

ビット	各ビットの機能・意味	リセット時
B 7	無効データ	無効データ
B 6	" "	
B 5	" "	
B 4	" "	
B 3	ADデータ ADD11 (MSB: 最上位ビット)	
B 2	" " ADD10	
B 1	" " ADD 9	
B 0	" " ADD 8	

表3-8B. 【BASE + 0H】入力ポートの構成

ビット	各ビットの機能・意味	リセット時
B 7	ADデータ ADD 7	無効データ
B 6	" " ADD 6	
B 5	" " ADD 5	
B 4	" " ADD 4	
B 3	" " ADD 3	
B 2	" " ADD 2	
B 1	" " ADD 1	
B 0	" " ADD 0 (LSB: 最下位ビット)	



### 3-9. 汎用4BITデジタル入出力

```
d i n = i n p ( B A S E + 0 x 3 ) ; /* din : 4ビット入力 (現在値) */
o u t p ( B A S E + 0 x 3 , d o u t ) ; /* dout : 4ビット出力 (ラッチ) */
```

各入出力ポートの下位4ビットが有効です。

表3-9A. 【BASE+3H】入力ポートの構成

ビット	各ビットの機能・意味
B 7	未使用
B 6	"
B 5	"
B 4	"
B 3	汎用デジタル入力 D 3 (現在値)
B 2	汎用デジタル入力 D 2 (現在値)
B 1	汎用デジタル入力 D 1 (現在値)
B 0	汎用デジタル入力 D 0 (現在値)

表3-9B. 【BASE+3H】出力ポートの構成

ビット	各ビットの機能・意味	リセット時
B 7	未使用	
B 6	"	
B 5	"	
B 4	"	
B 3	汎用デジタル出力 Q 3 (ラッチ)	【注1、2】
B 2	汎用デジタル出力 Q 2 (ラッチ)	
B 1	汎用デジタル出力 Q 1 (ラッチ)	
B 0	汎用デジタル出力 Q 0 (ラッチ)	

【注1】 電源投入、またはハードウェアリセット直後の汎用デジタル出力は“0”ですが、ソフト的な制御部リセット操作(3-3項)ではクリアされません。

【注2】 汎用デジタル出力の論理はボード上のスイッチS-POLで任意に設定することができます。出荷時は《N側》=“負論理”に設定ですから電源投入・ハードウェアリセット直後の状態はH i g hレベルです。

【注3】 出荷時の出力素子は：74LS04(ソケットに実装)ですが、お手元でオープンコレクタの74LS06等に差し換えて使用することもできます。

	信号レベル	出力素子
標準出荷時	T T Lレベル	74LS04
ユーザオプション	オープンコレクタ	74LS07
" "	" "	74LS06



## 第4章 . 保守・その他

### 4 - 1 . 故障・トラブル等の原因と対処

本機は全数検査のうえ出荷されています。

動作に不具合があるときは以下の諸点を再点検してください。

それでも不明なときは巻末の【Q & A フォーム】にシステム構成（特に外部機器の接続）等の動作条件を御記入のうえ、技術部宛 F A X してください。

迅速に応答する体制となっています。なお T E L いただく場合も、客観情報の整理・評価は問題解決のスピードアップに有効ですから事前に【Q & A フォーム】を F A X してください。

#### 再点検・確認ポイント

- |                  |  |
|------------------|--|
| ( 1 ) I / O アドレス | I B M P C / A T 互換機の規定範囲か？（同システムで利用の場合）<br>他のボードと重複していないか？   |
| ( 2 ) 割り込みレベル    | 他のボードと重複していないか？（ 3 - 4 項）  |
| ( 3 ) デジタル入出力    | 本ボードの T T L 入力（外部割り込み、および汎用 2 ビット）に<br>接続できる信号源は T T L（L S、C M O S 等の 5 v 電源動作素子）<br>に限ります。現場で不適切な信号源を接続したために本ボード内<br>の T T L 入力素子を破損する事故が頻発していますので御注意くだ<br>さい。<br>汎用出力素子、および論理設定スイッチ S - P O L。（ 2 - 5 項） |

#### 動作確認方法

当社では原則として、ユーザ作成のソフトウェアについては評価しません。動作確認は本製品添付の当社製サンプルプログラムの実行結果について推測・適否・判定を行います。

Q A リクエスト時には当プログラムの実行結果をレポートしてください。

## 4-2. 修理のときは

入手経路の如何にかかわらず当社宛に直接お申しつけください。 商社等を経由されますと時間がかかるだけでなく、情報交換の不便、費用の面でも不利になります。 なお当社では修理依頼を受けた製品が検査の結果、良品と判定された場合は（保証期間内でも）手数料を申し受けます。

特に最初からの不具合には誤解や情報不足によることが多いので、事前に御相談ください。

【Q & A フォーム】が便利です。

### 無償修理

納入後1年以内の自然故障、および当社製造上の問題に起因した故障に対しては無償修理を行います。 但し、故障・不具合の原因や無償修理の対象となるか否かは（過去の経験等に照らして）当社側で判定させていただきます。

なお当社では保証書を発行していませんが、社内では製造番号と出荷年月日の記録を基に判定しています。

### 有償修理

落雷等の自然現象、漏電・過電圧印加・機械的破損・その他、ユーザ側の責に帰する故障品、または納入後1年間を経過した製品の自然故障に対しては実費・有償にて修理をお願いします。 性格上、事前見積もりは不可能ですが、制限額を事前通知いただければ、作業過程で制限を超えそうな見通しがたった時点で連絡・相談させていただきます。

受け渡し : 宅配便によるセンドバックで行います。

修理期間 : 全んどの場合、当社内で24時間以内に完了・返送しています。時間を要する場合は御連絡いたします。

費用の目安 : 修理費用は事務管理手数料、技術者の所要時間（1時間単位）手数料、および交換部品代の合計です。 2001年12月現在（時勢により変動します）では

事務管理手数料（1件当り、返送運賃含）：＝¥4,000

修理時間手数料：＝（時間単価¥6,000）×所要時間

交換部品代 : ＝¥実費

故障経緯、システム客観情報の添付は時間の節約・コストダウンに有効です。  
典型的な事例では費用合計が¥15,000を超えることは希れです。

【注】 当社製品に対してユーザが改造を行った場合は、当社サポートの対象外になります。 改造とは製品に新たな部品を追加実装、または実装部品を削除したり、回路パターン・接続に変更を加えることです。 なお、当社がオプションとして供給、または指定した部品の追加実装・交換はこの限りではありません。

### 4-3. アナログ入出力範囲の再調整

入出力範囲に変化やオフセットが認められるときは再調整が必要です。  
再調整の方法・手順を以下に記します。

#### AD入力調整

オフセット調整： 入力電圧が0Vのとき、AD変換値（表示）が0VとなるようにTMA0を調整する。

ゲイン調整： 入力電圧がフルスケール付近のとき、AD変換値（表示）が整合値となるようにTMA1を調整する。

#### DA（電圧）出力調整

オフセット調整： 指定出力値を0V（0digit）とし、出力電圧が0VとなるようにTMD0を調整する。

ゲイン調整： 指定出力値をフルスケール付近とし、出力電圧が指定値と一致するようにTMD1を調整する。

#### 得られる正確度

ボード自体の性能を規定する相対正確度（＝校正可能限度）と製造・調整環境で使用する測定器で決まる絶対正確度（製造時・常温）は下表のとおりです。

表4-3A. 正確度

アナログ入出力	非直線性 %FS	相対正確度 %FS	絶対正確度 %FS
入力：最終調整範囲	0.025	0.075	0.105
入力：その他の範囲		0.095	0.125
出力：最終調整範囲	0.0125	0.038	0.05
出力：その他の範囲		0.0505	0.0625

#### 定義

- （a）非直線性：使用されるAD/DA変換素子に固有の性能。
- （b）相対正確度：非直線性を含む、回路全体の性能。（＝校正可能限度）
- （c）絶対正確度：相対正確度に校正測定器の正確度を加算した値。（製造時・常温）

【注1】 当製品のアナログ入力は正確度0.03%、またアナログ出力は正確度0.012%の測定器を使用し、常温で最終調整を行っています。

当表に表示した相対正確度と絶対正確度の差はこれによるものです。

なお、周囲温度の変化が大きいときは温度ドリフト（typ. 25ppm/℃）による誤差も加算されます。また、経年変化のデータや保証はありません。

【注2】 当表の値にはCPUを含むシステム全体から発生する雑音が含まれていません。

この雑音は12ビットAD変換で1LSB（0.025%FS）程度が普通です。

瞬時値を1回だけAD変換した値には当雑音を考慮する必要があります。

# マイクロサイエンス（株）行

FAX：03（3301）5593

## Q & A フォーム

発信： 年 月 日 / 時 分

製品名	MFU-541PC104		購入時期	年	月	
ボード上の 設定、 使用状況	SW1 = SW2 = SW3 =	JP-ADR = S-DAR = S-POL = JP-INT =				
その他						
I/O、 周辺状況	同時使用の 他ボード		I/Oアドレス 割り込み、等			
本体 システム	CPU					
	本体メモリ					
	OS ( )					
ソフト	言語		コンパイラ		(vr )	
	プログラム名					
(動作状況)						

《60分以内に応答のないときはお叱りください。》 TEL：03（3396）8377

御使用者			(所属部・課)
団体名			
TEL			(所在地)
FAX			