

3-15. 拡張モードレジスタ2 (R13)..... Read / Write

本ボードの操作は（制御素子の）拡張モードに限りますから、初期設定で本拡張モードレジスタ2と前項に記した拡張モードレジスタ1の設定が必要です。また出力モード設定コマンドの（制御素子の動作モード指定 / 3 - 13項）ビットB3 = 1【拡張モード】としておきます。

表3 - 15 A . 拡張モードレジスタ2 / 上位バイトのデータ構成

ビット	各ビットの機能	= 1 のとき	= 0 のとき
B 23	不使用【= 0 に固定】		
B 22	アラーム制御の有無	アラーム（緊急停止入力）許可	アラーム制御しない
B 21	原点方式の選択	【Z相方式】	【OLS方式】
B 20	Z相カウンタ開始点選択	【OLS検出】から開始	【DLS検出】から開始
B 19 B 18 B 17 B 16	原点復帰動作時の Z相カウンタ数設定	原点方式を【Z相方式】に選択した場合は 当4ビットのhex換算値をZNとすると、 “ZN + 1” 回目の検出点を原点とする。 B 19 ~ B 16 全ビットが0なら初回、全ビットが1なら16回目。	

《 補助説明 》

アラーム制御の有無： 各軸ごとの汎用デジタル入力ビットD0は当ビットのセット（= 1）により緊急停止入力としても使用できる。緊急停止を受け付けると、パルス出力を即停止する。また、動作実行・停止コマンド（前々項）で指定されていれば割込要求を出力する。

原点方式について： 次3 - 16項を参照。

表3 - 15 B . 拡張モードレジスタ2 / 中位バイトのデータ構成

ビット	各ビットの機能	= 1 のとき	= 0 のとき
B 15	不使用【= 0 に固定】		
B 14	不使用【= 0 に固定】		
B 13	アラーム入力極性選択	B接点（アクティブOFF）：通常	A接点（アクティブON）
B 12 B 11 B 10 B 9 B 8	不使用【= 0 に固定】		

表2 - 6 C . 拡張モードレジスタ2 / 下位バイトのデータ構成

ビット	各ビットの機能	適 用
B 7 B 6 B 5 B 4 B 3 B 2 B 1 B 0	不使用【= 0 に固定】	形式的なデータ（hex）00を書き込む。

3-16. 原点制御方式

本ボードの原点復帰動作は（各軸ごとに）以下に示す5種類の選択肢があります。これらは前述の拡張モードレジスタ2のビットB 21～B 16により選択・指定されます。

OLS方式

原点認識用の軸センサ【OLS】の位置自体を原点とするものです。

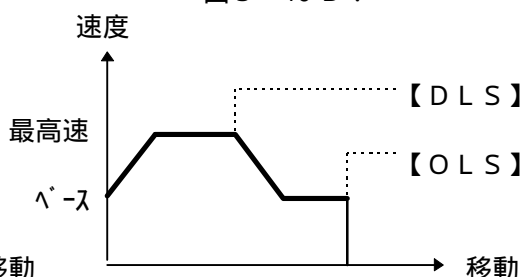
定速原点復帰： 指定方向に定速で移動（パルス出力）しながら【OLS】の入力を監視、（図3-16A）検出すると即停止する。

高速原点復帰： 指定方向に高速移動（開始はベース速度、加速レートで加速、最高速度に（図3-16B）達したら連続送り）しながら【DLS】および【OLS】の入力を監視する。
【DLS】を検出すると減速開始、ベース速度に達すると定速連続送りとなり、【OLS】を検出すると即停止する。

図3-16A.



図3-16B.

**Z相方式**

制御対象パルスモータ軸に装着したロータリーエンコーダの【Z相信号】を使用し、軸センサ【DLS】または【OLS】の入力と組み合わせて原点を定義するものです。

定速原点復帰： 指定方向に定速で移動（パルス出力）しながら【OLS】の入力を監視、（図3-16C）検出すると以後【Z相信号】入力を計数開始、指定数検出すると停止する。

DLS基準

高速原点復帰： 指定方向に高速移動しながら【DLS】の入力を監視、検出すると減速を開始すると同時に【Z相信号】入力を計数開始、指定数検出すると停止する。
なお、ベース速度まで減速すると定速連続送りとなる。

OLS基準

高速原点復帰： 指定方向に高速移動しながら【DLS】および【OLS】の入力を監視、（図3-16D）【DLS】を検出すると減速開始、【OLS】を検出すると【Z相信号】入力を計数開始、指定数検出すると停止する。

図3-16C.

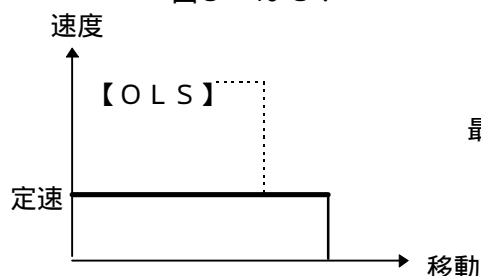
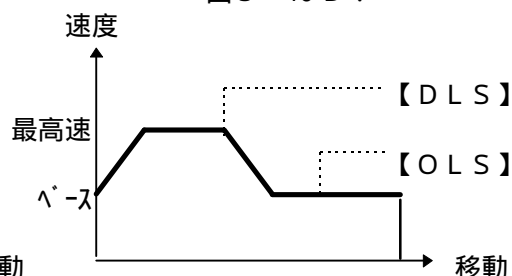


図3-16D.



3-17.加速レートレジスタ (R 4) Read / Write

高速動作時にベース速度から最高速まで加速してゆく傾斜を指定するものです。 高速・指定数（プリセット）送り動作で減速点自動検出モード（2-4.項 / 制御モード設定コマンド）のときは減速レートの値も兼用します。 この結果、加速と減速の動作が対称な台形駆動になります。

本書では原則として減速点自動検出モードで説明します。 減速点自動検出を使用しない場合は減速レートレジスタ R 5 と減速点数レジスタ R 6 の設定が必要になります。【3-25, 3-26 項】

表 3 - 1 7 A . 加速レートレジスタ / 上位バイトのデータ構成

ビット	各ビットの機能	適 用
B 15 B 14	不使用【 = 0 に固定】	
B 13 B 12 B 11 B 10 B 9 B 8	加速レート値データ (上位 6 ビット)	バイナリ・コード

表 3 - 1 7 B . 加速レートレジスタ / 下位バイトのデータ構成

ビット	各ビットの機能	適 用
B 7 B 6 B 5 B 4 B 3 B 2 B 1 B 0	加速レート値データ (下位 8 ビット)	バイナリ・コード

《 計算式 》

$$\text{ベース速度 } F_L = (\text{定速送り速度レジスタ } R_1) \times M [\text{pps}] \quad \text{速度倍率 } M = \frac{600}{(\text{速度倍率レジスタ } R_7)}$$

$$\text{最高速度 } F_H = (\text{高速送り速度レジスタ } R_2 \text{ または } R_3) \times M [\text{pps}]$$

速度倍率指定： 速度倍率レジスタ R 7 【後 3 - 2 0 項 . 参照】

加速レート指定： 加速レートレジスタ R 4

として、高速動作時の 加速 (= 減速) 時間 T_{ac} は、

$$T_{ac} = \frac{(F_H - F_L)}{M} \times \frac{R_4}{(4.9152 \times 10^6)} \cdots \cdots \text{制御素子の動作クロック周波数}$$

【例】 $F_L = 1 [\text{Kpps}]$ 、 $F_H = 240 [\text{Kpps}]$ 、速度倍率 $M = 30$ 、加速時間 $T_{ac} = 0.5 [\text{sec}]$ なら、

$$\text{加速レート } R_4 = 0.5 \times \frac{30}{(240 - 1) \times 10^3} \times (4.9152 \times 10^6) = \text{約 } 308$$

3-18. 送りパルス数レジスタ (R0) Read/Write

24ビットのプリセット(ダウン)カウンタ構造です。

指定数(プリセット)送り、連続(無制限)送り、原点復帰、いずれの場合も出力される送りパルスをダウン・カウントします。値が“0”に達すると、次の1カウントで最大値に戻ります。当レジスタは動作中でも読み出し可能。但し、パラメータレジスタ選択コマンドで当レジスタを選択するときに必ず“レジスタ読み書きタイミング”を“複数バイト同時”とし、データの読み出しは上位・中位・下位バイトの順に行ってください。

指定数(プリセット)送りのときは、当レジスタに設定された値が送りパルスの出力に伴ってダウン・カウントされ、0になるとパルス出力が停止します。(動作終了)

動作が終了しないうちに停止コマンド等で中断したときは本レジスタの値が残りパルス数を意味します。再スタートにより残りパルス分を動作させることもできます。

連続(無制限)送りのときも本レジスタ(カウンタ)は動作します。この場合は値が0になっても動作終了とならず、以後、最大値に戻ってカウントを続けます。

【注】設定範囲： 16, 777, 215 (hex. FFFFFFF) R0 1

表2-9A. 送りパルス数レジスタ/上位バイトのデータ構成

ビット	各ビットの機能	適用
B 23 B 22 B 21 B 20 B 19 B 18 B 17 B 16	送りパルス数レジスタ (上位8ビット)	バイナリDOWNカウンタ

表2-9B. 送りパルス数レジスタ/中位バイトのデータ構成

ビット	各ビットの機能	適用
B 15 B 14 B 13 B 12 B 11 B 10 B 9 B 8	送りパルス数レジスタ (中位8ビット)	バイナリDOWNカウンタ

表2-9C. 送りパルス数レジスタ/下位バイトのデータ構成

ビット	各ビットの機能	適用
B 7 B 6 B 5 B 4 B 3 B 2 B 1 B 0	送りパルス数レジスタ (下位8ビット)	バイナリDOWNカウンタ

3-19. 送り速度レジスタ (R1, R2, R3) Read/Write

定速 (ベース) 送り速度レジスタ R1 ,
 高速 (加減速) 送り速度レジスタ R2 , R3 は各 13 ビット構成です。 実際の速度 [pps] は当レジスタの値と次 3-20 項に記す速度倍率レジスタの値から定義されます。

【注】設定範囲： 8,191 (hex. 1FFF) [R1, R2, R3] 1

表 3 - 19 A . 送り速度レジスタ / 上位バイトのデータ構成

ビット	各ビットの機能	適用
B15 B14 B13	不使用【= 0 に固定】	
B12 B11 B10 B9 B8	送り速度データ (上位 5 ビット)	バイナリ・コード

表 3 - 19 B . 送り速度レジスタ / 下位バイトのデータ構成

ビット	各ビットの機能	適用
B7 B6 B5 B4 B3 B2 B1 B0	送り速度データ (下位 8 ビット)	バイナリ・コード

実際の送り速度

送りパルス出力周波数 [pps] は次式で得られます。

送り速度レジスタの値 : Rf
 速度倍率レジスタの値 : R7 【次 3-20 項 . 参照】 として、

$$\text{実際の送り速度 : } F = Rf \times \frac{600}{R7} \quad [\text{pps}]$$

3-20. 速度倍率レジスタ (R 7) Read / Write

速度倍率レジスタ R 7 は 16 ビット構成で、各送り速度レジスタ R 1 , R 2 , R 3 と併せて実際の送りパルス出力速度 (周波数 p p s) を決めます。

表 3 - 20 A . 速度倍率レジスタ / 上位バイトのデータ構成

ビット	各ビットの機能	適用
B 15 B 14 B 13 B 12 B 11 B 10 B 9 B 8	速度倍率レジスタ (上位 8 ビット)	バイナリ・コード

表 3 - 20 B . 速度倍率レジスタ / 下位バイトのデータ構成

ビット	各ビットの機能	適用
B 7 B 6 B 5 B 4 B 3 B 2 B 1 B 0	速度倍率レジスタ (下位 8 ビット)	バイナリ・コード

設定範囲 : 6 5 , 5 3 5 (hex. F F F F) R 7 2

$$\text{速度倍率 } M = \frac{600}{R7}$$

したがって実際には、R 7 = 1 2 0 0 ~ 2 0 の範囲で速度倍率 M = 0 . 5 ~ 3 0 となり、送り速度レジスタの値 (1 3 ビット) と組み合わせて 0 . 5 p p s ~ 2 4 5 . 7 3 K p p s をカバーできます。

表 3 - 20 C . 速度倍率と実際の送り速度

R 7 の値	速度倍率 M	実際の送り速度	実際の送り速度 F の取り得る範囲
1 2 0 0	0 . 5	R f x 0 . 5	0 . 5 [p p s] ~ 4 . 0 9 5 5 [K p p s]
6 0 0	1	R f x 1	1 [p p s] ~ 8 . 1 9 1 [K p p s]
3 0 0	2	R f x 2	2 [p p s] ~ 1 6 . 3 8 2 [K p p s]
1 2 0	5	R f x 5	5 [p p s] ~ 4 0 . 9 5 5 [K p p s]
6 0	1 0	R f x 1 0	1 0 [p p s] ~ 8 1 . 9 1 0 [K p p s]
2 0	3 0	R f x 3 0	3 0 [p p s] ~ 2 4 5 . 7 3 [K p p s]

【注】R f : 送り速度レジスタの値