

制御操作の詳細

以下【3 - 4 項】～【3 - 1 6 項】に各制御レジスタの詳細を記します。
各ポートアドレス値は【3 - 3 項】表 3 - 3 を御参照ください。

3 - 4 . ボード制御部リセット

```
rst = inp (BASE + 7) ; /* 制御部リセット操作 */
```

本ボード全体の制御部をリセットします。 当操作で読み込んだデータ (rst = 7) はボード ID です。 当操作は電源 ON、またはパソコン本体のハードウェアリセットと同等の機能ですが汎用 4 B I T デジタル (ラッチ) 出力だけは変化せずに保持されます。

本ボード上の各制御レジスタを初期化する。

ボードステータスを初期化する。

サンプリング (クロック同期出力) 中であれば、これを中止する。

F I F O メモリをクリアする。 (格納されていた読み出し待ち A D データは失われる)

なお、

クロック源分周は無効となる。 (要再設定)

汎用 4 B I T デジタル (ラッチ) 出力は変化せずに保持される。

表 3 - 4 . 【BASE + 7】入力ポートの構成

ビット	各ビットの機能・意味
B 7	ボード ID (= 7)
B 6	
B 5	
B 4	
B 3	
B 2	
B 1	
B 0	

3-5 . A Dデータコード / 転送モード / 使用チャンネル設定

```
outp (BASE + 0 , tee) ; /* tee = 設定データ */
```

A D変換データコード (バイナリ、または2の補数)、本ボードからパソコン側へのA Dデータ転送方法 (I / O命令、またはD M A)、使用する最終チャンネル番号の設定データ tee を書き込みます。

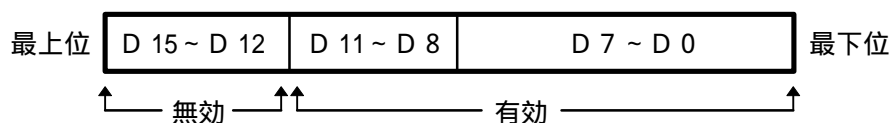
表 3 - 5 . 【BASE + 0】出力ポートの構成

ビット	各ビットの機能・意味	= 1 のとき	= 0 のとき	ビット時
B 7	A Dデータコード選択 【注 2】	2の補数	バイナリ	0
B 6	無効			0
B 5	無効			0
B 4	A Dデータ転送方法	D M A	I / O命令	0
B 3	最大チャンネル指定データ【注 1】	サンプリングを実行する 最大チャンネル番号をH E Xで指定。		0
B 2				0
B 1				0
B 0				0

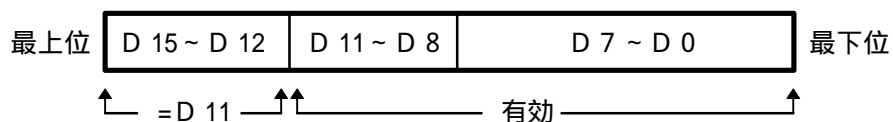
【注 1】 使用するアナログ入力はず必ずチャンネル0 から最大チャンネル番号N (= 0 ~ 3) までになります。 任意のチャンネルから始めたり、途中を飛ばすことはできません。
すなわち、

最大チャンネル指定データ = 0 なら チャンネル0のみ
= 1 なら チャンネル0 ~ 1
= 2 なら チャンネル0 ~ 2
= 3 なら チャンネル0 ~ 3 が対象になります。

【注 2】 バイナリ指定の場合： A Dデータ1語 (16BIT) 中、上位4 B I Tは無効です。



2の補数指定の場合： A Dデータ1語 (16BIT) 中、上位4 B I Tは有効な12 B I Tデータの最上位D 11と同一値となります。



3 - 6 . 割り込み、およびDMAチャンネル設定

```
outp (BASE + 7, idc) ; /* idc : 割り込み & DMAチャンネル指定 */
```

使用する割り込みレベル、およびDMAチャンネル番号を各4BIT値で指定します。
実際に割り込み、またはDMAを使用するか否かは別に指定ポートがあります。

DMA : 3 - 5項

割り込み : 3 - 7項

表 3 - 6 A . 【BASE + 7】出力ポートの構成

ビット	各ビットの機能・意味	指定方法	リセット時
B 7	(MSB) DMAチャンネル指定データ	DMAチャンネル番号 【表 3 - 6 C 参照】	0
B 6			0
B 5			0
B 4			0
B 3	(MSB) 割り込みレベル指定データ	割り込みレベル番号 【表 3 - 6 B 参照】	0
B 2			0
B 1			0
B 0			0

【例】 書き込むデータ $idc = 0x7B$ なら、 DMAチャンネル = 7
割り込みレベル = B (11)

【注】 ここで設定可能なDMAチャンネル、および割り込みレベルの範囲を表 3 - 6 B ,
表 3 - 6 C に記す。 いずれも本ボードが組み込まれるシステム中に存在する他の
周辺機器・ボード・プログラムが使用する値と重複しないように注意する。

本ボードの使用できる割り込みレベル

ISAバスの割り込みレベル / 割り込み要因 / 本ボードで使用の可否を表3 - 6 B に記します。

- : 空いている場合が多いので推奨します。
- : 他のボード等で使用されることが多く、特に注意が必要です。
- x : 設定不可能です。(設定しても無効となる。)

表3 - 6 B . ISAバスの割り込みレベル、使用状況

割り込みレベル	割り込み要因	本ボードで使用の可否
IRQ 0	タイマ	x 不可
IRQ 1	キーボード	x 不可
IRQ 2	(コントローラ2からカスケード)	x 不可
IRQ 3	シリアルポート2	注意(競合多い)
IRQ 4	シリアルポート1(本体標準RS - 232C)	x 不可
IRQ 5	パラレルポート2	推奨
IRQ 6	フロッピーディスク・コントローラ(本体標準)	x 不可
IRQ 7	パラレルポート1(本体標準プリンタ)	注意(競合多い)
		x 不可
IRQ 9	ソフトウェア割り込み	注意(競合多い)
IRQ10(A)	予約	推奨
IRQ11(B)	予約	推奨
IRQ12(C)	予約	注意(競合多い)
IRQ13(D)	数値演算コプロセッサ	x 不可
IRQ14(E)	ハードディスク・コントローラ(本体標準)	x 不可
IRQ15(F)	予約	推奨

本ボードの使用できるDMAチャンネル

ISAバスのDMAチャンネル / 使用デバイス / 本ボードで使用の可否を表3 - 6 C に記します。本ボードのDMA動作は1回DMA転送実行のたびにDMA要求信号を元に戻すシングルモードです。

- : 設定可能です。(他ボードとの競合に注意。)
- x : 設定不可能です。(設定しても無効となる。)

表3 - 6 C . ISAバスのDMAチャンネル、使用状況

DMAチャンネル	使用デバイス	本ボードで使用の可否	転送データ幅
0	予約	使用可	バイト(8BIT)
1	SDLC	使用可	" (")
2	フロッピーディスク・インタフェース	x 不可	" (")
3	予約	使用可	" (")
4	(コントローラ1にカスケード)	x 不可	
5	予約	使用可	ワード(16BIT)
6	予約	使用可	" (")
7	予約	使用可	" (")

3-7. 割り込み制御(要求発信条件)

```
outp(BASE + 3, irm); /* irm: 割り込み要求の発生要因制御 */
```

本ボードからパソコン本体内（ISAバス上）の割り込みコントローラに発信する、割り込み要求の発生要因を制御します。複数の要因を許可するとOR動作となります。

表3-7. 【BASE + 3】出力ポートの構成

ビット	各ビットの機能・意味	= 1 のとき	= 0 のとき	リセット時
B 7	外部割り込み信号（INT-IN）の有効極性指定	(+)	(-)	0
B 6	(FIFO) HALF-FULL 状態に変化 による割り込み	許可	禁止	0
B 5	(FIFO) Not-EMPTY 状態に変化 による割り込み	許可	禁止	0
B 4	未使用			0
B 3	1回サンプリング・スキャン終了 による割り込み	許可	禁止	0
B 2	トリガ発生 による割り込み	許可	禁止	0
B 1	外部割り込み信号（INT-IN） による割り込み	許可	禁止	0
B 0	連続サンプリング・クロック による割り込み	許可	禁止	0

《 補助説明 》

- B 7 : 外部割り込み信号（INT-IN）が許可された場合のタイミング指定。
- B 6 : FIFOメモリ内の待機データが半分（標準1K語のとき512）を超えた状態が発生したタイミングによる割り込み制御。
- B 5 : FIFOメモリ内が空から1データ入ったタイミングによる割り込み制御。
- B 3 : 各回サンプリング・スキャン終了タイミングによる割り込み制御。
- B 0 : 指定クロックの有効エッジによる割り込み制御。
(各回サンプリング・スキャン開始タイミングによる割り込み制御。)

【注】 各回サンプリング・スキャン終了タイミングによる割り込みを使用している場合で、FIFOメモリ中のデータ全てを読み出さないうちに次のサンプリング・スキャンが開始されデータがFIFOメモリに書き込まれたときは、このサンプリング・スキャン終了タイミングによる新たな割り込み要求は発生せず、エラーフラグ（3-13項）がセットされます。

その後、FIFOメモリ内のデータ全てを読み出してしまえば、以後のサンプリングスキャン終了タイミングでは新たな割り込み要求が発生します。

《 追伸 》

割り込みを使用するには、割り込み処理サブルーチン（機械語）を用意する。
本ボードの割り込みレベルを設定する。（3-6項）
パソコン本体内の割り込みコントローラをソフト設定する。
本ボードの割り込み発生要因を許可する。（本項）

以上により割り込みが受け付けられると指定ベクタ（割り込み処理サブルーチン）にジャンプします。なお、パソコン上の割り込みコントローラの操作方法については市販の各種参考書を参考にしてください。また、実用的には本ボード付属のCサンプルの該当部分をそのまま利用することもできます。

3-8 . クロック源の選択

```
outp (BASE + 4, cks); /* cks : クロック源選択 */
```

ここで選択されたクロック源信号は次項で説明するプログラマブルカウンタにより分周されて目的の連続サンプリング・クロックとなります。例えば外部クロック源 (CLK-IN) 入力を選択し、分周比を 1 / 1 に設定すれば、外部イベントに同期したサンプリングとなります。

表 3 - 8 A . 【BASE + 4】出力ポートの構成

ビット	各ビットの機能・意味	= 1 のとき	= 0 のとき	ビット時
B 7	外部クロック源 (使用時) の有効極性指定	(+)	(-)	0
B 6 B 5	内部クロック源 (使用時) の選択データ	【表 3 - 8 B】参照。		0 0
B 4	クロック源選択 (外部 / 内部)	外部	内部	0
B 3 B 2 B 1 B 0	未使用			

表 3 - 8 B . 選択される内部クロック源

ビット		選択される内部クロック源	
B 6	B 5	クロック源周波数	主な用途
1	1	無効	
1	0	オプション	任意
0	1	8.192 MHz	周波数解析
0	0	10.000 MHz	汎用計測

オプションのクロック源素子 (10 MHz 以下) は本ボード上のソケットに装着することにより使用可能となります。

素子名	JXO-5S- MHz (金石)、または DOC-49S1- MHz (大真空)、または SG-8002DC- M-PTBS (EPSON)
-----	--