

第1章．導入・試運転

1-1. 本機の概要

(12BIT機) **ADM-652AT**

(16BIT機) **ADM-656AT**

ADM - 652 / 656 ATはDMAより速いブロック入力命令を使用できるFIFOバッファメモリを搭載しており、プログラム上で指定された条件(トリガ/クロック/チャンネル数等)でハード的に自動サンプリングを行う構造となっています。したがって操作は条件設定・スタート命令・ステータスチェック・ADデータ読み出しだけです。このような構造・動作はリアルタイム性を要求されるマルチタスクのFAシステムや、WINDOWS環境に最適です。

WINDOWS95・98・NT4 版データ収集ソフト LaBDAQ/JR (データ点数8K語制限版)を添付。

WINDOWS95・98・NT4・2000 版の専用ハンドラ関数ライブラリDLL / デバイスドライバを添付。

サンプリング点数を制限しないFIFOバッファメモリ搭載。(標準4K語/増設可能)

マルチ・クロック源: 内部1MHz / 内部1.024MHz / 外部入力。

マルチ・トリガ源: ソフト上の即トリガ/アナログ(エッジ・レベル・レンジ) / 外部入力。

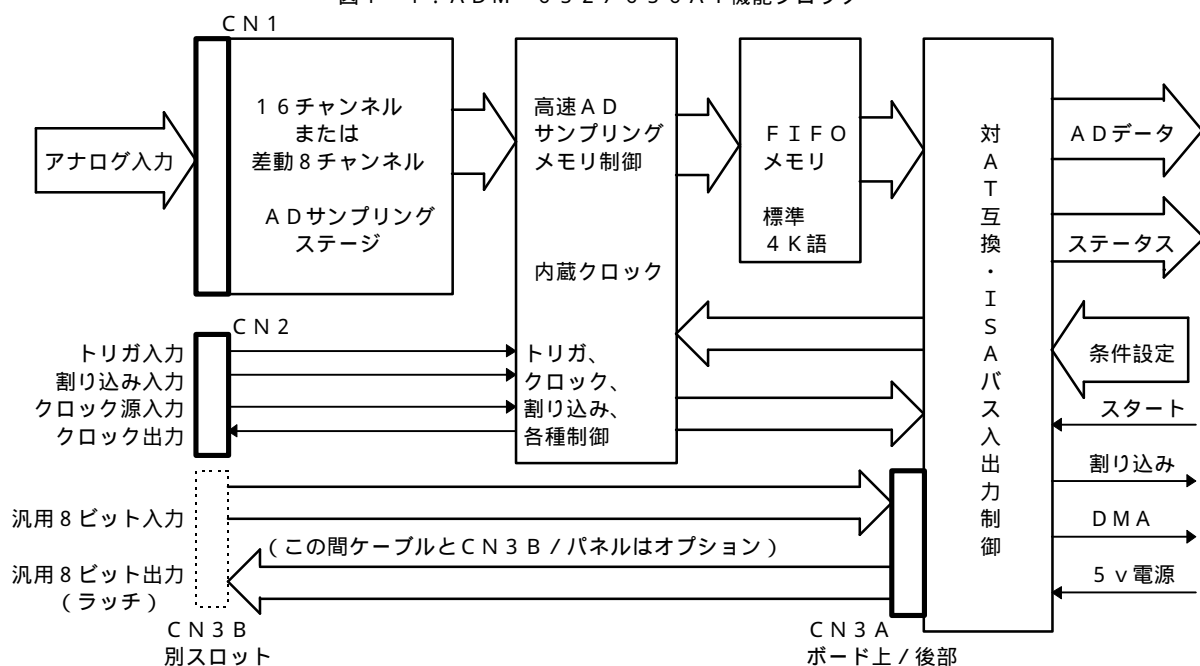
高精度部品の使用により、入力範囲(スイッチ)切り替え時の再調整不要。

クロック入出力機能により複数ボードの同期運転可能(マスタスレーブ動作)。

表1-1.

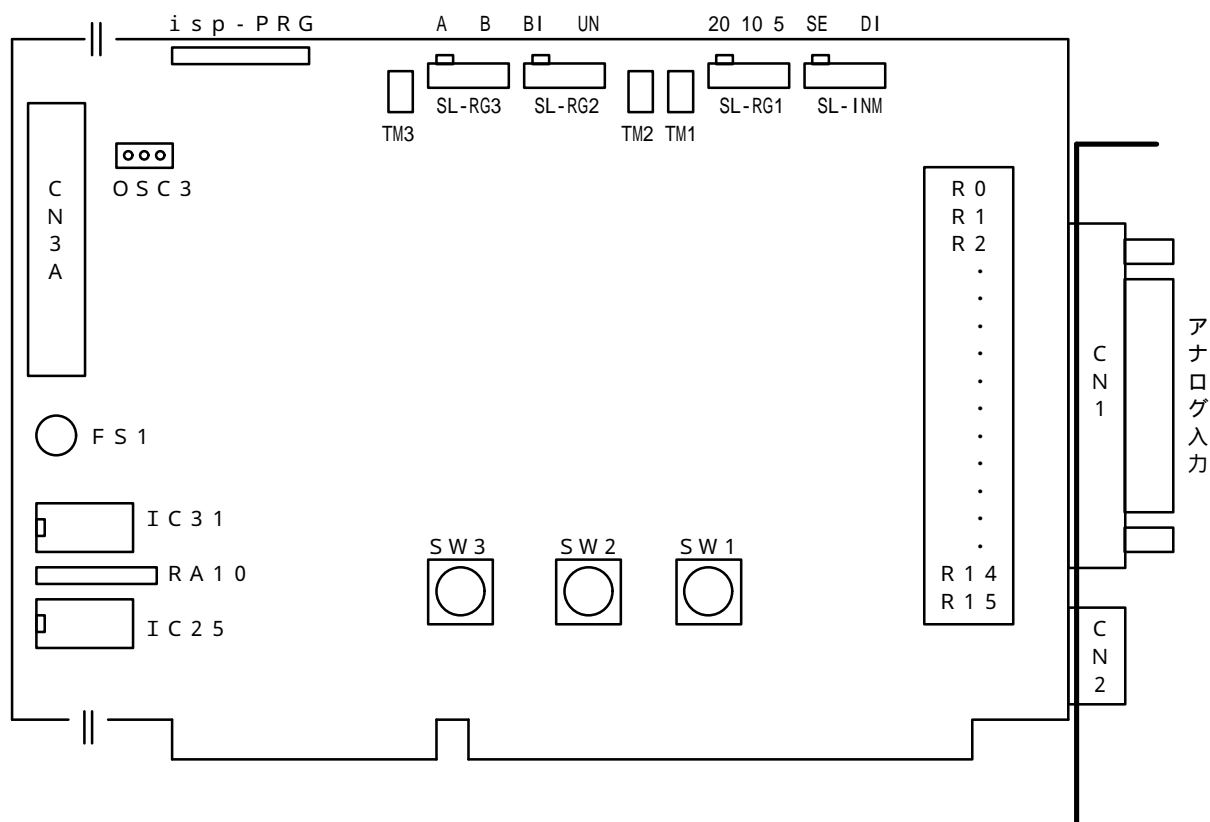
製品名	分解能/入力数	単chサンプル	複数chサンプル	特異機能
ADM - 652 AT	12BIT / 16(差動8)ch	256KHz	(8xch)μs	高速・低価格
ADM - 656 AT	16BIT / 16(差動8)ch	40KHz	(25xch)μs	高精度・16BIT

図1-1. ADM - 652 / 656 AT機能ブロック



1-2. ボード上の設定

図1 - 2 A . ボード上の部品配置



SW1, 2, 3 : I/Oベースアドレス設定【出荷時：0, 1, D】 / 1 - 3 項

R0 ~ R15 : アナログ入力終端抵抗【出荷時：各10M】 / 2 - 1 項

SL - INM : アナログ入力信号形式選択【出荷時：SE】 / 2 - 1 項

SL - RG1 : アナログ入力（公称）スパン選択【出荷時：20】 / 2 - 2 項。

SL - RG2 : アナログ入力範囲極性選択【出荷時：BI】 / 2 - 2 項。

SL - RG3 : アナログ入力スパン・モード選択【出荷時：Aモード】 / 2 - 2 項。

TM1 : (バイポーラ) オフセット調整トリマ。
 TM2 : (ユニポーラ) オフセット調整トリマ。
 TM3 : ゲイン調整トリマ。 } 再調整用 / 7 - 3 項

IC25, IC31 : 汎用8BIT出力素子【出荷時：74LS04（正論理）】 / 2 - 4 項

RA10 : 汎用8BIT出力プルアップ抵抗実装位置【出荷時：未実装】 / 2 - 4 項

FS1 : +5V電源出力保護ヒューズ（FRPU - 0.5A：浜井電球製）

CN1 : アナログ入力コネクタ（37ピンD - SUB） / 1 - 4 項

CN2 : 外部制御信号（トリガ/クロック/割り込み）入出力コネクタ / 1 - 4 項

CN3A : 汎用8BITデジタル入出力コネクタ / 1 - 5 項

isp - PRG : 保守用（出荷時：未実装） / 本図左下側の省略領域。

1-3. I / Oベースアドレスの設定

本機の制御・操作は全てISAバス上のハードウェアI / O空間に割り付けられます。

IBM PC / AT互換機ではパソコン本体デバイスおよび重要な周辺機器・拡張ボードの使用するI / Oアドレスが000h ~ 3FFhにマッピングされています。I / Oアドレス線は16ビット(AB15 ~ AB0)ですが、全どのIBM PC / AT互換機ではAB9 ~ AB0のみをデコード(AB15 ~ 10を無視)しているため上位のアドレス空間1KBごとにイメージが生じることに御留意ください。本機の出荷時設定は01D、したがって01D0 ~ 01DFのアドレスを占有します。他のボードや周辺機器と重複しない値を御使用ください。

図1-3. I / Oベースアドレスの設定

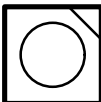
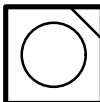
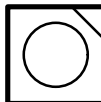
アドレス線	AB15 ~ AB12	AB11 ~ AB8	AB7 ~ AB4	AB3 ~ AB0
ディップ スイッチ	SW1 	SW2 	SW3 	ボード内で 複数のアドレスを使用 (3 - 3項・参照)
出荷時設定	0	1	D	

表1-3. IBM PC / AT互換機システムの(代表的な)I / Oアドレスマップ

I / Oアドレス(hex)	本体デバイス、主要周辺機器	本機で運用の可否	他社の使用例、等
000 ~ 01F	DMAコントローラ1	x 不可	
020 ~ 03F	割り込みコントローラ1	x 不可	
040 ~ 05F	タイマ	x 不可	
060 ~ 06F	キーボード・コントローラ	x 不可	
070 ~ 07F	リアルタイム・クロック、NMI	x 不可	某社の本体システムで使用
080 ~ 09F	DMAページレジスタ	x 不可	
0A0 ~ 0BF	NMIマスクレジスタ	x 不可	
0C0 ~ 0DF		x 不可	DMAコントローラ2
0E0 ~ 0FF		x 不可	N D P
100 ~ 16F		【推奨】	
170 ~ 177	I D Eコントローラ2	x 不可	
180 ~ 1EF		【推奨】	
1F0 ~ 1F7	I D Eコントローラ1	x 不可	
200 ~ 20F	ゲームI / O	x 不可	
210 ~ 217	拡張ユニット	x 不可	
220 ~ 26F		【可能】	
278 ~ 27F	プリンタ2	x 不可	
280 ~ 2AF		【可能】	
2B0 ~ 2DF	E G A	x 不可	
2E1	G P I B	x 不可	
2E2 ~ 2E3	データアクイジョン	x 不可	
2F8 ~ 2FF	シリアルポート2	x 不可	
300 ~ 31F	プロトタイプ・ボード	【可能】	他社の標準設定と競合し易い
320 ~ 32F	HDDコントローラ	x 不可	
360 ~ 36F	P Cネットワーク	x 不可	
378 ~ 37F	プリンタ1	x 不可	
380 ~ 38F	S D L C , バイシンク2	x 不可	
390 ~ 393	クラスタ	x 不可	
3A0 ~ 3AF	バイシンク1	x 不可	
3B0 ~ 3BF	モノクロディスプレイ、プリンタ	x 不可	
3C0 ~ 3CF	E G Aディスプレイ・コントローラ	x 不可	
3D0 ~ 3DF	C G Aディスプレイ・コントローラ	x 不可	
3F0 ~ 3F7	F D Dコントローラ	x 不可	
3F8 ~ 3FF	シリアルポート1	x 不可	

1-4. 入出力コネクタ・ピン接続

本機のアナログ入力には37ピンのD - SUBコネクタ、また制御信号入出力用には8ピンのミニDINコネクタが使用されています。なおオプションの8BITデジタル入出力コネクタは別パネルに装着された形で対ボード間ケーブル（筐体内部接続）とペアで用意されています。

《次1 - 5項》

表1 - 4 . 入出力コネクタ

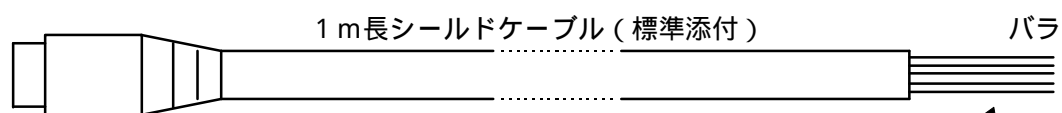
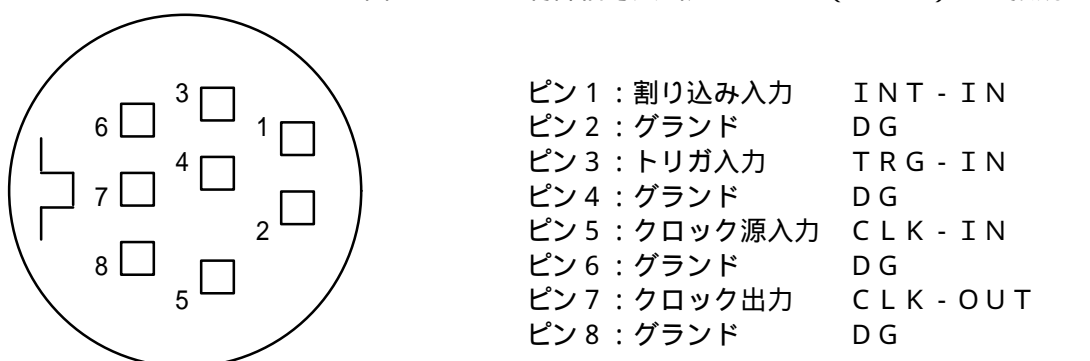
適 用	本ボード上のコネクタ	【製造社名】	対外部接続プラグ《標準添付》
アナログ出力	17LE-13370-27(D4AB)	【DDK】	17JE-23370-02(D8A)【DDK】
制御信号入出力	TCS7930 18 401	【ホシデン】	1mシールド線付・専用プラグ 【ホシデン】

図1 - 4 A . アナログ出力コネクタ (CN1) ピン接続

信号名	機 能	ピン番号	ピン番号	信号名 (機能)
CH0 (0H)	ch0 入力 (差動: ch0の+側)	1	20	AG (アナログ・グラウンド)
CH1 (0L)	ch1 入力 (差動: ch0の-側)	2	21	AG (" ")
CH2 (1H)	ch2 入力 (差動: ch1の+側)	3	22	AG (" ")
CH3 (1L)	ch3 入力 (差動: ch1の-側)	4	23	AG (" ")
CH4 (2H)	ch4 入力 (差動: ch2の+側)	5	24	AG (" ")
CH5 (2L)	ch5 入力 (差動: ch2の-側)	6	25	AG (" ")
CH6 (3H)	ch6 入力 (差動: ch3の+側)	7	26	AG (" ")
CH7 (3L)	ch7 入力 (差動: ch3の-側)	8	27	AG (" ")
CH8 (4H)	ch8 入力 (差動: ch4の+側)	9	28	AG (" ")
CH9 (4L)	ch9 入力 (差動: ch4の-側)	10	29	AG (" ")
CH10 (5H)	ch10 入力 (差動: ch5の+側)	11	30	AG (" ")
CH11 (5L)	ch11 入力 (差動: ch5の-側)	12	31	AG (" ")
CH12 (6H)	ch12 入力 (差動: ch6の+側)	13	32	AG (" ")
CH13 (6L)	ch13 入力 (差動: ch6の-側)	14	33	AG (" ")
CH14 (7H)	ch14 入力 (差動: ch7の+側)	15	34	AG (" ")
CH15 (7L)	ch15 入力 (差動: ch7の-側)	16	35	AG (" ")
	空ピン	17	36	空ピン
	空ピン	18	37	空ピン
	空ピン	19		

【注】アナログ・グラウンドAGとデジタル・グラウンドDGはボード内部で接続されています。

図 1 - 4 B . 制御信号入出力コネクタ (C N 2) ピン接続



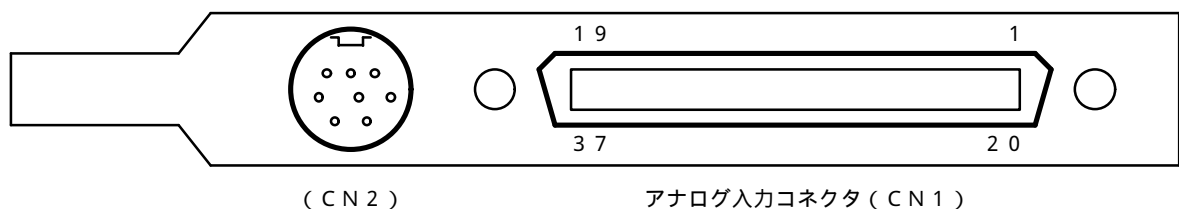
制御信号入出力コネクタ C N 2 ピン番号・信号名 vs リード線色

C N 2 ピン番号	1	2	3	4	5	6	7	8
" 信号名	I N T - I N	D G	T R G - I N	D G	C L K - I N	D G	C L K - O U T	D G
旧リード線色	茶	赤	橙	黄	白	青	紫	灰
【注】新リード線色	茶	赤	黄	緑	青	灰	白	黒

【注】 2 0 0 0 年 4 月 2 4 日以降出荷ボードに添付。

(新ケーブルのリード線色は旧には無い緑・黒を含むので判別して下さい)

図 1 - 4 C . リアパネル面の外観



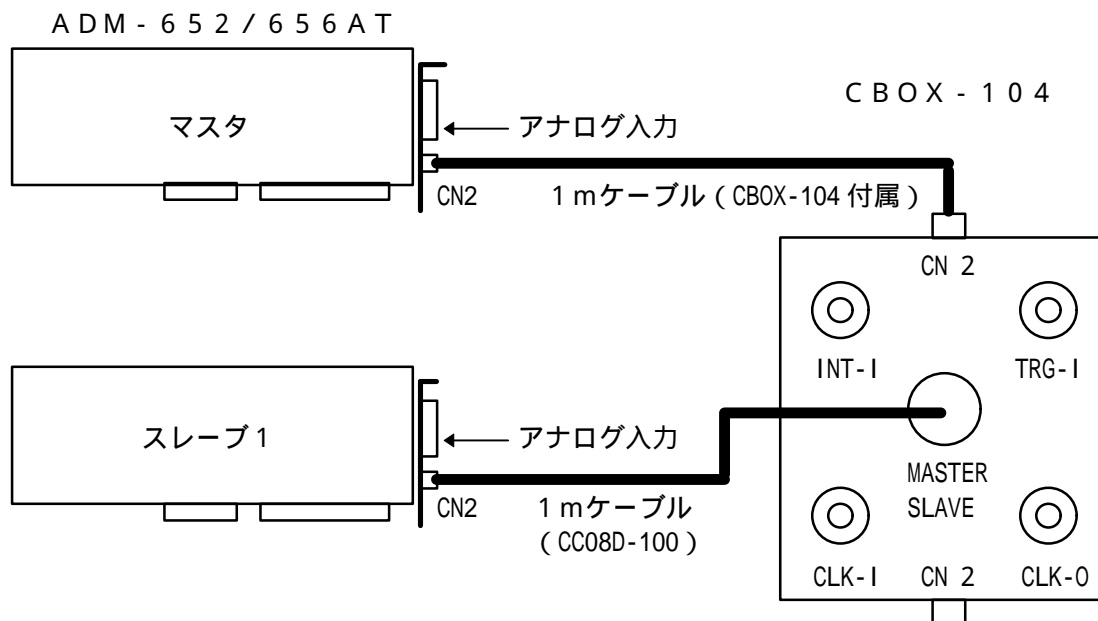
1-5. 入出力接続オプション

CBOX - 104 : クロック入出力、外部トリガ入力、外部割り込み入力をBNC接続するための接続ボックス（対ボード接続用1mケーブル付）です。
 1枚だけのスレーブ接続もできます。
 寸法 = 50W × 90L × 26T / 突出部含まず。

CBOX - 107 : 2数以上の本ボードをスレーブ接続するためのクロック分配接続ボックス（対ボード接続用1mケーブル付）です。
 寸法 = 50W × 90L × 26T / 突出部含まず。

CC08D - 100 : CBOX - 104またはCBOX - 107とスレーブ機を接続するための専用1mケーブルです。なお当ケーブルは各CBOXに添付される対（マスタ）ボード接続用と同一のストレート・ケーブルです。

図1 - 5 A . 単独、またはスレーブ機1枚を接続する場合



CBOX - 104の各コネクタ（各信号はTTLレベル）

CLK - I : 外部クロック源入力
 CLK - O : クロック出力
 TRG - I : 外部トリガ入力
 INT - I : 外部割り込み入力（汎用）
 MASTER-SLAVE : スレーブ機へのクロック配給用

BNC

CN2 : 対単独、またはマスタボード接続用。
 CN2 : 対クロック分配ボックス接続用（図1 - 5 B参照）