

3-8. アナログ入力範囲・データコードの設定 (MFU - 503ATのみ)

```
output (BASE + 5, ad_range); /* ad_range : 入力範囲指定 */
```

アナログ入力範囲 (2 - 2項参照)、およびデータコードを指定します。

表 3 - 8 A . 【BASE + 5】出力ポートの構成

ビット	各ビットの機能・意味	= 1 のとき	= 0 のとき	リセット時
B 7	未使用			0
B 6	未使用			0
B 5	ADデータコード指定	2の補数	バイナリ	0
B 4	アナログ入力範囲モード指定 (2 - 2項)	Bモード	Aモード	0
B 3	固定値【= 0】に限る			0
B 2	固定値【= 0】に限る			0
B 1	(公称) アナログ	当値により4レンジから選択。 【表 3 - 8 B】		0
B 0	入力範囲指定			0



表 3 - 8 B . 入力範囲選択データ

B 1	B 0	アナログ入力範囲
1	1	± 5 v
1	0	± 10 v
0	1	0 ~ + 5 v
0	0	0 ~ + 10 v

電源投入、およびリセット操作直後は
【0 ~ + 10 v 範囲】となっています。

3-9. アナログ入力選択 & A/Dスタート操作 (MFU - 503ATのみ)

```
o u t p (BASE + 4 , channel) ; /* channel : 入力チャンネル指定 */
```

指定チャンネルのA/D変換を開始します。当操作ではアナログ入力選択とA/D変換スタートが続けて実行されます。(A/D変換器にはサンプルホールド機能もあり、意識する必要は無い。)

A/D変換は25 μ s以内に終了します。次3-10項でA/D変換終了を確認し、次々3-11項のA/Dデータ読み込みの手順となります。

表3-9A. 【BASE + 4】出力ポートの構成

ビット	各ビットの機能・意味	リセット時
B 7	無効データ	0
B 6	" "	0
B 5	" "	0
B 4	" "	0
B 3	" "	0
B 2	固定値【= 0】に限る。	0
B 1 B 0	アナログ入力チャンネル指定データ (表3-9B参照)	0 0

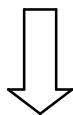


表3-9B. アナログ入力チャンネル指定データ

B 1	B 0	選択されるアナログ入力
1	1	チャンネル3
1	0	チャンネル2
0	1	チャンネル1
0	0	チャンネル0

3-10. AD変換・割り込みフラグ&汎用デジタル入力

d i n = i n p (B A S E + 6) ; /* AD変換・割り込みフラグ・状態・汎用デジタル入力 */

AD変換部の動作状態（変換中／変換終了・待機中）、割り込み要求発信フラグ、割り込み要求源の状態、および汎用2BITデジタル入力を得ます。

表3 - 10 . 【BASE + 6】入力ポートの構成

ビット	各ビットの機能・意味	= 1 のとき	= 0 のとき	リセット時
B 7	割り込み要求発信フラグ	セット（未読）	リセット（読み済み）	0
B 6	外部割り込み入力（INT）	現在状態	現在状態	【注】
B 5	PCL-240MK 割り込みステータス	割り込み要求クリア済	割り込み要求中	1
B 4	AD変換フラグ	AD変換中	変換終了（待機中）	0
B 3	未使用			0
B 2	未使用			0
B 1	汎用デジタル入力 D 1	現在状態	現在状態	【注】
B 0	汎用デジタル入力 D 0	現在状態	現在状態	【注】

【注】現在状態：開放時 = 1（TTL入力端プルアップ）

《補助説明》

- B 7 : 選択・許可した割り込み要因（3 - 7項）が発生するとセット（= 1）され、本ポートの読み込み直後にリセット（= 0）されます。当プロセスで割り込みを発生させる以外に、割り込みを使用せず（割り込みレベルを無効な値 = 0 に設定）、当ビットを監視してイベントの発生に応じた処理を実行するようなプログラムも可能です。
- B 6 : 外部割り込み入力（INT）の現在状態を反映します。
- B 5 : パルスモータ制御素子PCL - 240MKの割り込み要求発生でセット（= 0）され、同素子の割り込み要求リセット操作（3 - 13項、3 - 14項）でクリアされます。この動作（変化）は割り込み要求発生源としてPCL - 240MKが選択されているか否かにかかわらず生じます。（3 - 7項参照）
- B 4 : AD変換実行中（24 μs 以内）だけセット（= 1）されます。
- B 1 : 汎用デジタル入力（D 1）の現在状態です。
- B 0 : 汎用デジタル入力（D 0）の現在状態です。
ソフト指定でアラーム（緊急停止）入力としても利用できます。【3 - 15項】

3-11. A Dデータの読み込み (M F U - 5 0 3 A Tのみ)

```
ad_low = i n p ( B A S E + 4 ) ; /* a d _ l o w : 下位 8 B I T データ */
ad_high = i n p ( B A S E + 5 ) ; /* a d _ h i g h : 上位 4 B I T データ */
```

A Dデータは2 バイトに分けて読み込みます。(この順番は任意です。)

表 3 - 1 1 A . 【B A S E + 5 】入力ポートの構成

ビット	各ビットの機能・意味	リセット時
B 7	無効データ 【注】	無効データ
B 6	" " 【注】	
B 5	" " 【注】	
B 4	" " 【注】	
B 3	A Dデータ A D D 11 (M S B : 最上位ビット)	
B 2	" " A D D 10	
B 1	" " A D D 9	
B 0	" " A D D 8	

【注】 上位バイトデータのビット B 7 ~ B 4 は指定データコード (3 - 8 項) に
よって定義が変わります。 バイナリの場合は : 全て = 0 となりますが、
2 の補数が指定されているときは最上位ビット A D D 11 (ビット B 3) と
同じ値になります。

表 3 - 1 1 B . 【B A S E + 4 】入力ポートの構成

ビット	各ビットの機能・意味	リセット時
B 7	A Dデータ A D D 7	無効データ
B 6	" " A D D 6	
B 5	" " A D D 5	
B 4	" " A D D 4	
B 3	" " A D D 3	
B 2	" " A D D 2	
B 1	" " A D D 1	
B 0	" " A D D 0 (L S B : 最下位ビット)	

3-12. 汎用デジタル出力

o u t p (BASE + 6 , dout) ; / * 汎用デジタル出力 (ラッチ) * /

当出力ポートの下位 2 ビットが有効です。

表 3 - 1 2 A . 【BASE + 6】出力ポートの構成

ビット	各ビットの機能・意味	リセット時
B 7	未使用	
B 6	"	
B 5	"	
B 4	"	
B 3	"	
B 2	"	
B 1	汎用デジタル出力 Q 1 (ラッチ)	【注 1】
B 0	汎用デジタル出力 Q 0 (ラッチ)	【注 1】

【注 1】 電源投入、またはハードウェア・リセット直後の汎用デジタル出力 Q 0 , Q 1 は “ 0 ” ですが、本ボードの制御部リセット操作 (3 - 6 項) ではクリアされません。

【注 2】 標準出荷時の両デジタル出力 Q 0 , Q 1 はオープンコレクタ、正論理です。 論理はボード上のスイッチ S 1 で変更可能、またプルアップ抵抗の追加実装も可能です。 (1 - 6 項参照)

以下、【3 13項】～【3 27項】

パルスモータ関連の機能 / リファレンス

3-13. PMC コマンド・レジスタ

コマンド・レジスタは4本ありますが、書き込みI/Oアドレス値（表3 - 1）は共通です。
書き込まれたデータ（1バイト）の上位2ビットがコマンド・レジスタの種類を指定します。
（表3 - 13 A）

操作は、

```
outp (BASE + 0, COMMAND); /* コマンド */
```

です。

MSB

表3 - 13 A . コマンド・データの構成

ビット	各ビットの機能・意味	
B 7 B 6	コマン ド・レジスタを指定（表3 - 13 B）	
B 5 B 4 B 3 B 2 B 1 B 0	各コマンドの内容	

LSB

表3 - 13 B . 各コマンド・データ機能

B 7	B 6	コマンドの種類	主な機能
1	1	出力モード設定コマンド	出力形式、素子のモード、速度ホールド制御
1	0	パラメータレジスタ選択コマンド	現在の読み書き対象パラメータレジスタ指定
0	1	制御モード設定コマンド	動作方向、プリセット、軸センサ等の制御
0	0	動作実行 / 停止・コマンド	動作の開始 / 停止、速度モード、割込み制御