

3-4. 制御レジスタI/Oアドレス・マップ

表3 - 4 Aに本ボード上の各制御レジスタのI/Oアドレスを記します。
 表中の【BASE】はI/Oベースアドレス値(1 - 3項.参照)です。

表3 - 4 A . 各制御レジスタのI/Oアドレス

I/Oアドレス	読み/書き	レジスタ名・機能名
BASE + 0	読み	16BITデータ入力(下位バイト)
BASE + 0	書き	未使用
BASE + 1	読み	16BITデータ入力(上位バイト)
BASE + 1	書き	未使用
BASE + 2	読み	未使用
BASE + 2	書き	トリガ・モード設定
BASE + 3	読み	未使用
BASE + 3	書き	割り込み要求の発生要因制御
BASE + 4	読み	未使用
BASE + 4	書き	クロック源選択
BASE + 5	読み	未使用
BASE + 5	書き	割り込みレベル&DMAチャンネル設定
BASE + 6	読み	カウンタ(2バイト)読み込み
BASE + 6	書き	カウンタ(2バイト)書き込み
BASE + 7	読み	ボード・制御部リセット
BASE + 7	書き	読み書き対象カウンタ選択
BASE + 8	読み	未使用
BASE + 8	書き	入力データ転送モード設定
BASE + 9	読み	汎用2ビット(現在値)入力
BASE + 9	書き	汎用2ビット(ラッチ)出力
BASE + 10	読み	ボード・ステータス取得
BASE + 10	書き	ボード・ステータスBITクリア、FIFOリセット

【読み/書き】はパソコン側から見た方向。
 全ての(対外部)データ入出力はTTLレベル。

全てのポートは1バイト。
 なお16BITデータ入力ワード・アクセスも可能。

3-5 ボード制御部リセット

```
rst = inp ( BASE + 7 ) ;    /* 制御部リセット操作 */
```

本ボード全体の制御部をリセットします。当操作で読み込んだデータ (= 3) はボードIDです。
当操作は電源ON、またはパソコン本体のハードウェア・リセット (スイッチ操作) と同等の機能
です。 以下の結果を得ます。

- 各制御レジスタを初期化する。
- ボード・ステータスを初期化する。
- サンプリング (クロック同期入力) 中であれば、これを中止する。
- FIFOメモリをクリアする。 (格納されていた入力データは失われる。)
- なお クロック源分周カウンタ、およびサンプリング点数カウンタの値は無効となる。 (要再設定)
- 汎用2BITデジタル (ラッチ) 出力は変化せず、保持される。

表 3 - 5 . 【 BASE + 7 】入力ポートの構成

ビット	各ビットの機能・意味
B 7	ボードID (= 3)
B 6	
B 5	
B 4	
B 3	
B 2	
B 1	
B 0	

FIFOメモリだけをリセットするには

【 3 - 1 4 項 】に示します。

3-6. 入力データの転送モード設定

```
outp(BASE + 8, trsm); /* trsm: 入力データ転送方法指定 */
```

パソコン側に読み込む16BIT入力データの対象と読み込み（転送）方法を設定します。

表3 - 6 A . 【BASE + 8】出力ポートの構成

ビット	各ビットの機能・意味	= 1 のとき	= 0 のとき	リセット時
B 7	未使用			0
B 6				0
B 5				0
B 4				0
B 3				0
B 2				0
B 1	データ入力対象（入力モード）	F I F Oメモリ	入力端直接	0
B 0	入力データ転送方法（from FIFO）	DMA	I / O	0

《補助説明》

- B 1 : パソコン側に読み込む（3 - 15 項）16BITデータ入力源を指定します。
 = 0 のときは【直接入力モード】：入力端直接が選択されます。
 = 1 のときは【F I F Oバッファ入力モード】：F I F Oメモリの出口が選択されます。
- B 0 : F I F Oメモリ出口からパソコン側に読み込む16BITデータの転送方法を指定します。
 = 0 のときは通常のIN命令、またはブロック入力命令が使用できます。
 = 1 のときはF I F OメモリのNOT-Emptyフラグで起動されるワード単位DMAが使用できます。

表3 - 6 B . データ転送モード指定組み合わせ

B 1	B 0	16BIT入力データの読み込み対象・方法
1	1	F I F Oメモリの出口からDMAにて。
1	0	F I F Oメモリの出口からIN命令、またはブロック入力命令にて。
0	1	《設定不可》
0	0	直接入力端からIN命令にて。

3-7. 割り込みレベル & DMA チャンネル設定

```
outp (BASE + 5, idc); /* idc : 割り込み & DMA チャンネル指定 */
```

使用する割り込みレベル、およびDMAチャンネル番号を各々4ビットのバイナリ値で指定する。
実際に割り込み、またはDMAを使用するか否かは別に指定ポートがあります。

DMA : 3 - 6 項。

割り込み : 3 - 8 項。

表3 - 7 A . 【BASE + 5】出力ポートの構成

ビット	各ビットの機能・意味	指定方法	ビット時
B 7	(MSB) DMAチャンネル指定データ	DMAチャンネル番号 【表3 - 7 C 参照】	0
B 6			0
B 5			0
B 4			0
B 3	(MSB) 割り込みレベル指定データ	割り込みレベル番号 【表3 - 7 B 参照】	0
B 2			0
B 1			0
B 0			0

【例】 書き込むデータ $idc = 0 \times 7B$ なら、 DMAチャンネル = 7
割り込みレベル = B (11)

【注】 ここで設定可能なDMAチャンネル、および割り込みレベルの範囲を表3 - 7 B ,
表3 - 7 C に記す。 いずれも本ボードが組み込まれるシステム中に存在する他の
周辺機器・ボード・プログラムが使用する値と重複しないように注意する。

本ボードの使用できる割り込みレベル

ISAバスの割り込みレベル / 割り込み要因 / 本ボードで使用の可否を表3 - 7 Bに記します。

- : 空いている場合が多いので推奨します。
- : 他のボード等で使用されることが多く、特に注意が必要です。
- x: 設定不可能です。(設定しても無効となる。)

表3 - 7 B . ISAバスの割り込みレベル、使用状況

割り込みレベル	割り込み要因	本ボードで使用の可否
IRQ 0	タイマ	x 不可
IRQ 1	キーボード	x 不可
IRQ 2	(コントローラ2からカスケード)	x 不可
IRQ 3	シリアルポート2	注意(競合多い)
IRQ 4	シリアルポート1(本体標準RS - 232C)	x 不可
IRQ 5	パラレルポート2	推奨
IRQ 6	フロッピーディスク・コントローラ(本体標準)	x 不可
IRQ 7	パラレルポート1(本体標準プリンタ)	注意(競合多い)
		x 不可
IRQ 9	ソフトウェア割り込み	注意(競合多い)
IRQ 10(A)	予約	推奨
IRQ 11(B)	予約	推奨
IRQ 12(C)	予約	注意(競合多い)
IRQ 13(D)	数値演算コプロセッサ	x 不可
IRQ 14(E)	ハードディスク・コントローラ(本体標準)	x 不可
IRQ 15(F)	予約	推奨

本ボードの使用できるDMAチャンネル

ISAバスのDMAチャンネル / 使用デバイス / 本ボードで使用の可否を表3 - 7 Cに記します。本ボードのDMA動作は1回(1ワード)のDMA転送実行のたびにDMA要求信号を元に戻すシングルモードです。

- : 設定可能です。(他ボードとの競合に注意。)
- x: 設定不可能です。(設定しても無効となる。)

表3 - 7 C . ISAバスのDMAチャンネル、使用状況

DMAチャンネル	使用デバイス	本ボードで使用の可否	転送データ幅
0	予約	x 不可	バイト(8BIT)
1	SDLC	x 不可	" (")
2	フロッピーディスク・インタフェース	x 不可	" (")
3	予約	x 不可	" (")
4	(コントローラ1にカスケード)	x 不可	
5	予約	使用可	ワード(16BIT)
6	予約	使用可	" (")
7	予約	使用可	" (")

3-8. 割り込み要求の発生要因制御

```
outp (BASE + 3, irm); /* irm: 割り込み要求の発生要因制御 */
```

本ボードからパソコン本体内（ISAバス上）の割り込みコントローラに発信する割り込み要求の発生要因を制御します。複数の要因を許可するとOR動作となります。

表 3 - 8 . 【BASE + 3】出力ポートの構成

ビット	各ビットの機能・意味	= 1 のとき	= 0 のとき	ビット時
B 7	外部割り込み信号の有効極性指定	(+)	(-)	0
B 6	(FIFO) HALF-FULL による割り込み	許可	禁止	0
B 5	(FIFO) NOT-EMPTY による割り込み	許可	禁止	0
B 4	未使用			0
B 3	指定数サンプリング終了 による割り込み	許可	禁止	0
B 2	トリガ発生 による割り込み	許可	禁止	0
B 1	外部割り込み信号 による割り込み	許可	禁止	0
B 0	クロック による割り込み	許可	禁止	0

《 補助説明 》

B 6 : FIFOメモリ内の待機データが（半分 + 1 以上：標準 1 K 語のとき 513 以上）になったタイミングによる割り込み制御。

B 5 : FIFOメモリ内が空でなくなったタイミングによる割り込み制御。

B 0 : クロックによる割り込み制御。

《 追伸 》

割り込みを使用するには、
 割り込み処理サブルーチン（機械語）を用意する。
 本ボードの割り込みレベルを設定する。（3 - 7 項）
 パソコン本体内の割り込みコントローラをソフト設定する。
 本ボードの割り込み発生要因を許可する。（本項）

以上により割り込みが受け付けられると、指定ベクタ（割り込み処理サブルーチン）にジャンプします。なお、本ボード付属の C サンプル等では割り込みコントローラの操作や前後処理が関数化、または定型化されていますから特別な知識・情報は必要ないでしょう。