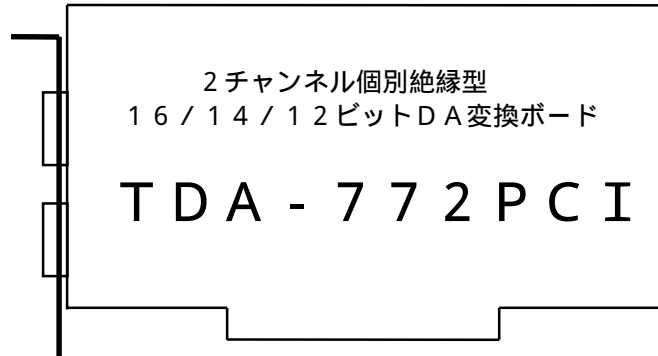


Real Solution for FA/LA



取扱い説明書

対応パソコン

IBM PC / AT 互換機
(PCI - bus)

マイクロサイエンス（株）

〒167-0042 東京都杉並区西荻北2丁目37番12号

TEL 03(3396)8362 代表

FAX 03(3301)5593

Email: welcome@microscience.co.jp

Jun 09, 2004 (第5版)

目 次

使用・適用上の注意	3
本製品の構成・価格表	4
第1章．導入・試運転	
1-1．本機の仕様・概要	5
1-2．ボード上の設定	7
1-3．入出力コネクタ・ピン接続	8
1-4．入出力接続オプション	9
1-5．ボードのインストール	10
1-6．試運転・動作確認	14
第2章．アナログ出力	
2-1．アナログ出力端	17
2-2．アナログ出力範囲	18
第3章．制御・操作	
3-1．制御・操作とアナログ出力の様子	25
3-2．制御レジスタ I / O アドレス・マップ	29
3-3．ボード・リセット（初期化）	29
3-4．外部制御・割り込み関連の設定	30
3-5．D A 出力モードの指定	31
3-6．D A データの書き込み	33
3-7．ステータス・データ	35
3-8．汎用デジタル入出力	36
第4章．ソフトウェア	
4- 1．ソフトウェアのインストール	37
4- 2．W I N D O W S ドライバについて	39
4- 3．ボードアクセス関連ライブラリ	40
4- 4．割り込みについて	43
4- 5．Q u i c k - B a s i c サンプル	45
4- 6．C のサンプル	46
4- 7．V i s u a l - B a s i c サンプル	47
第5章．保守・その他	
5-1．故障・トラブル等の原因と対処	51
5-2．修理のときは	53
5-3．再調整	54
5-4．付録（W I N D O W S 2 0 0 0 / X P について）	56
第6章．W I N D O W S ハンドラ	57
Q & A フォーム	68

本製品の使用・適用についての注意

- 【１】 本製品はIBMPC/AT互換機のPCIバス拡張I/Oスロット、またはPCIバス拡張I/Oボックスに装着して使用するものです。
- 【２】 本製品が組み込まれたシステムの運用対象・方法・場所・環境等によって、故障・誤動作等が生じた場合に起こり得る、身体・生命・財産等に対する損害の回避措置は同システムの設計・制作に別途付加・反映させてください。本製品自体には前述の機能は無く、したがって当社では本製品が組み込まれたシステムの運用により発生した故障・誤動作・事故に起因する身体・生命・財産等の損害に対する責任は負えません。これは本製品の故障・誤動作が原因となった場合も含み、理由の如何を問いません。
- 【３】 本製品付属のソフトウェアは本製品利用の方法を示す例、またオプションの関連ソフトウェアは本製品利用の一般的便宜をはかるものであり、現在未発見のバグ存在の可能性も含めて、運用結果についての責任は一切負えません。
これらのソフトウェアには自身が組み込まれたシステムに故障・誤動作・事故等が生じた場合に起こり得る身体・生命・財産等に対する損害の回避機能はありません。御利用の場合は同システムの設計・制作で配慮・付加・反映させてください。
- 【４】 本製品（付属ソフトウェア含む）、およびオプションの関連ソフトウェアは医用・航空機器用・その他、高信頼性・高安全性を必要とするシステムに使用しないでください。
- 【５】 本製品付属のソフトウェアについて当社は著作権を保持しますが、第３者の権利を侵害しない限りにおいて、購入者は自身が制作するシステム等に自由に組み込み、販売することもできます。但し、当社製ソフトウェアのソースコードを含むソフトウェアを第３者に販売・移転するときは当社の文書による事前許可を必要とします。
- 【６】 当社では本製品の販売・サポート・保証の範囲を日本国内に限っています。

故障・修理・サポート方法について

- 【１】 納入後１年間は自然故障、および当社製造上の問題に起因したことが明らかな故障製品に対して無償修理を行います。但し、故障・不具合の原因や無償修理の対象となるか否かは（過去の経験等に照らして）当社側で判定させていただきます。
- 【２】 落雷等の自然現象、または漏電・過電圧印加・機械的破損・その他、使用者側の責に帰する故障品に対しては実費にて修理をお請けします。
- 【３】 修理は宅配便によるセンドバックで行います。なお、運賃は互いに発送する側が負担するものとします。（無償修理の場合も含む／着払い不可。）
- 【４】 本製品使用上の質問・トラブル対応・故障修理等は入手経路の如何にかかわらず、当社宛に直接御相談・御用命ください。その際は、客観情報の整理・評価を行うために必ずFAX等でレポートを御送付ください。（解決速度が格段に上ります。）
本書末尾の《Q & A フォーム》が便利です。

本製品の構成

本製品は TDA-772PCIボード、
 入出力プラグ（アナログ、デジタル、各1個）
 ソフトウェア、取扱説明書PDFファイルを格納したCDROM、
 から成ります。

オプション：印刷された取扱説明書（本書）、回路図。
 取扱説明書PDFファイルは当社WEBからも入手できるほか、
 上記のCDROMは何時でも御請求により無償配布しています。

当CDROMには、
 動作確認プログラム、学習用サンプルプログラム（VB, QB, C）、およびWINDOWS
 98・ME/NT/2000/XP用のハンドラ（ドライバ/関数ライブラリ）と各種言語の
 サンプルプログラム（VB, C, C++, Delphi等）、取扱説明書PDFファイルが格納
 されています。

価 格 表

（消費税は含まれていません。）

/ 2004年 5月 /

製品名	価格（¥）	製品の概要
TDA-772PCI（V）-2	86,000	電圧出力2チャンネル（絶縁型）16/14/12ビットDAボード
TDA-772PCI（I）-2	96,000	電流出力2チャンネル（絶縁型）16/14/12ビットDAボード
（以下、オプション）		
TDA-772 取説セット	2,000	印刷された取扱説明書 + 回路図
DS09S-150	6,000	アナログ出力用1.5mケーブル（片方：プラグ/他方：バラ）
DX36S-150	8,000	デジタル入出力ケーブル（1.5m長/片方プラグ、他方バラ）
CBOX-404AIO	19,000	アナログ信号BNC接続箱（対ボード1mケーブル付）

《 取説セット 》 印刷された取扱説明書 + 回路図は有償です。（¥2000）
 が、同一内容の取説PDFファイルと添付ソフトを格納したCDROMは無償配布しており、また
 取説PDFファイルは当社ホームページから無償ダウンロードすることができます。
[＜www.microscience.co.jp＞](http://www.microscience.co.jp)

第1章. 導入・試運転

1-1. 本機の仕様・概要

フォトカプラ絶縁型の2チャンネル高精度(16/14/12BITソフト切替え)DAボードです。チャンネル別に絶縁しているので制御対象機器間のDC結合が無く、高精度制御システムに最適です。

= 主な仕様 =

各チャンネルごとにフォトカプラ絶縁

電圧出力機：TDA-772PCI(V)、または4~20mA電流出力機：同(I)

電圧セトリング：20 μ s(0.05%FS/負荷容量100pFで10vスイングのとき)

電流セトリング：30 μ s(0.05%FS/負荷抵抗500 Ω のとき)

出力サイクル：10 μ s(本機内での両チャンネルDAデータ転送オーバーラップ可能)

非直線性：0.008%FS(電圧出力)、0.031%FS(電流出力)

正確度(1)：0.040%FS(常温で製造時14ビット、0~+10v範囲/A ϵ -d')

正確度(2)：0.060%FS(14ビット、0~+10v範囲/A ϵ -d'以外)

温度ドリフト：0.002%FS/(電圧出力)、0.006%FS/(電流出力)

電圧出力時の負荷駆動能力：容量1000pF以下、抵抗5K Ω 以上(負荷電流2mA以下)

出力電圧範囲(ソフト切替え) 16BIT： $\pm 10 / \pm 5$ vのみ。

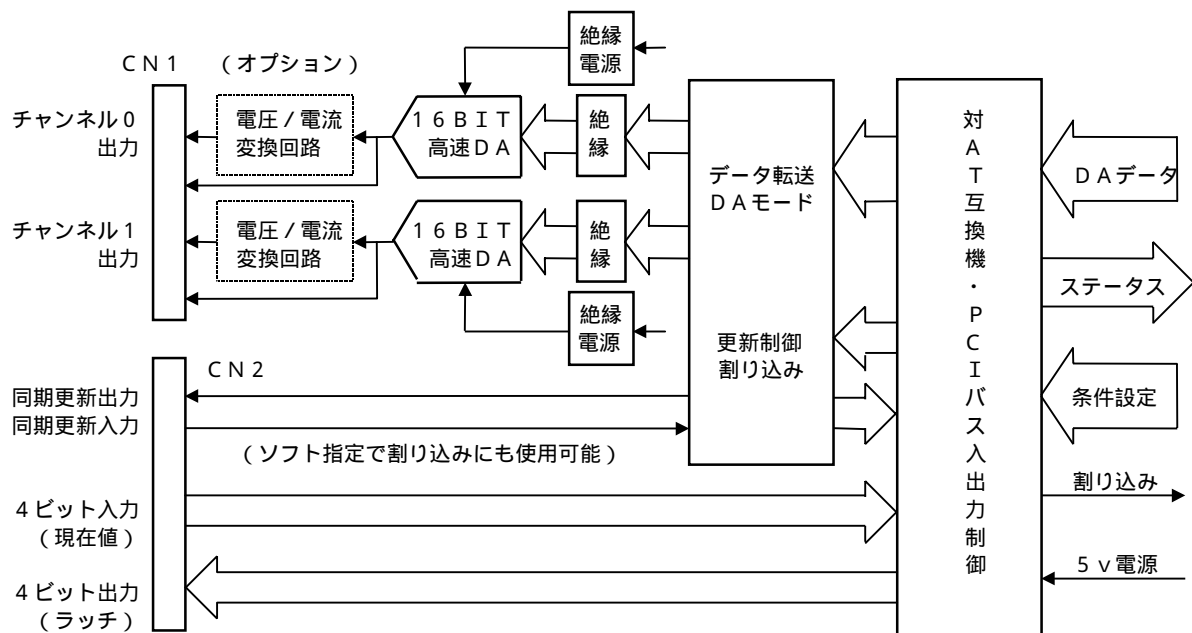
12BIT・14BIT： $\pm 10 / \pm 5 / 0 \sim +10 / 0 \sim +5$ v

DAデータコード：バイナリ、または2の補数(ソフト切り替え)

DA出力動作：2チャンネル同期(複数ボード同期も可)、または各チャンネル単独

グリッチ・インパルス：最大30nvs(± 10 v出力範囲のとき)

図1-1. TDA-772PCI機能ブロック



その他

強制0V出力機能：電源ON時、リセット時、およびデジタル入力（ソフトで事前指定）。
 複数ボードの同期：マスタ機側の同期出力をスレーブ機側の同期入力に接続して可能。
 デジタル入出力：TTL4ビット（現在値）入力、および4ビット（ラッチ）出力。
 汎用割り込み機能：同期更新入力端子を割り込み入力としても使用可能。

I/Oアドレス：プラグアンドプレイで自動設定（8ポート占有）
 動作温度範囲：0～+45（結露しないこと）
 保存温度範囲：-10～+80（" " " "）
 基板寸法：（174.3L）×（98.4H）/PCIショート・サイズ
 突出部、カードエッジを含まず。

電源・消費電流：+5V / 1.3A（max1.5A）

DA出力コネクタ：基板側：17LE-13090-27(D4AB) / DDK製
 （9ピンD-SUB） 適合プラグ：17JE-23090-02(D8A) / DDK製（1個添付）

デジタル入出力
 コネクタ：基板側：DX10A-36S / ヒロセ製
 適合プラグ：DX40-36P(03)、DX36-CVI / ヒロセ製（1組添付）

オプション：デジタル入出力・端子台接続ボックス、
 【1-4項参照】 デジタル入出力ケーブル、
 アナログ出力ケーブル。

対応ソフトウェア

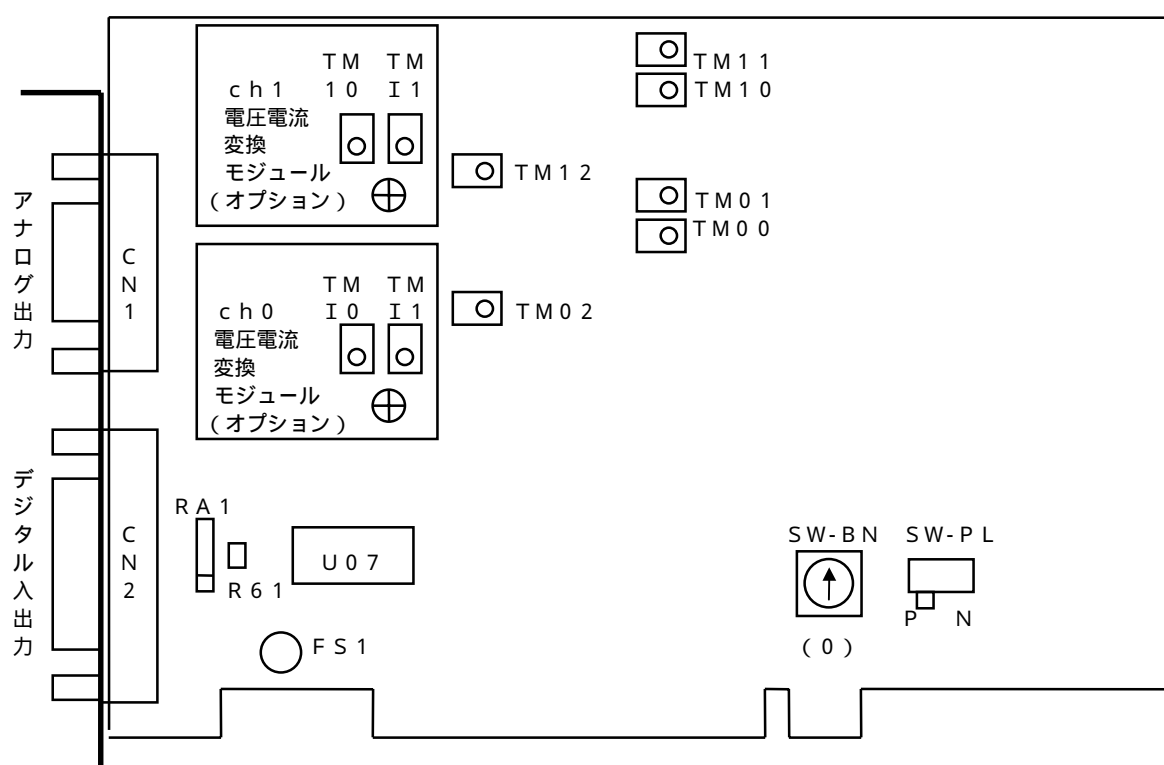
MS-DOS：CおよびQuick-Basicでの学習用サンプルソース。

WINDOWS：WINDOWS98・ME/NT/2000/XP用の単純I/O実行
 DLL&デバイスドライバ、および本ボード専用ドライバ&関数DLL。
 （VB, Delphi, C, C++サンプル付。）

1-2. ボード上の設定

本ボード上の設定はデジタル出力の論理選択スイッチ (SW - P L)、およびボード番号設定スイッチ (SW - B N) だけです。

図 1 - 2 A . ボード上の部品配置



SW-BN: ボード番号設定スイッチ (出荷時: 0 / 本ボードを複数使用時の認識用)

SW-PL：汎用デジタル出力論理選択スイッチ（出荷時：P＝正論理）

CN1：アナログ出力《9ピンD-SUB》 ——— 1 - 4項

CN2: デジタル入出力《36ピン・ハーフピッチ》

TM00: 電圧出力オフセット調整トリマ

TM01: 電圧出力スパン調整トリマ	DAチャンネル0用
--------------------	-----------

TM02：電圧出力段オフセット調整トリマ (再調整：5 - 3 項)

TM10: 電圧出力オフセット調整トリマ

TM11: 電圧出力スパン調整トリマ	DAチャンネル1用
--------------------	-----------

TM12: 電圧出力段オフセット調整トリマ (再調整: 5 - 3 項)

TM10:電流出力オフセット調整トリマ ——— DAチャンネル0, 1 各々

TMI 1 : 電流出力スパン調整トリマ _____ (再調整: 5 - 3 項)

U07: デジタル出力素子 (出荷時: 74LS04) / 3 - 8 項

RA1:汎用デジタル出力プルアップ抵抗モジュール実装エリア(出荷時:未実装)/回路図

R 6 1 : クロック出力プルアップ抵抗モジュール実装エリア (出荷時: 未実装) / 回路図

F S 1 : + 5 V 電源出力保護ヒューズ (F R P U - 0.5 A : 浜井電球製) / 回路図

ISP - PRG1 : 未実装 (製造・保守用)

1-3. 入出力コネクタ・ピン接続

本機のアナログ出力には9ピンのD - SUBコネクタ、またデジタル入出力用には36ピンのハーフピッチ・コネクタが使用されています。

表1-3. 入出力コネクタ

適 用	本ボード上のコネクタ	【製造社名】	対外部接続プラグ《標準添付》
アナログ出力	17LE-13090-27(D4AB)	【DDK】	17JE-23090-02(D8A)
デジタル入出力	DX10A-36S	【ヒロセ】	DX40-36P(03)、DX36-CVI

図1-3A. アナログ出力コネクタ(CN1)ピン接続

信号名	ピン番号	ピン番号	信号名
CH0 - Vo (チャンネル0 電圧出力)	1	6	CH0 - COM (チャンネル0 コモン)
CH0 - Io (チャンネル0 電流出力)	2	7	CH0 - COM (" ")
CH1 - Vo (チャンネル1 電圧出力)	3	8	CH1 - COM (チャンネル1 コモン)
CH1 - Io (チャンネル1 電流出力)	4	9	CH1 - COM (" ")
	5		

【注】アナログ出力回路はフォトカプラによりバス側と絶縁されています。
(CH0 - COM / CH1 - COM / DG各間は絶縁されている。)

図1-3B. デジタル入出力コネクタ(CN2)ピン接続

信号名	ピン番号	ピン番号	信号名
(デジタル入力ビット0)	I0	1	DG (デジタル・グランド)
(" " " 1)	I1	2	DG (" ・ ")
(" " " 2)	I2	3	DG (" ・ ")
(" " " 3)	I3	4	DG (" ・ ")
(デジタル出力ビット0)	Q0	5	DG (デジタル・グランド)
(" " " 1)	Q1	6	DG (" ・ ")
(" " " 2)	Q2	7	DG (" ・ ")
(" " " 3)	Q3	8	DG (" ・ ")
(空)		9	(空)
(空)		10	(空)
(同期更新入力) UPD - IN		11	DG (デジタル・グランド)
(空)		12	(空)
(空)		13	(空)
(空)		14	(空)
(空)		15	(空)
(空)		16	(空)
(同期更新出力) UPD - OUT		17	DG (デジタル・グランド)
(PCIバス+5v出力) +5v		18	DG (" ・ ")
		19	
		20	
		21	
		22	
		23	
		24	
		25	
		26	
		27	
		28	
		29	
		30	
		31	
		32	
		33	
		34	
		35	
		36	

1-4. 入出力接続オプション

アナログ出力コネクタ（9ピンD-SUB）、およびデジタル入出力コネクタはハンダ付けで作業できる適合プラグが各1個添付されています。 また各1.5m長の汎用ケーブル、およびのオプションも用意しました。

図1-4A. デジタル入出力シールドケーブル：DX36S-150
アナログ出力シールドケーブル：DS09S-150

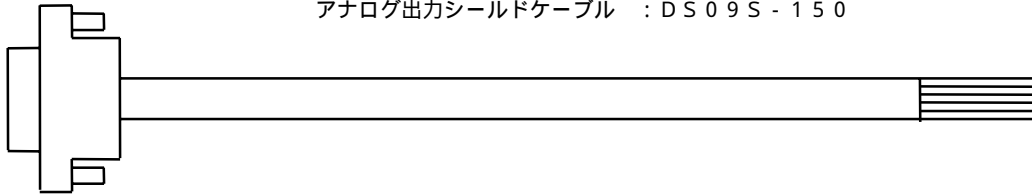


図1-4B. BNC接続ボックス（アナログ出力）

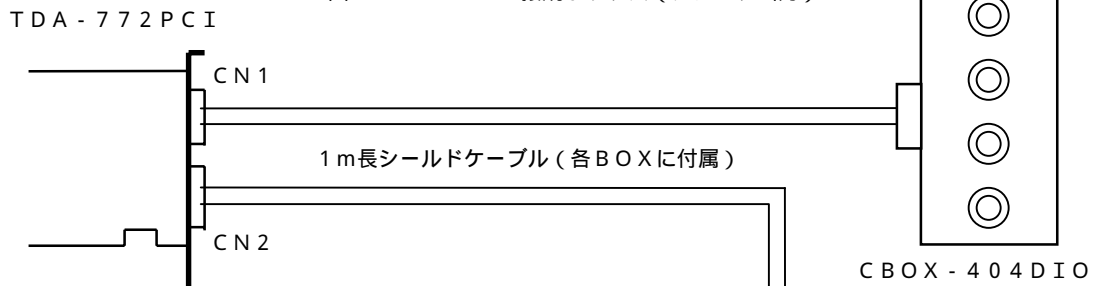
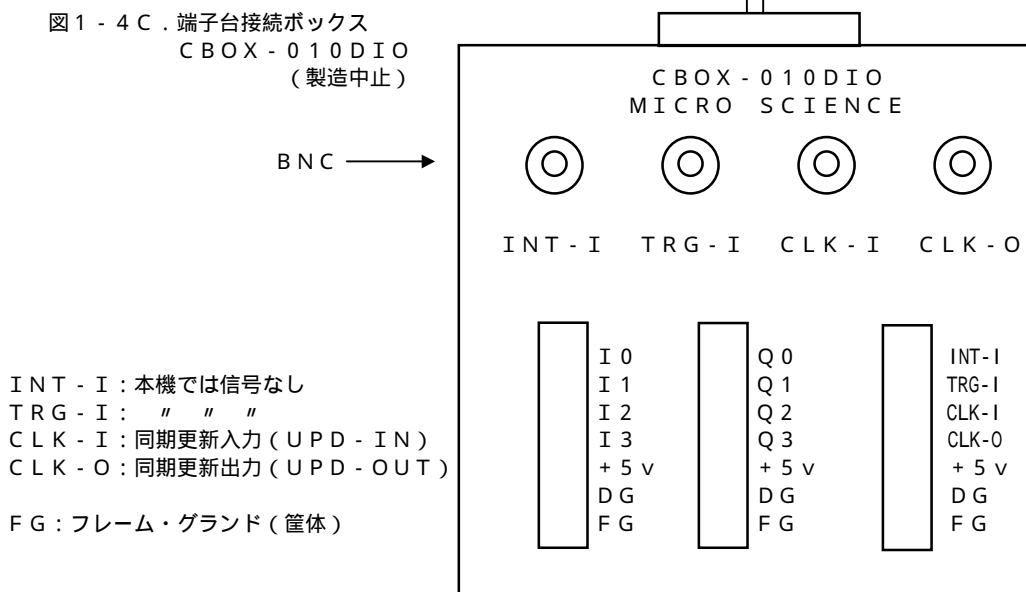


図1-4C. 端子台接続ボックス
CBOX-010DIO
(製造中止)



寸法：120W×160L×45H（突出部を含まず）
筐体：スチール製

1-5. ボードのインストール

本製品はプラグアンドプレイに対応したPCIボードです。

御使用に先立ち、組み込むパソコンシステムにインストール（認識・リソース割り当て）される必要があります。この作業はシステムを立上げたとき（電源投入直後）に自動実行されます。

準備

本ボード上の諸設定は出荷時の状態（1 - 2 項）とします。

パソコン本体または拡張I/Oボックスの電源を切った状態でカバーを外し、任意の拡張（PCIバス）I/Oスロットに本ボードを無理なく押し入れ装着します。注意することは、

パソコン本体または拡張I/Oボックスの電源を必ず切っておく。電源を入れたまま本ボードを抜き差しすることは双方の故障原因となります。

本ボードのカードエッジ（金メッキ端子）に手を触れないこと。手を触れると、（油脂成分の付着等により）接触不良の原因となることがあります。もし、触れてしまった場合はアルコール等で拭き清めてください。

本ボード上ROM内のコンフィギュレーション情報

Vendor ID : 13FDH（インタフェース素子の製造者ID）【注1】
 Device ID : 0105H（インタフェース素子自体のID）【注1】
 Subsystem Vendor ID : 13FDH（ボード製造者＝マイクロサイエンス社のID）
 Subsystem ID : 0105H（ボード自体のID）
 Class Code : 110000H（本ボードの適合する分類コード）

リソース要求：I/Oアドレス：連続した複数アドレス。（ボードにより異なる）
 割り込み：デフォルトでは不要求。【注2】
 バスマスタ：機能なし（不要求）。

【注1】 Vendor ID / Device IDは本来、インタフェース素子メーカー／素子自体を特定するIDですが、本ボードで使用している素子は汎用品として多数の他社製品にも使用されており、（98/04/01）現在パソコンのプラグアンドプレイではVendor IDとDevice IDだけでボードを認識する機種があるので（混乱を避けるために）当社IDを記してあります。

【注2】 割り込みを使用する場合：本ボード上のROMに書き込まれているデフォルト（初期）のコンフィギュレーション情報では割り込みリソースを要求しません。もし要求したときに空きが無く拒否されるとI/Oアドレスの割り当ても受けられず、認識不能状態になる恐れがあるからです。割り込みを利用したいときは以下の手順を踏んでください。

本ボードを最初はデフォルト（初期）設定のままインストールし、システムから認識できる状態にしてください。

現在のシステムが使用しているリソース情報を調査してください。割り込みに空がある場合は（当社提供のユーティリティ：cf9050で）本ボード上のコンフィギュレーション情報（ROM）を割り込みリソースを要求するように修正して、一旦終了・電源を切ります。（パソコン電源部保護のため1分以上の後）、再度電源投入するとプラグアンドプレイで割り込みリソースが割り当てられます。

割り込みリソースに空きが無い場合は最後の手段として、既に他デバイスに割り当てられている割り込みリソースを共有する方法も考えられますが、他デバイスの動作にも影響する恐れがあるため、現時点では当社のサポート対象外としています。

インストール(1) : WINDOWS 95 の場合。(WINDOWS 98 / ME も同様)

《ボードのインストール》

パソコンシステムの電源を投入するとWINDOWS 9xが立ち上がり、このとき新ハードウェア（本ボード）が初めて検出された時は対応ドライバの指定を求めてきます。

オリジナルのWINDOWS 95では、

[新しいハードウェアが検出されました / 必要なソフトウェアをインストールしています] に続くダイアログボックスのデフォルトは[ハードウェアの製造元が提供するドライバ]となっていますから、添付の[ボードインストール・ディスク]を挿入、ウィザードに従って（ディスクがFDの場合は[a:¥win9x]フォルダから）読み込ませてください。

（CDROMの場合は適切なドライブ のフォルダ[:¥win9x] から）

ファイルのコピーで“ms_pci.vxd”が見つからないのメッセージが出たら、コピー元に同上記のフォルダを指定してください。

WINDOWS 95 / OSR2バージョンでは、

デバイスドライバ・ウィザードが立ち上がり、

[新しいハードウェアが検出されました。 / 必要なソフトウェアを探しています] に続いてドライバの検出過程ダイアログが現れますから、添付の[ボードインストール・ディスク]を挿入、ウィザードに従って（ディスクがFDの場合は[a:¥win9x]フォルダから）読み込ませてください。（CDROMの場合は適切なドライブ のフォルダ[:¥win9x] から）

ファイルのコピーで“ms_pci.vxd”が見つからないのメッセージが出たら、コピー元に同上記のフォルダを指定してください。

これで本ボードの情報がWINDOWS 9xのレジストリに登録されました。

《割り当てリソースの調査》

WINDOWS 9xの【スタート】メニューから 【設定】 【コントロールパネル】 【システム】 【デバイスマネージャ】 【MSCIENCE】 【TDA-772PCI】 【プロパティ】 【リソース】で調べます。

《本ボード専用ドライバ/DLLのインストール》：通常はこれを御利用ください。

本ボードの基本機能を関数化したものです。 インストール方法は第6章（6-2項）参照。

《汎用ドライバ/DLLのインストール》：前記の専用ドライバ/DLLユーザには不要です。

ボードに依存しない単純I/O実行用です。 自作ドライバの素材に利用できます。

WINDOWS 9xではI/Oポートの読み書きをデバイスドライバを使用せず、DLLで直接実行できますから（その方が普通です。）、割り込みを使用する場合に限って当社の用意する“割り込み用の汎用デバイスドライバ”を利用してください。

インストーラはありません。 必要なファイルを手作業で適切なフォルダにコピーします。

汎用ドライバ類の所在は、ドライバ本体：Win9x¥vxd¥pta95__0.vxd

汎用のDLL：Win9x¥DLL¥accs_95.dll

ドライバ説明：Win9x¥DOC¥readme.txt

（CDROMの場合）¥INSTALL¥Driver¥Win9xです。

コピー先は： DLLはWINDOWS 9xのフォルダに、VXDはWINDOWS 9xのシステムフォルダです。

インストール(2) : **WINDOWS-NT (4.0)** の場合。

各作業は必要により **Administrator レベル**で行ってください。

《ボードのインストール》

パソコンシステムの電源を投入するとプラグアンドプレイが自動実行されます。

ソフト的には新ボードの装着されたスロットとボード情報が認識され、リソースの割り当てが自動実行されます。この過程は電源投入(ハードウェア・リセット)の毎に実行されますから、ハードウェアの構成が変化すると割り当てられるリソースが変化することもあります。

~~【ここまではWINDOWS 9.5と同様です。】~~

この後、ドライバ類の組み込みが実行され、最後にWINDOWS - NTが立ち上がりますが、NTのレジストリはプラグアンドプレイ情報に対応していないため、これで終わりです。

《本ボード専用ドライバ/DLLのインストール》: 通常はこれを御利用ください。

本ボードの基本機能を関数化したものです。インストール方法は第6章(6-2項)参照。

《汎用ドライバ&ユーティリティのインストール》: 専用ドライバ/DLLユーザには不要です。

ボードに依存しない単純I/O実行用です。自作ドライバの素材に利用できます。

WINDOWS - NTではI/Oポートの読み書きも割り込み処理にもデバイスドライバが必要です。本ドライバは最大16枚のボード(各複数I/Oアドレスおよび専用割込1本)を制御することのできる**汎用デバイスドライバ**です。

インストールは添付のインストーラで行いますが、このとき同時にドライバの設定ユーティリティ、(プラグアンドプレイで自動設定された)リソースの調査ユーティリティ、さらにサンプルプログラムもインストールされます。

汎用ドライバ類の所在は、インストーラ: WinNT¥Setup.exe
 ドライバ本体: WinNT¥Sys¥NtPta_?.sys
 汎用のDLL: WinNT¥DLL¥Port_nt.dll
 ドライバ設定ユーティリティ: WinNT¥Doc¥Rs_reg.exe
 リソース調査ユーティリティ: WinNT¥Doc¥PCIadr.exe
 説明ファイル: WinNT¥Doc¥Readme.txt

(CDROMの場合) ¥INSTALL¥Driver¥WinNTです。

【注1】 ? = 0 ~ 15

【注2】 ドライバとDLLは無指定でNT所定のフォルダにインストールされますが、ユーティリティとサンプルプログラムは前もってインストール先のフォルダを用意しておき、インストール実行時に指定します。

リソースの調査 / 汎用デバイスドライバの設定

当社製PCIボードのリソース(アドレス/割り込み)割り当て・占有状態を調査するユーティリティPCIadrを使用して、本ボードの(プラグアンドプレイで設定された)I/Oアドレス・割り込みレベル情報を取得できます。この情報にもとずいてデバイスドライバの設定ユーティリティ(Rs_reg)でデバイスドライバを設定します。

使用方法是同一フォルダ内の説明テキストファイルを御覧ください。

インストール(3) : WINDOWS 2000の場合。

WINDOWS 2000はNT4.0の上位バージョンですが、プラグアンドプレイ機能を持つため、本ボード装着直後のインストール作業にWINDOWS 2000対応のインストールディスク(当社製:FDなら/vr2.00以降、CDROMなら2000-08版以降)が必要です。

添付のCDROM、または当社ホームページwww.microscience.co.jpの<ダウンロード>アイコン以下で入手できるビジュアルな手順書も併せて参照し、注意深く行ってください。

各作業は必要により **Administrator レベル**で行ってください。

《ボードのインストール》

パソコンシステムの電源を投入するとWINDOWS 2000が立ち上がり、このとき新ハードウェア(本ボード)が初めて検出された時は対応ドライバの指定を求めてきます。

新しいハードウェアの検出ウィザードが立ち上がり、
[新しいハードウェアが検出されました。/必要なソフトウェアを探しています]に続いてドライバの検出過程ダイアログが現れますから、添付の[ボードインストール・ディスク]を挿入し、ウィザードに従って(ディスクがFDの場合は[a:¥win2K]フォルダから)読み込ませてください。

(CDROM<2000-08版以降>の場合は適切なドライブのフォルダ[¥win2K]から)

ファイルのコピーで“dms_pci.sys”が見つからないのメッセージが出たら、コピー元に上記のフォルダを指定してください。

これで本ボードの情報がWINDOWS 2000のレジストリに登録されました。

- (1) インストールされたドライバ“**DMS_PCI.SYS**”は、
当社製各PCIボード(複数可能)に共通使用できるWINDOWS 2000/XP用のWDMドライバです。

インストール元: ボードインストールディスク。

インストール先: ¥WINDOWS¥SYSTEM32¥DRIVERS

- (2) 御利用に先立ち、4-1項に従い各種ソフトウェアのインストール作業を行って下さい。
(専用インストーラによる解凍・展開)

インストール元: 添付のCDROM。

インストール先: ¥MSCIENCE 以下。

- (3) その後、利用する関数DLLを手作業で所定のフォルダにコピーする必要があります。
本ボード専用のハンドラ関数DLL(推奨)から使用する場合は6-3項を、また当社製全PCIボード(複数可)共通に利用できる汎用単純入出力関数DLLから利用する場合は4-2項を御覧ください。

コピー元: ¥MSCIENCE以下。

コピー先: ¥WINDOWS¥SYSTEM32

以後、アプリケーションからの利用が可能になります。

《割り当てリソースの調査》

WINDOWS 2000の【スタート】メニューから 【設定】 【コントロールパネル】
【システム】 【ハードウェア】 【デバイスマネージャ】 【MSCIENCE】
【ボード名】 【プロパティ】 【リソース】で調べます。

インストール(4) (WINDOWS-X Pの場合)

ボード装着直後の作業にはWINDOWS 2000用のインストールディスクが必要です。基本的な手順は前ページに記したWINDOWS 2000の場合と同様ですが、**WINDOWS-X P**のウィザードは間違い易い表現が多いので作業には**注意が必要です**。添付のCDROM、または当社ホームページwww.microscience.co.jpの<ダウンロード>アイコン以下で入手できるビジュアルな手順書も併せて参照し、注意深く行ってください。

《手順》----- オリジナルX Pの場合。SP2の場合はビジュアルな手順書参照。

パソコンシステムの電源を投入するとWINDOWSが立上り、このとき新ハードウェア(本ボード)が初めて検出された時は対応ドライバの指定を求めてきます。

- (1) 新しいハードウェアの検出ウィザードの開始。 / ダイアログ /
<ハードウェアに付属のインストールCD、ディスクがある場合は挿入してください>と表示されますが、ここでは添付のCDROMを**未だ挿入しないでください**。
下段に表示されている<インストール方法>選択肢ラジオボタン をデフォルトから<一覧または特定の場所からインストールする>に変更して【次へ】をクリックします。
 - (2) 検索とインストールのオプションを選んでください。 / ダイアログ /
デフォルトの< 次の場所で最適のドライバを検索する>チェックボックスを外し、
< 次の場所を含める>のみをチェック、ここで添付のCDROMを挿入すると、
 - (3) 自動再生 / ダイアログ / が登場してサーチを始めますが、
これは即、【キャンセル】クリックしてください。
- さらに、
- (4) この種類のファイルのディスクを挿入したり、デバイスに接続したりするたびに
WINDOWSが自動的に実行する動作を選択できます。 / ダイアログ / が登場したら
これも【キャンセル】クリックします。
- これで(2)の / ダイアログ / に戻りますから、
- (5) < 次の場所を含める>を指定するためのテキストボックスを正しく埋めるために
【参照】ボタンをクリックします。
 - (6) フォルダの参照<ハードウェアのドライバを含むフォルダを選んでください>
 / ダイアログ / が開きますから、
< CDROMアイコン> < 0 __ボードインストール> < WIN2K>と指定して
【OK】をクリックするとインストールが実行されます。

これで本ボードの情報がWINDOWSのレジストリに登録されました。

以下は前ページに記したWINDOWS 2000と同様です。
御利用に先立ち、4 - 1項に従い各種ソフトウェアのインストール作業を行って下さい。

【注】操作ミス等でボードインストールが正しく実行されなかった場合は、
Windows X Pはボードインストール作業直前の状態を記憶しているので、
一旦終了・電源を落としてボードを外し、再立ち上げの後、
WINDOWSの【スタート】から【ヘルプとサポート】を選択し、
<ヘルプとサポートセンター>ダイアログ中の
<コンピュータへの変更をシステムの復元で元に戻す>機能で
ボードインストールをやり直すことのできる元の状態に戻すことができます。

1-6. 試運転・動作確認

以下の手順で試運転してください。動作に不具合があるときは1-2項, 1-3項に記されたボード上の設定を確認してください。それでも不明なときは本書巻末の【Q & Aフォーム】にシステム情報を御記入のうえ当社技術部までFAXしてください。迅速に応答する体制となっています。なお、TELいただく場合も客観情報の整理・評価は問題解決のスピードアップにつながりますから事前にFAXしてください。

本項で示す動作確認プログラムはMS-DOS、またはWINDOWS 95・98のDOS窓で使用するものです。WINDOWS NT(4.0)、2000、XPでの動作確認は本ボード専用の関数DLL/ドライバを使用したサンプルを御利用ください。(第6章)

【注意】PCIバスコネクタ(パソコン側)は消耗が速いので、動作確認・設定変更などでのボード抜き差しは数回以内に抑えてください。

= = 準備 = =

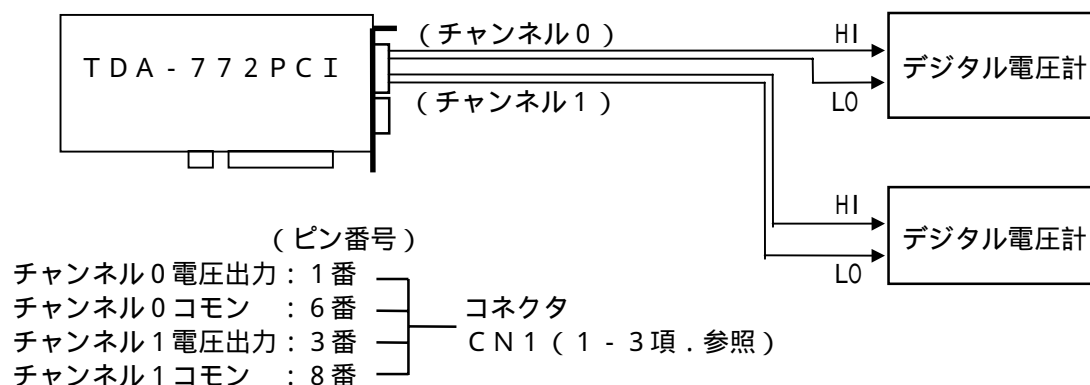
本ボード上の諸設定は出荷時の状態(1-2項)とします。

1-4項に従って本ボードをインストールし、ユーティリティ等で割り当てられたリソース(I/Oアドレス)を調べる。

図1-6のように、本ボードのDAチャンネル0, 1各出力をデジタル電圧計入力に接続します。

以上で準備完了です。電源投入順序は全機器同時、または外部機器を先にパソコン本体を最後に行います。電源切断は逆順序です。

図 1 - 6 . 動作確認用の測定器接続



== 運転 == 試運転・動作確認用プログラム “ 772QB1 ” を使用します。
 本プログラムはMS - DOS版です。 御利用に先立ち、添付のソフトウェアをインストール (4 - 1 項) しておく必要があります。 また当プログラムのソース (Quick-Basic) も同名 (拡張子 : BAS) で添付されています。

なお、“ 772QB1 . EXE ” は日本語モードでは正常な表示ができないので、英語モードに切り替えてから “ 772QB1 . EXE ” を呼ぶ “ 772QB1 . COM ” を使用してください。

当プログラムでは割り込みを使用していません。

テスト・システムの電源を投入し、MS - DOS を立上げます。
 (WINDOWS 9 x / ME の DOS 窓で動作可能、NT・2000・XP では不可)
 (NT・2000・XP でのテストは第 6 章のハンドラ / サンプルを御使用ください。)

試運転・動作確認用のプログラム “ 772QB1 ” を読み込み・実行します。

メニュー - から動作モードを選択、パラメータを指定して実行します。

単独更新出力 : 1 , 0 , 各チャンネルの出力データ (電圧値) を指定、出力する。
 (Individual)

同期更新出力 : 操作は単独更新出力と同様だが、チャンネル 0 の出力値指定直後に
 (synchronized) 両チャンネルが同時に更新出力される。

デジタル入出力 : 補助機能の 4 B I T デジタル入力、または出力。
 (digital I/O)

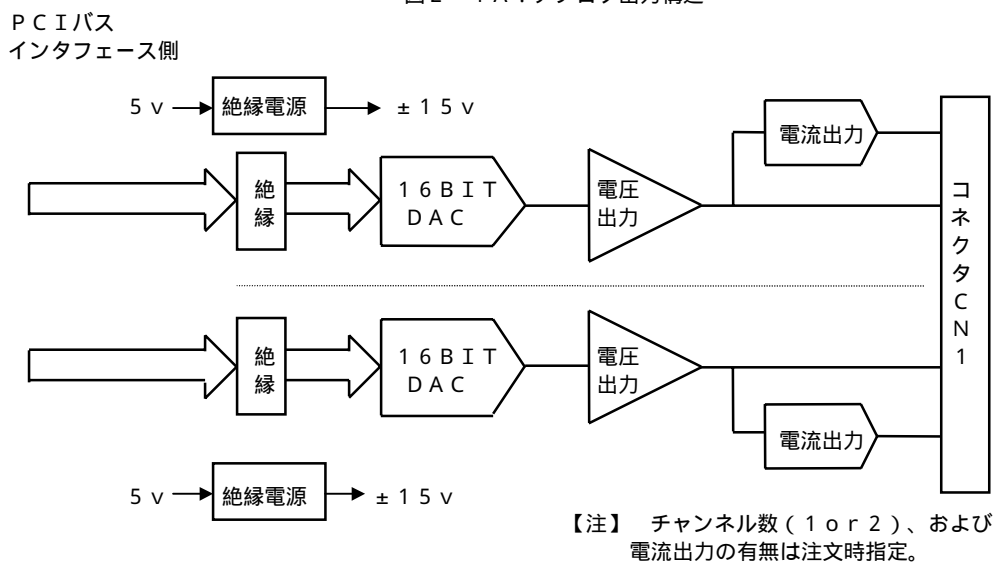
強制 0 v 出力 : 本ボードのソフトのリセットで両 D A チャンネル共 0 v 出力とする。
 (turn to 0v) (アナログ出力バッファのオフセット調整にも利用する。 / 5 - 3 項)

第2章 アナログ出力

2-1. アナログ出力端

本機のアナログ出力回路は各チャンネルごとにフォトカプラでパソコン（PCIバス）側から絶縁されており、耐雑音性の構造となっています。アナログ出力回路用の電源はパソコン側のロジック電源（+5V）から絶縁型のDC-DCコンバータにより $\pm 15\text{V}$ を得ています。また、全入出力端子にはEMIフィルタ（高周波輻射防止用）が挿入されています。

図2-1A. アナログ出力構造



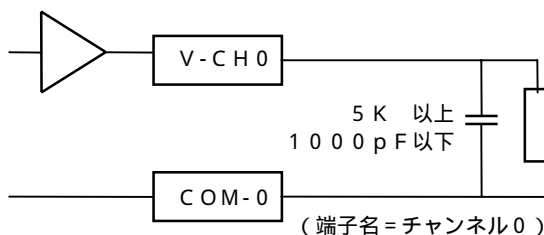
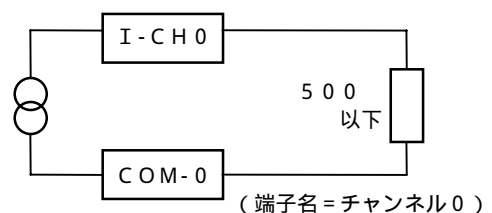
アナログ出力端

電圧出力に接続できる負荷は抵抗 5K 以上（最大負荷電流 2mA ）、また本機は容量性負荷（最大 1000pF まで）にも強い出力回路になっていますが、長距離をシールドケーブル等で接続するときは御注意ください。駆動能力を超えた容量性負荷を接続すると出力電圧が不安定になったり、発振することがあります。

電流（ $4 \sim 20\text{mA}$ ）出力は回路電源電圧（ 15V ）による制約から 500 以下の負荷で御使用ください。

【注】 一般的なツイストペア線やシールド線は1m当り $50 \sim 70\text{pF}$ の容量があります。

図2-1B. 電圧出力

図2-1C. 電流出力（ $4 \sim 20\text{mA}$ ）

2-2. アナログ出力範囲

本機の出力範囲・モード・分解能（16 / 14 / 12 BIT）はソフトウェア選択です。
選択方法は3 - 4項、およびサンプルプログラムを御参照ください。

本機は【0 ~ +10 v 範囲 / Aモード】で最終調整されていますが、高精度部品の使用により出力範囲を切り替えても多くの用途では再調整の必要がありません。

特定の出力範囲で最も正確度を良くしたいときは再調整（5 - 3項）を行ってください。
御希望により当社でも（有償で）行います。

常温で製造時の正確度：0.04 % FS（14ビット、0 ~ +10 v 範囲 / Aモード）

その他の出力範囲：0.06 % FS

公称出力範囲を正直に本機の各分解能（16 / 14 / 12 BIT）で実現すると、1 digit 当りの電圧値が半端な割り切れない値【B】モードになってしまいます。そこで当社では出力範囲を少し拡大して1 digit 当りの電圧が切りのよい値となる【A】モードもサポートしています。

表2 - 2 A . 《12ビット分解能》でのアナログ出力範囲

公称出力範囲	【モード】	実際の出力範囲	分解能 [mv/digit]
0 ~ +10 v	【A】	0 ~ +10.2375	2.5
0 ~ +10 v	【B】	0 ~ + 9.9976	2.44.....
0 ~ + 5 v	【A】	0 ~ + 5.11875	1.25
0 ~ + 5 v	【B】	0 ~ + 4.9988	1.22.....
±10 v	【A】	-10.240 ~ +10.2350	5.0
±10 v	【B】	-10.000 ~ + 9.9951	4.88.....
± 5 v	【A】	- 5.120 ~ + 5.1175	2.5
± 5 v	【B】	- 5.000 ~ + 4.9976	2.44.....

表2 - 2 B . 《14ビット分解能》でのアナログ出力範囲

公称出力範囲	【モード】	実際の出力範囲	分解能 [mv/digit]
0 ~ +10 v	【A】	0 ~ +16.383	1.0
0 ~ +10 v	【B】	0 ~ + 9.99939	0.61.....
0 ~ + 5 v	【A】	0 ~ + 8.1915	0.5
0 ~ + 5 v	【B】	0 ~ + 4.99969	0.31.....
±10 v	【A】	-16.384 ~ +16.382	2.0
±10 v	【B】	-10.000 ~ + 9.99878	1.22.....
± 5 v	【A】	- 8.192 ~ + 8.191	1.0
± 5 v	【B】	- 5.000 ~ + 4.99939	0.61.....

表2 - 2 C . 《16ビット分解能》でのアナログ出力範囲

公称出力範囲	【モード】	実際の出力範囲	分解能 [mv/digit]
±10 v	【A】	-13.10720 ~ +13.10680	0.4
±10 v	【B】	-10.00000 ~ + 9.99969	0.305.....
± 5 v	【A】	- 6.55360 ~ + 6.55340	0.2
± 5 v	【B】	- 5.00000 ~ + 4.99985	0.153.....

表2 - 2 A , B , Cにおいて±10 vを超える値は理論値です。アナログ回路に使用されている素子の仕様から、±10 vを超えるDA変換値の正確度は保証されません。

電流出力【4 ~ 20 mA】を使用するときはソフト上で【0 ~ +10 v 出力範囲】を選択してください。本機の電圧 電流変換回路は0 ~ +10 v 電圧出力を4 ~ 20 mA 電流出力に変換します。（16 BITのときは±10 v 出力中の0 ~ +10 v 部分のみ使用する。）

伝達関数

ソフト上で指定する分解能によって以下のとおりです。

12BIT指定： 12ビットDAの分解能は“2の12乗分の1”ですから、DAデータとアナログ出力電圧の関係は以下のようになります。

$$\text{分解能} \quad R_{es} = V_{span} \div 4096 \quad [v / \text{digit}]$$

$$\begin{aligned} \text{DAデータ} \quad D_{da} &= V_{out} \div R_{es} \quad [\text{digit}] \quad / \text{ユニポーラの時} \\ D_{da} &= (V_{out} \div R_{es}) + 2048 [\text{digit}] \quad / \text{バイポーラの時} \end{aligned}$$

$$\begin{aligned} \text{出力電圧} \quad V_{out} &= D_{da} \times R_{es} \quad [v] \quad / \text{ユニポーラの時} \\ V_{out} &= (D_{da} - 2048) \times R_{es} [v] \quad / \text{バイポーラの時} \end{aligned}$$

【注】 V_{span} はDA出力範囲の絶対幅です。 具体的には表2-2Aの範囲に1digit分の電圧値を加算した値です。 例えばAモードの公称±10vなら20.480v (Bモードなら20v) です。

14BIT指定： 14ビットDAの分解能は“2の14乗分の1”ですから、DAデータとアナログ出力電圧の関係は以下のようになります。

$$\text{分解能} \quad R_{es} = V_{span} \div 16384 \quad [v / \text{digit}]$$

$$\begin{aligned} \text{DAデータ} \quad D_{da} &= V_{out} \div R_{es} \quad [\text{digit}] \quad / \text{ユニポーラの時} \\ D_{da} &= (V_{out} \div R_{es}) + 8192 [\text{digit}] \quad / \text{バイポーラの時} \end{aligned}$$

$$\begin{aligned} \text{出力電圧} \quad V_{out} &= D_{da} \times R_{es} \quad [v] \quad / \text{ユニポーラの時} \\ V_{out} &= (D_{da} - 8192) \times R_{es} [v] \quad / \text{バイポーラの時} \end{aligned}$$

【注】 V_{span} はDA出力範囲の絶対幅です。 具体的には表2-2Bの範囲に1digit分の電圧値を加算した値です。 例えばAモードの公称±10vなら32.768v (Bモードなら20v) です。

16BIT指定： 16ビットDAの分解能は“2の16乗分の1”ですから、DAデータとアナログ出力電圧の関係は以下のようになります。

$$\text{分解能} \quad R_{es} = V_{span} \div 65536 \quad [v / \text{digit}]$$

$$\begin{aligned} \text{DAデータ} \quad D_{da} &= V_{out} \div R_{es} \quad [\text{digit}] \quad / \text{ユニポーラの時} \\ D_{da} &= (V_{out} \div R_{es}) + 32768 [\text{digit}] \quad / \text{バイポーラの時} \end{aligned}$$

$$\begin{aligned} \text{出力電圧} \quad V_{out} &= D_{da} \times R_{es} \quad [v] \quad / \text{ユニポーラの時} \\ V_{out} &= (D_{da} - 32768) \times R_{es} [v] \quad / \text{バイポーラの時} \end{aligned}$$

【注】 V_{span} はDA出力範囲の絶対幅です。 具体的には表2-2Cの範囲に1digit分の電圧値を加算した値です。 例えばAモードの公称±10vなら26.2144v (Bモードなら20v) です。

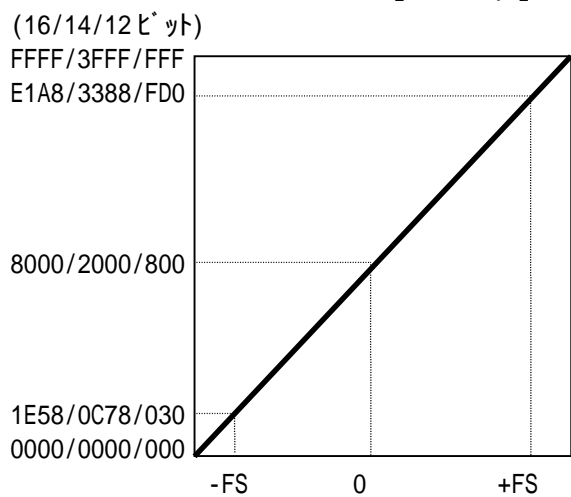
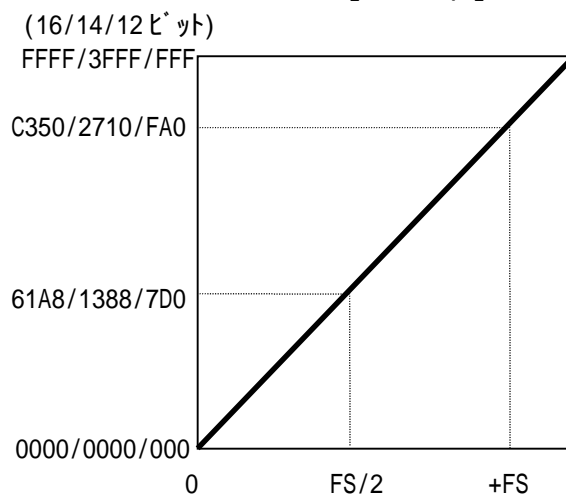
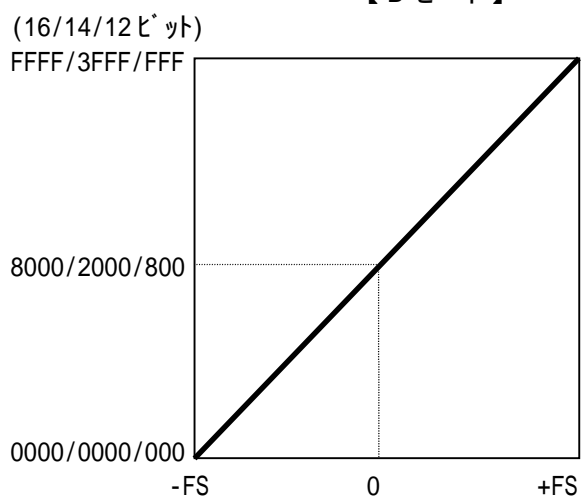
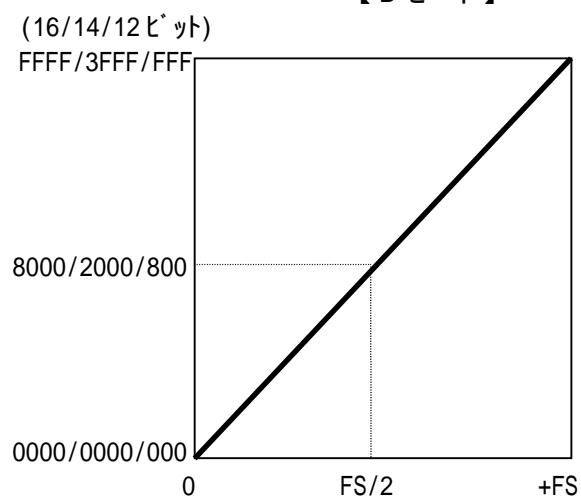
図 2 - 2 A . バイポーラ出力
【Aモード】図 2 - 2 B . ユニポーラ出力
【Aモード】図 2 - 2 C . バイポーラ出力
【Bモード】図 2 - 2 D . ユニポーラ出力
【Bモード】

表2-2D. 12ビットDAデータ vs DA (アナログ) 出力 【Aモード】

DAデータ	DA出力範囲 (表2-2A参照)					
hex / 10進	±10v	±5v		4~20mA	0~+10v	0~+5v
FFF / 4095	+10.235	+ 5.1175			+10.2375	+5.11875
FD0 / 4048	+10.000	+ 5.0000				
FA0 / 4000				20.000	+10.0000	+5.00000
801 / 2049	+ 0.005	+ 0.0025				
800 / 2048	0.000	0.0000				
7FF / 2047	- 0.005	- 0.0025				
7D0 / 2000				12.000	+5.0000	+2.50000
030 / 48	- 10.000	- 5.0000				
001 / 1	- 10.235	- 5.1175			+0.0025	+0.00125
000 / 0	- 10.240	- 5.1200		4.000	0.0000	0.00000

《注》 当表中の±10vを超える値は理論値。 アナログ回路に使用されている素子の仕様から、±10vを超える値の正確度は保証されない。

《4~20mA電流出力》は《0~+10v電圧出力》をボード上の電圧電流変換回路により得る。

表2-2E. 12ビットDAデータ vs DA (アナログ) 出力 【Bモード】

DAデータ	DA出力範囲 (表2-2A参照)					
hex / 10進	±10v	±5v		4~20mA	0~+10v	0~+5v
FFF / 4095	+9.99512	+ 4.99756		19.996096	+ 9.99756	+ 4.99878
FD0 / 4048	+9.76563	+ 4.88281				
FA0 / 4000					+ 9.76563	+ 4.88281
801 / 2049	+ 0.00488	+ 0.00244				
800 / 2048	0.00000	0.0000		12.000	+ 5.00000	+ 2.50000
7FF / 2047	- 0.00488	- 0.00244				
7D0 / 2000					+ 4.88281	+ 2.44141
030 / 48	- 9.76563	- 4.88281				
001 / 1	- 9.99512	- 4.99756			+ 0.00244	+ 0.00122
000 / 0	- 10.00000	- 5.00000		4.000	0.00000	0.00000

表2-2F . 14ビットDAデータ vs DA (アナログ) 出力 【Aモード】

DAデータ hex / 10進	DA出力範囲 (表2-2B参照)					
	±10v	±5v		4~20mA	0~+10v	0~+5v
3FFF / 16383	+16.382	+ 8.191			+16.383	+ 8.1915
3388 / 13192	+10.000	+ 5.000				
2710 / 10000				20.000	+10.000	+ 5.0000
2001 / 8193	+ 0.002	+ 0.001				
2000 / 8192	0.000	0.000				
1FFF / 8191	- 0.002	- 0.001				
1388 / 5000				12.000	+ 5.000	+ 2.5000
0C78 / 3192	- 10.000	- 5.000				
0001 / 1	- 16.382	- 8.191			+ 0.001	+ 0.0005
0000 / 0	- 16.384	- 8.192		4.000	0.000	0.0000

《注》 当表中の±10vを超える値は理論値。 アナログ回路に使用されている素子の仕様から、±10vを超える値の正確度は保証されない。

《4~20mA電流出力》は《0~+10v電圧出力》をボード上の電圧電流変換回路により得る。

表2-2G . 14ビットDAデータ vs DA (アナログ) 出力 【Bモード】

DAデータ hex / 10進	DA出力範囲 (表2-2B参照)					
	±10v	±5v		4~20mA	0~+10v	0~+5v
3FFF / 16383	+ 9.99878	+ 4.99939		19.999024	+ 9.99939	+ 4.99969
/	+	+				
/					+	+
2001 / 8193	+ 0.00122	+ 0.00061				
2000 / 8192	0.00000	0.0000		12.00000	+ 5.00000	+ 2.50000
1FFF / 8191	- 0.00122	- 0.00061				
/					+	+
/	-	-				
0001 / 1	- 9.99878	- 4.99939			+ 0.00061	+ 0.00031
0000 / 0	- 10.00000	- 5.00000		4.00000	0.00000	0.00000

表2-2H. 16ビットDAデータ vs DA (アナログ) 出力 【Aモード】

DAデータ hex / 10進	DA出力範囲 (表2-2C参照)					
	±10v	±5v		4~20mA		
FFFF / 65535	+13.10680	+6.5534				
E1A8 / 57768	+10.00000	+5.0000		20.00000		
/						
8001 / 32769	+ 0.00040	+0.0002				
8000 / 32768	0.00000	0.0000		4.00000		
7FFF / 32767	- 0.00040	-0.0002				
/						
1E58 / 7768	- 10.00000	-5.0000				
0001 / 1	- 13.10680	-6.5534				
0000 / 0	- 13.10720	-6.5536				

《注》 当表中の±10vを超える値は理論値。アナログ回路に使用されている素子の仕様から、±10vを超える値の正確度は保証されない。

《4~20mA電流出力》は《0~+10v電圧出力》をボード上の電圧電流変換回路により得る。

表2-2J. 16ビットDAデータ vs DA (アナログ) 出力 【Bモード】

DAデータ hex / 10進	DA出力範囲 (表2-2C参照)					
	±10v	±5v		4~20mA		
FFFF / 65535	+ 9.99969	+4.99985		19.999504		
/	+					
/						
8001 / 32769	+ 0.00031	+0.00015				
8000 / 32768	0.00000	0.00000		4.00000		
7FFF / 32767	- 0.00031	-0.00015				
/						
/	-					
001 / 1	- 9.99969	-4.99985				
000 / 0	- 10.00000	-5.00000				

第3章. 制御・操作

3-1. 制御・操作とアナログ出力の様子

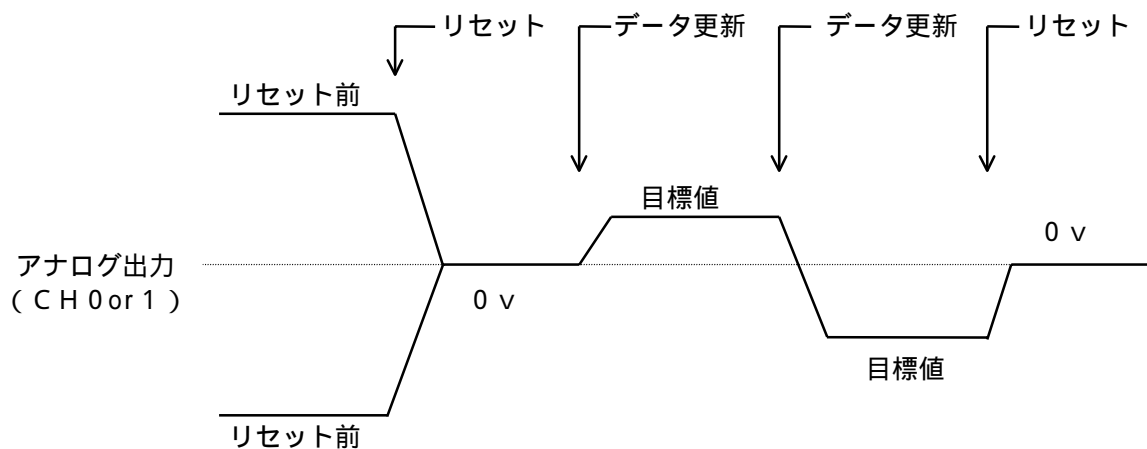
リセット時

電源投入、パソコン本体（ハードウェア）リセット操作、または本ボードの制御部リセット操作（3-3項）直後のアナログ出力は両チャンネル共に0Vとなります。

更新出力後

任意のデータがDA素子に書き込まれる（更新される）と、アナログ出力は対応する値（2-2項/表2-2 D to J）となり、以後、次の更新まで同値を保持します。

図3-1A. アナログ（DA）出力の様子



データ更新遅れ： パソコン側からOUT命令で書き込まれるDAデータはフォトカプラ（転送時間 = 9.5 μ s）を通してDA素子のラッチ（1データ分メモリ）に達します。

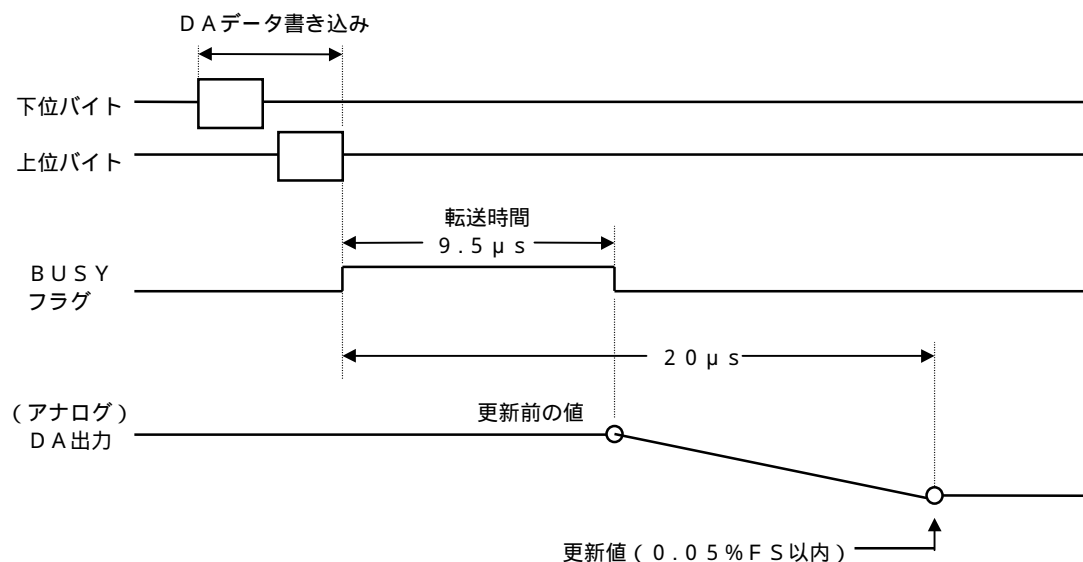
セトリング時間： データが更新されると、DA素子のアナログ出力は新たな目標値に向かって変化を始めます。本機では10Vの変化幅を0.05%FSの精度で到達する時間（セトリング時間）が約11 μ sですが、先に述べたフォトカプラの転送時間を加算した20 μ sと定義しています。

電流出力の場合はさらに電圧電流変換回路の応答時間10 μ sが加算されて30 μ sとなります。

単独更新

各DA出力チャンネルが非同期に（互いに時間的連携なく）独立して更新制御される動作モードです。【3-4項・参照】

図3-1B. 単独更新（非同期）……… 1チャンネル分のみ示す。



= 操作手順 = 詳しくは3-3項以下、第4章、およびサンプルプログラム・ソースを併せ御参照ください。 下記OUT命令中の《BASE》はプラグアンドプレイで設定されたI/Oアドレスのベース値です。 また 内の番号は図3-1Bのタイミングに対応しています。

最初に外部制御および割込み関連の《制御データ》、続いて各チャンネルの出力範囲や動作モードを指定する《モード・データ》を書き込みます。

```
outp (BASE + 2, CNT); /* 制御データ【3-4項】          */
outp (BASE + 1, MD1); /* CH1モード・データ【3-5項】      */
outp (BASE + 0, MD0); /* CH0モード・データ【  "  】        */
```

各チャンネルごとのDA出力データは必ず下位 上位の順に書き込みます。

```
outp (BASE + 6, DL); /* CH1データ下位バイト【3-6項】    */
outp (BASE + 7, DH); /* CH1データ上位バイト【  "  】    */
outp (BASE + 4, DL); /* CH0データ下位バイト【3-6項】    */
outp (BASE + 5, DH); /* CH0データ上位バイト【  "  】    */
```

ボード内のDAデータ転送（フォトカプラ通過）に9.5 μsを要する。

ここでDA素子（内蔵ラッチ）が更新される。

DAデータ書き込みから20 μsで目標値の0.05%以内に到達。

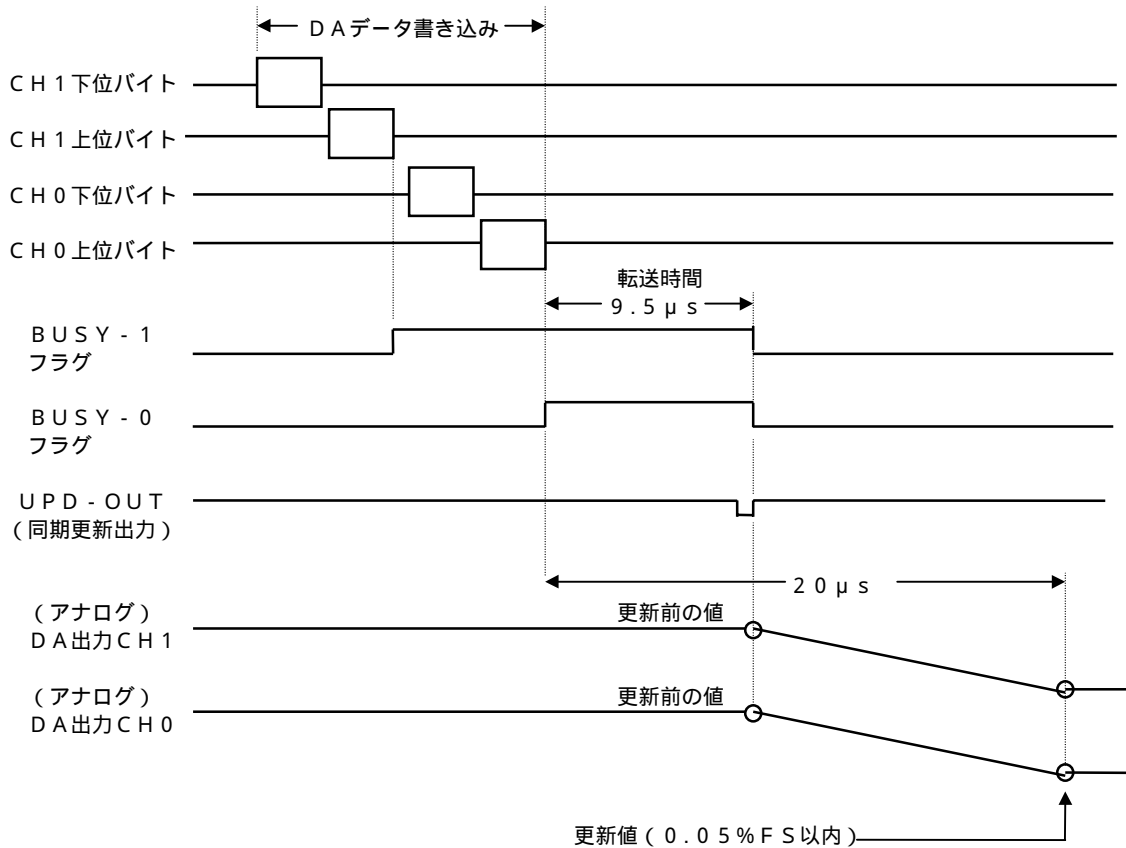
【注】 制御データ、モードデータ、およびDA更新データの書き込みはBUSYフラグ【3-7項】がREADY (= 0) 状態のときに限ります。

高速で繰り返し更新書き込みを行う場合などは実行前の確認が必要です。

同期更新

DA出力チャンネル0にデータ書き込み操作直後、両チャンネルが同期して更新制御される動作モードです。必ずDA出力チャンネル1の下位 上位チャンネル0の下位 上位の順に書き込みます。【3-4項、参照】

図3-1C. 同期更新



= 操作手順 = 詳しくは3-3項以下、第4章、およびサンプルプログラム・ソースを併せ御参照ください。下記OUT命令中の《BASE》はプラグアンドプレイで設定されたI/Oアドレスのベース値です。また 内の番号は図3-1Cのタイミングに対応しています。

最初に外部制御および割込み関連の《制御データ》、続いて各チャンネルの出力範囲や動作モードを指定する《モード・データ》を書き込みます。

```

outp (BASE + 2, CNT); /* 制御データ【3-4項】 */
outp (BASE + 1, MD1); /* CH1モード・データ【3-5項】 */
outp (BASE + 0, MD0); /* CH0モード・データ【  "  】 */
outp (BASE + 6, DL); /* CH1データ下位バイト【3-6項】 */
outp (BASE + 7, DH); /* CH1データ上位バイト【  "  】 */
outp (BASE + 4, DL); /* CH0データ下位バイト【  "  】 */
outp (BASE + 5, DH); /* CH0データ上位バイト【  "  】 */

```

ボード内のDAデータ転送（フォトブラ通過）に9.5 μsを要する。

ここでDA素子（内蔵ラッチ）が両チャンネル同時に更新される。

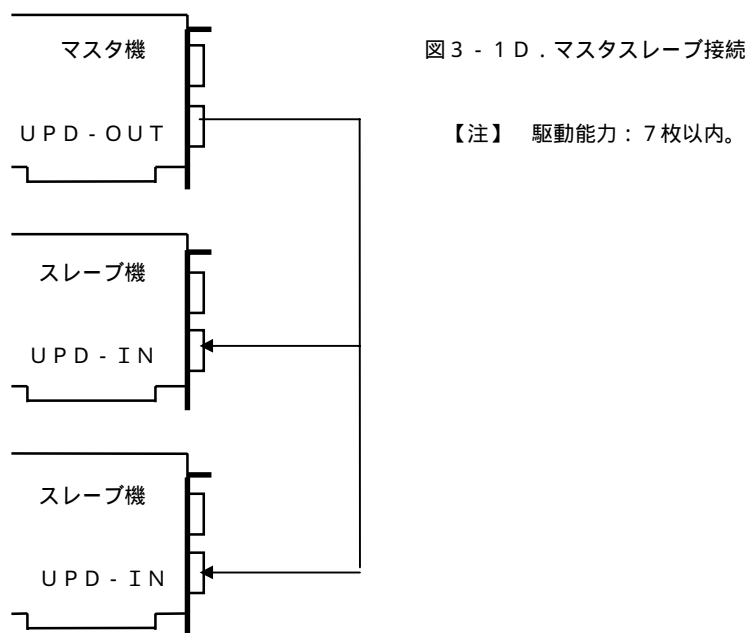
DAデータ書き込みから20 μsで目標値の0.05%以内に到達。

【注】 各データ書き込み前BUSYフラグ確認の必要性は前記《単独更新操作》同様です。

複数ボードの同期更新 (マスタスレーブ動作)

ボード間の接続とソフト上の設定により、複数ボードの同期更新動作も可能です。

ボード間の接続： マスタ機の同期更新出力UPD - OUTをスレーブ機の同期更新入力 (UPD - IN) に接続しておきます。

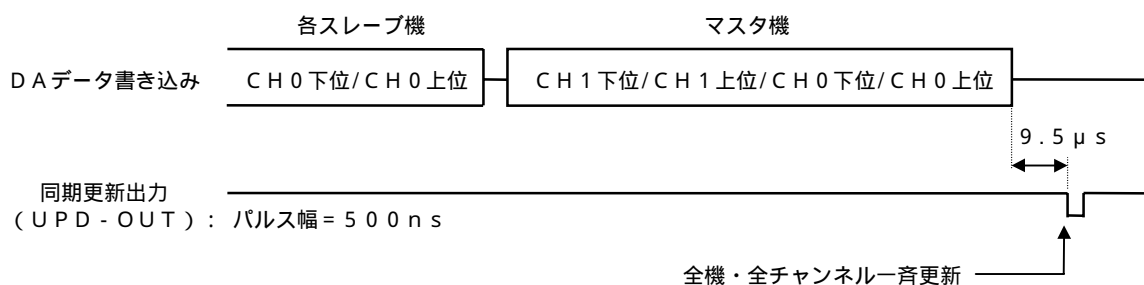


ソフト事前設定： 各スレーブ機の同期更新入力制御ビットをセット【3-4項】し、マスタ機のチャンネル0モード・データの更新モード選択ビットをセット【3-5項】しておきます。

DA出力操作： 各スレーブ機のDAデータ書き込み操作を全て行ってから最後にマスタ機のDAデータ書き込み操作を行います。マスタ機のDAチャンネル0データ書き込み実行9.5 μ s後に全機・全チャンネルのDA素子が同時に更新され、各新目標値に向かって変化を開始します。このタイミングは図3-1Cと同様です。

サンプルソフト： MSV772.C 参照 (第4章)

図3-1E: DAデータ書き込み/一斉更新タイミング



3-2. 制御レジスタI/Oアドレス・マップ

表3-2に本ボード上の各制御レジスタのI/Oアドレスを記します。
表中の【BASE】はプラグアンドプレイで設定されるI/Oベースアドレス値(1-5項)です。

表3-2. 各制御レジスタのI/Oアドレス

書き込みポート	I/Oアドレス	読み出しポート
DAチャンネル0出力モード	【BASE】+0	
DAチャンネル1出力モード	【BASE】+1	
外部制御・割り込み制御	【BASE】+2	ステータス
汎用(4ビット)出力	【BASE】+3	汎用4ビット入力/強制0V制御/ボード番号
DAチャンネル0下位データ	【BASE】+4	
DAチャンネル0上位データ	【BASE】+5	
DAチャンネル1下位データ	【BASE】+6	
DAチャンネル1上位データ	【BASE】+7	ボード・リセット/ID取得

【読み/書き】はパソコン側から見た方向。
全てのポートは1バイト。

3-3. ボード制御部リセット(初期化)

```
rst = inp(BASE + 7); /* ボード・リセット操作 */
```

本ボード全体の制御部をリセットします。当操作で読み込まれるデータrst(=C)はボードIDです。当操作は汎用4ビット・デジタル出力が保持されることを除いて電源ON、またはパソコン本体のハードウェア・リセット(スイッチ操作)と同等の機能です。
以下の結果を得ます。

各制御レジスタを初期化する。
ボード・ステータスを初期化する。
アナログ出力値は両チャンネル共、0Vになる。

表3-3. 【BASE+7】入力ポートの構成

ビット	各ビットの機能・意味
B7	ボードID = 12(CH)
B6	
B5	
B4	
B3	
B2	
B1	
B0	

【注】ここで読み込まれるボードIDはPCIバス上のDEVICE IDとは無関係です。
(1-5項・参照)

3-4. 外部制御・割り込み関連の設定

o u t p (B A S E + 2 , C N T) ; / * 制御データ * /

本機のアナログ (D A) 出力更新を外部入力信号【UPD - IN】で行う場合、および同信号を汎用の割り込みに利用するときの許可・禁止、信号極性、およびP C Iバス上I N T信号出力制御 (許可 / 禁止 = クリア) を行います。 【4 - 3項】も併せて参照。

いずれの機能も使用しない場合は当ポート操作の必要がありません。

表3 - 4 A . 【BASE + 2】出力ポートの構成

ビット	各ビットの機能・意味	= 1 のとき	= 0 のとき	セット時
B 7	外部入力制御 (割り込みとして)	許可	禁止	0
B 6	外部入力信号の有効エッジ指定	立上り ()	立下り ()	0
B 5	外部入力制御 (同期更新入力として)	許可	禁止	0
B 4	未使用			0
B 3	未使用			0
B 2	未使用			0
B 1	未使用			0
B 0	P C Iバス上のI N T信号出力制御	許可	禁止 (クリア)	0

《補助説明》

B 7 : 外部入力信号【UPD - IN】を汎用割り込み要求として使用するときには当ビットをセット (= 1) します。

B 6 : 外部入力信号【UPD - IN】の有効極性を指定するものです。 汎用の割り込みとして許可されている (B 7 = 1) ときは当ビットで指定された極性 (エッジ) でボードステータスの外部割り込み入力フラグ【3 - 7項のB 7】がセットされます。

B 0 : このとき、P C Iバス上のI N T信号出力が許可 (当ビットB 0 = 1) されていると実際の割り込みが発生します。 ビットB 7 = 1でもB 0 = 0のときは実際の割り込みは発生しませんが、ボードステータスの外部割り込み要求フラグ【前記】はセットされますから、外部入力のポーリングに利用することができます。

P C Iバス上の割り込み信号I N Tは (共有の可能な) レベル動作となっています。すなわち、各ボードの出力するI N Tはソフト上でクリア操作するまでアクティブなレベルを維持します。 この信号は当B 0ビットでクリアします。 なお、当ビットでクリアした直後は本ボードから次の割り込み信号が出力できない状態になっています。

以後の割り込みを発生させるには当ビット再セットする必要があります。

B 5 : アナログ (D A) 出力更新を外部入力信号【UPD - IN】で行うときは本ビットをセット (= 1) します。 具体的には、本機がマスタスレーブ動作時のスレーブとなる場合です。 この場合は、パソコン側から本機に書き込まれたD Aデータが出力素子の直前で待機しており、同信号入力により更新されます。

実際に割り込みを使用するには、 割り込みリソースを取得する。 (1 - 5項)

割り込み処理サブルーチンを用意する。

ドライバで割り込みを使用するように設定する。

このあと、当割り込み制御ポートに書き込みを行います。 W I N D O W S 9 5 / N T では割り込みコントローラ素子 (パソコン本体) をアプリケーションで直接操作することはせず、デバイスドライバが事前・事後の処理と応答操作を行い、アプリケーションには通知と戻りのメッセージ交換で対処します。 具体的には本ボード付属のCサンプルの該当部分を参照してください。《添付のデバイスドライバを使用した例》

3-5. DA出力モードの指定

outp (BASE + 1, MD 1); /* DAチャンネル1モード・データ */
 outp (BASE + 0, MD 0); /* DAチャンネル0モード・データ */

チャンネルごとにアナログ (DA) 出力の範囲 / 動作分解能 / データコード / 更新モード、およびデジタル入力による強制0V出力機能の設定を行います。

表3-5A. 【BASE + 1】出力ポートの構成 ----- チャンネル1用

ビット	各ビットの機能・意味	= 1 のとき	= 0 のとき	リセット時
B 7	《未使用》			0
B 6	デジタル入力 (I 1) による強制0V制御	許可	禁止	0
B 5	DAデータ・コード (バイポーラ有的时候)	2の補数	ワットバ イリ	0
B 4	アナログ出力範囲モード	Bモード	Aモード	0
B 3 B 2	DA分解能選択 (および強制0V出力制御)	表3-5C		0 0
B 1 B 0	アナログ出力範囲選択	表3-5D		0 0

表3-5B. 【BASE + 0】出力ポートの構成 ----- チャンネル0用

ビット	各ビットの機能・意味	= 1 のとき	= 0 のとき	リセット時
B 7	更新モード指定	同期	単独	0
B 6	汎用デジタル入力 (I 0) による強制0V制御	許可	禁止	0
B 5	DAデータ・コード (バイポーラ有的时候)	2の補数	ワットバ イリ	0
B 4	アナログ出力範囲モード	Bモード	Aモード	0
B 3 B 2	DA分解能選択 (および強制0V出力制御)	表3-5C		0 0
B 1 B 0	アナログ出力範囲選択	表3-5D		0 0

《補助説明》

B 7 : 当ビットをセット (= 1) すると両チャンネルのDA出力更新はチャンネル0の上位バイト書き込み直後 (ボード内フォトカプラ転送時間9.5μs後)、同時に行われます。また、更新時に【UPD - OUT】信号を出力します。この信号は複数ボードの同期更新 (マスタスレーブ) 動作に使用できます。 / 3-1項、参照。
 当ビットがクリア (= 0) されている場合、各チャンネルのDA出力更新は各チャンネルのデータ書き込みごとに独立して行われます。

B 6 : 当ビットのセット (= 1) により、該当・汎用デジタル入力がTTLレベルHigh、または開放になったとき該当DA出力が強制的にリセット (0V出力) 状態となります。

B 5 : ユニポーラ出力範囲のDAデータ・コードはストレートバイナリのみですが、バイポーラ (±) 出力範囲のときは当ビットにより選択されます。

B 4 : 2-2項を御参照ください。

B 3, B 2 : DA分解能選択 (および強制0V出力制御) / 表3-5C。

B 1, B 0 : アナログ出力範囲選択表 / 3-5D。

表 3 - 5 C . 分解能選択

B 3	B 2	D A 分解能
1	1	強制 0 v 出力【注 1】
1	0	1 6 ビット 【注 2】
0	1	1 4 ビット
0	0	1 2 ビット

【注 1】 アナログ出力バッファを D A から切り離し、0 v 出力状態とする。

【注 2】 1 6 ビット指定のときの出力範囲は $\pm 10 \text{ v}$ / $\pm 5 \text{ v}$ に限る。

表 3 - 5 D . 出力範囲選択

B 1	B 0	アナログ (D A) 出力範囲
1	1	$\pm 5 \text{ v}$
1	0	$\pm 10 \text{ v}$
0	1	0 ~ + 5 v
0	0	0 ~ + 10 v

【 2 - 2 項 . 参照】

表 3 - 5 E . 上記 2 表・総合

B 3	B 2	B 1	B 0	(Hex)	選択される分解能	選択される出力範囲
1	0	x	1	9 or B	1 6 ビット	$\pm 5 \text{ v}$
1	0	x	0	8 or A	" "	$\pm 10 \text{ v}$
0	1	1	1	7	1 4 ビット	$\pm 5 \text{ v}$
0	1	1	0	6	" "	$\pm 10 \text{ v}$
0	1	0	1	5	" "	0 ~ + 5 v
0	1	0	0	4	" "	0 ~ + 10 v
0	0	1	1	3	1 2 ビット	$\pm 5 \text{ v}$
0	0	1	0	2	" "	$\pm 10 \text{ v}$
0	0	0	1	1	" "	0 ~ + 5 v
0	0	0	0	0	" "	0 ~ + 10 v

x : don't care (0 , 1 いずれでも可)

3-6. DAデータの書き込み

```

outp(BASE+6, 1L); /* DAチャンネル1の下位バイト書き込み */
outp(BASE+7, 1H); /* DAチャンネル1の上位バイト書き込み */
outp(BASE+4, 0L); /* DAチャンネル0の下位バイト書き込み */
outp(BASE+5, 0H); /* DAチャンネル0の上位バイト書き込み */

```

各チャンネルのDAデータは必ず下位バイト 上位バイトの順に書き込みます。更新モードが単独動作のときは、DAデータの上位バイト書き込み直後（フォトカプラ転送時間9.5 μs）にDA出力素子内蔵のラッチが更新されます。同期動作のときは、チャンネル0の上位バイト書き込み直後（フォトカプラ転送時間9.5 μs）に両チャンネル出力素子内蔵のラッチが同時に更新されます。

本動作の様子は3-1項/図3-1B/図3-1Cを御参照ください。

ワード・アクセスのときは各下位バイト・データ用のアドレスを指定します。

表3-6A. 【BASE+4】および【BASE+6】出力ポートの構成
(チャンネル0用) (チャンネル1用)

ビット	ビット機能	適 用	リセット時
B7	: D7	DAデータ・ <u>下位</u> 8ビット	【注】
B6	: D6		
B5	: D5		
B4	: D4		
B3	: D3		
B2	: D2		
B1	: D1		
B0	: D0 (LSB)		

表3-6B. 【BASE+5】および【BASE+7】出力ポートの構成
(チャンネル0用) (チャンネル1用)

ビット	ビット機能	適 用	リセット時
B7	: D15 (MSB)	DAデータ・ <u>上位</u> 8ビット	【注】
B6	: D14		
B5	: D13		
B4	: D12		
B3	: D11		
B2	: D10		
B1	: D9		
B0	: D8		

【注】 電源ON、パソコン本体のハードウェア・リセット操作、または本ボードのリセット操作によりDA出力は初期値=0Vになります。
(0, 1, 両チャンネル共)

DAデータ・フォーマット

DAデータは出力モード設定【3 - 5項】により各チャンネルごとにデータ長 (= 分解能) とコードを指定できます。1データは2バイト構成なので12BIT・14BITのときは右詰め、すなわち上位バイトの最上位ビット側に無効ビットが生じます。

図3 - 6 . DAデータ・フォーマット



印：無効データ

3-7. ステータス・データ

```
sts = inp (BASE + 2); /* ステータス・データ */
```

本ボードに書き込まれたDAデータが（絶縁用フォトカプラを通して）DA出力素子に転送中であることを示すBUSYフラグ、および（UPD-IN端子に）有効な割り込み信号が入力されたことを示すINTフラグを読み込みます。

表3-7. 【BASE+2】入力ポートの構成

ビット	各ビットの機能・意味	= 1 のとき	= 0 のとき	ビット時
B 7	割り込み要求フラグ	割り込み要求発生	未発生・読み済	0
B 6	外部入力（UPD-IN）現在状態	High	LOW	0
B 5	《未使用》			0
B 4	《未使用》			0
B 3	（PCIバス上の）INT信号出力	アクティブ	クリア状態	0
B 2	BUSY-2フラグ（=BUSY-1 OR BUSY-0）	転送中	未転送・転送終了	0
B 1	BUSY-1フラグ（DAチャンネル1）	転送中	未転送・転送終了	0
B 0	BUSY-0フラグ（DAチャンネル0）	転送中	未転送・転送終了	0

《補助説明》

B 7 : 当割り込み要求フラグは外部入力信号UPD-INを割り込みとして許可しているとき、その指定極性エッジでセット（= 1）され、同時に割り込み要求信号がPCIバス上に発信されます。【3-4項参照】
 なお、割り込み要求フラグは読み込み直後にクリア（= 0）されます。

B 6 : 外部入力UPD-INの現在状態を反映します。割り込みを禁止した状態では汎用の1ビット入力として利用することもできます。

B 3 : “外部割り込み”と“PCIバス上のINT信号出力”が共に許可されているときに外部割り込み信号の指定エッジが入力されるとセット（= 1）されるが、本ステータスポートの読み込みで（B 7のように）自動クリアされることはなく、意識的にクリア操作を行う必要があります。【3-4項参照】

B 2

B 1

B 0 : 本機に制御データ（3-4項、3-5項）やDAデータ（3-6項）を書き込むときはBUSYフラグが“0”（=データ転送中ではない）でなければなりません。

【3-1項/図3-1B, C参照】

DA出力を連続して更新するような場合は当BUSYフラグが“0”であることを確認してから更新データを書き込む手順としてください。

BUSY-2（ビットB 2）は両チャンネルのORを示すので、普通は当フラグを使用すればよいでしょう。

3-8. 汎用TTLデジタル入出力

```
din = inp ( BASE + 3 ); /* 汎用TTL ( 現在値 ) 入力 */
```

表3-8A. 【BASE+3】入力ポートの構成

ビット	各ビットの機能・意味	= 1 のとき	= 0 のとき
B 7 B 6 B 5 B 4	ボード番号スイッチ入力: SW-BN (本ボードを複数使用時の認識用)	0 H ~ F H	
B 3	I 3 : 汎用デジタル入力ビット3	H i g h ・ (開放)	L O W ・ (D G に接続)
B 2	I 2 : " " " " 2	" ・ (")	" ・ (" ")
B 1	I 1 : " " " " 1 【注】	" ・ (")	" ・ (" ")
B 0	I 0 : " " " " 0 【注】	" ・ (")	" ・ (" ")

【注】 ビット1、0はソフト指定 (3 - 5 項) でアナログ出力の強制0 v 出力制御にも使用できます。 アナログ出力の強制0 v 出力制御が許可されているときは、

I 1 = H i g h ・ (開放) のとき: チャンネル1は強制0 v 出力。
 I 1 = L O W ・ (D G に接続) のとき: チャンネル1は通常アナログ出力。
 I 0 = H i g h ・ (開放) のとき: チャンネル0は強制0 v 出力。
 I 0 = L O W ・ (D G に接続) のとき: チャンネル0は通常アナログ出力。

```
outp ( BASE + 3 , dout ); /* 汎用TTL ( ラッチ ) 出力 */
```

表3-8B. 【BASE+3】出力ポートの構成 / SW-PL: P側 (正論理) 設定のとき /

ビット	各ビットの機能・意味	= 1 のとき	= 0 のとき	ビット時
B 7 B 6 B 5 B 4	《未使用》			0 0 0 0
B 3	Q 3 : 汎用デジタル出力ビット3	H i g h	L O W	0
B 2	Q 2 : " " " " 2	"	"	0
B 1	Q 1 : " " " " 1	"	"	0
B 0	Q 0 : " " " " 0	"	"	0

【注1】 出力論理はボード上のスイッチ (SW-PL) で設定されます。 P側: 正論理
N側: 負論理

【注2】 当ポートの出力レベルは出力素子 (ソケット実装) の交換により変更も可能です。
 また、出力端にプルアップ抵抗 (RA1) 実装可能エリアも用意されています。
 (図1-2A、回路図参照)

表3-8C.

適用	レベル	出力素子名
出荷時実装	TTLレベル	74LS04
ユーザオプション	オープンコレクタ	74LS06