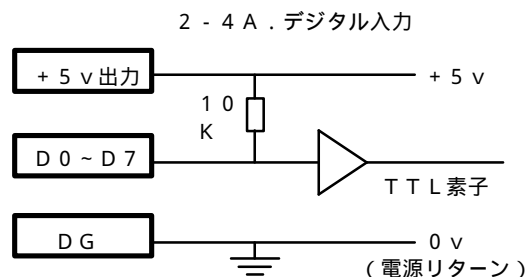
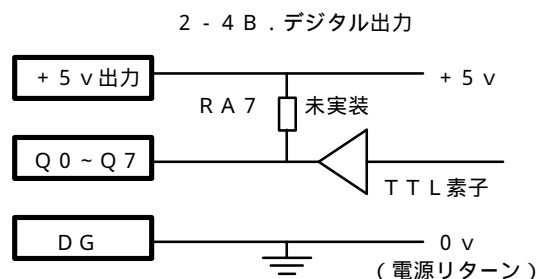


## 2-4. デジタル入出力回路

外部クロック入出力、外部トリガ入力、外部割り込み入力、汎用 8 B I T デジタル入力、汎用 8 B I T デジタル（ラッチ）出力は全て T T L レベルです。 入力は全て 10 K でプルアップされています。 また、出力は本ボード上にプルアップ抵抗を実装できるパターンが用意されており（通常不要ですが）、接続対象機器側の事情によってはユーザ自身で追加実装することができます。 なお電源投入直後のデジタル出力は“0”となりますが、リセット操作（3 - 4 項）では変化しません。



【注意】 T T L 入力の絶対最大定格は負側： - 0.6 V、正側： + 7 V です。  
この値を一瞬でも超えると入力端素子破壊の原因になります。  
( 7 - 2 項に注意点や対策を記します。 )



汎用デジタル出力 Q 0 ~ Q 7 は T T L レベル・正論理（出荷時）ですが、出力素子はソケット実装ですからユーザ側で変更可能です。【1 - 2 項】参照。

	論理・信号レベル	出力素子
標準出荷時	正論理・T T L レベル	7 4 L S 0 4
ユーザ・オプション	負論理・T T L レベル	7 4 A L S 3 4 A 【注】
" "	正論理・オープンコレクタ	7 4 L S 0 7
" "	負論理・オープンコレクタ	7 4 L S 0 6

【注】 7 4 A L S 3 4 A は入手困難ですが、オープンコレクタ素子 7 4 L S 0 6 とプルアップ抵抗（ R A 7 ）で代用できます。

