

Real Solution for FA/LA



PCI ショートサイズ

取扱い説明書

対応パソコン

IBM PC / AT 互換機
(PCI - bus)

マイクロサイエンス (株)

〒167-0042 東京都杉並区西荻北 2 丁目 3 7 番 1 2 号

TEL 03 (3396) 8362 代表

FAX 03 (3301) 5593

Email: welcome@microscience.co.jp

Jun 11, 2004 (第 4 版)

目 次

使用・適用上の注意	3
本製品の構成・価格表	4

第1章．導入・試運転

1-1. 本製品の仕様・概要	5
1-2. ボード上の設定	7
1-3. 入出力コネクタ・ピン接続	8
1-4. 入出力接続オプション	9
1-5. ボードのインストール	10
1-6. 試運転・動作確認	15

第2章．信号入出力

2-1. 汎用デジタル入出力	17
2-2. タイマ・カウンタ制御構造	20

第3章．制御・操作

3- 1. 制御レジスタ I / O アドレス・マップ	24
3- 2. ボード制御部リセット（初期化）	25
3- 3. 汎用デジタル入力	26
3- 4. 汎用デジタル出力	27
3- 5. カウンタ制御・入出力	28
3- 6. トリガ、クロック制御	34
3- 7. 割り込み制御	35
3- 8. ボードステータスの読み込み	36

第4章．ソフトウェア

4- 1. ソフトウェアのインストール	37
4- 2. WINDOWS ドライバについて	39
4- 3. ボードアクセス関連ライブラリ	40
4- 4. 割り込みについて	43
4- 5. Quick - Basic サンプル	45
4- 6. C のサンプル	46
4- 7. Visual - Basic サンプル	47

第5章．MS - DOS ハンドラ

5- 1. システム構成・仕様	53
5- 2. 使用準備	54
5- 3. ユーザプログラムの記述	54
5- 4. 関数仕様・エラーコード	55

第6章．WINDOWSハンドラ

6- 1．システム構成・仕様	61
6- 2．使用準備	62
6- 3．ユーザプログラムの記述	63
6- 4．関数仕様・エラーコード	64

第7章．保守・その他

7- 1．故障・トラブル等の原因と対処	69
7- 2．修理のときは	71
7- 3．付録（WINDOWS 2000 / XPについて）	72
付録．Q & A フォーム（質問／トラブル・故障に対する相談用）	74

本製品の使用・適用についての注意

- 【1】 本製品はIBM PC / AT互換機のPCIバス拡張I / Oスロット、またはPCIバス拡張I / Oボックスに装着して使用するものです。
- 【2】 本製品が組み込まれたシステムの運用対象・方法・場所・環境等によって、故障・誤動作等が生じた場合に起こり得る、身体・生命・財産等に対する損害の回避措置は同システムの設計・制作に別途付加・反映させてください。本製品自体には前述の機能は無く、したがって当社では本製品が組み込まれたシステムの運用により発生した故障・誤動作・事故に起因する身体・生命・財産等の損害に対する責任は負えません。これは本製品の故障・誤動作が原因となった場合も含み、理由の如何を問いません。
- 【3】 本製品付属のソフトウェアは本製品利用の方法を示す例、またオプションの関連ソフトウェアは本製品利用の一般的便宜をはかるものであり、現在未発見のバグ存在の可能性も含めて、運用結果についての責任は一切負えません。
これらのソフトウェアには自身が組み込まれたシステムに故障・誤動作・事故等が生じた場合に起こり得る身体・生命・財産等に対する損害の回避機能はありません。御利用の場合は同システムの設計・制作で配慮・付加・反映させてください。
- 【4】 本製品（付属ソフトウェア含む）、およびオプションの関連ソフトウェアは医用・航空機器用・その他、高信頼性・高安全性を必要とするシステムに使用しないでください。
- 【5】 本製品付属のソフトウェアについて当社は著作権を保持しますが、第3者の権利を侵害しない限りにおいて、購入者は自身が制作するシステム等に自由に組み込み、販売することもできます。但し、当社製ソフトウェアのソースコードを含むソフトウェアを第3者に販売・移転するときは当社の文書による事前許可を必要とします。
- 【6】 当社では本製品の販売・サポート・保証の範囲を日本国内に限っています。

故障・修理・サポート方法について

- 【１】 納入後１年間は自然故障、および当社製造上の問題に起因したことが明らかな故障製品に対して無償修理を行います。但し、故障・不具合の原因や無償修理の対象となるか否かは（過去の経験等に照らして）当社側で判定させていただきます。
- 【２】 落雷等の自然現象、または漏電・過電圧印加・機械的破損・その他、使用者側の責に帰する故障品に対しては実費にて修理をお請けします。
- 【３】 修理は宅配便によるセンドバックで行います。なお、運賃は互いに発送する側が負担するものとします。（無償修理の場合も含む／着払い不可。）
- 【４】 本製品使用上の質問・トラブル対応・故障修理等は入手経路の如何にかかわらず、当社宛に直接御相談・御用命ください。その際は、客観情報の整理・評価を行うために必ずFAX等でレポートを御送付ください。（解決速度が格段に上ります。）
本書末尾の《Q & A フォーム》が便利です。

本製品の構成

本製品は D I O - 2 7 0 P C I ボード、
入出力プラグ、
ソフトウェア、取扱説明書 P D F ファイルを格納した C D R O M、
から成ります。

オプション：印刷された取扱説明書（本書）、回路図。
取扱説明書 P D F ファイルは当社 W E B から入手できるほか、
上記の C D R O M は何時でも御請求により無償配布しています。

当 C D R O M には、
動作確認プログラム、学習用サンプルプログラム（V B , Q B , C ）、および W I N D O W S
9 8 ・ M E / N T / 2 0 0 0 / X P 用のハンドラ（ドライバ／関数ライブラリ）と各種言語の
サンプルプログラム（V B , C , C ++ , D e l p h i 等）、取扱説明書 P D F ファイルが格納
されています。

価格表

（消費税は含まれていません。）

/ 2 0 0 4 年 5 月 /

製品名	価 格	製品の概要
D I O - 2 7 0 P C I （以下、オプション）	¥ 3 7 , 0 0 0	合計 2 4 B I T プログラムブル D I O & タイマ・カウンタボード
D I O - 2 7 0 取説セット	2 , 0 0 0	印刷された取扱説明書 + 回路図
K 5 7 5 0 S - 1 5 0	7 , 0 0 0	1.5 m シールドケーブル（片方：プラグ／他方：パラ）
C A 5 0 - S S T	2 6 , 0 0 0	1 m シールドケーブル（両端プラグ）+ 端子台セット

《 取説セット 》 印刷された取扱説明書 + 回路図は有償です。（ ¥ 2 0 0 0 ）
が、同一内容の取説 P D F ファイルと添付ソフトを格納した C D R O M は無償配布しており、また
取説 P D F ファイルは当社ホームページから無償ダウンロードすることができます。

< www.microscience.co.jp >

第1章．導入・試運転

1-1. 本機の仕様・概要

入力信号ビット数・出力信号ビット数を合計24ビットの範囲（4ビット単位）で任意に設定できる汎用TTLデジタル入出力、および32ビット（バイナリ）タイマ・カウンタ機能ボードです。 デジタル出力は最大48mAのシンク能力を持つ強力なドライバ素子を実装していますから外部の小型リレー（電源+5V以下に限る）やフォトカプラなどを直接駆動することができます。 カウンタ部は内部クロック源（10MHz）を利用したインターバル割り込みタイマ、外部クロック（イベント）入力を計数するプリセットカウンタなどに使用できます。

DIO部（8BIT×3ポート構成）

TTLデジタル入力： 最大24ビット（現在値）入力。 / 4ビット単位でスイッチ割付 / 特定ビットはタイマ・カウンタ用のクロック源（イベント）入力、およびトリガ（クロックスタート）入力に利用も可能。

TTLデジタル出力： 最大24ビット（ラッチ）出力。 / 4ビット単位でスイッチ割付 / 特定ビットはストローブ出力（各ポートの出力更新タイミング）、およびタイマ・カウンタのクロック出力に転用も可能。

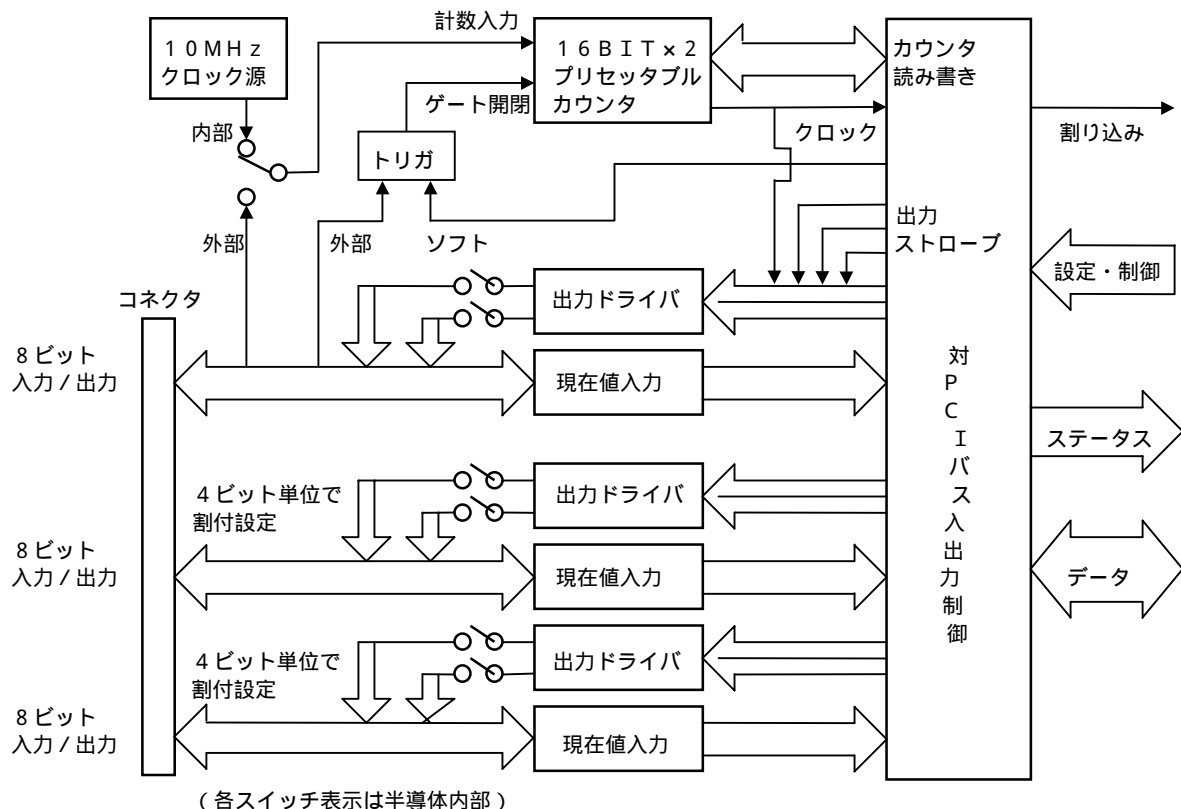
タイマ・カウンタ部（16ビット×2構成）

16BIT×2プリセッタブル・カウンタ（使用素子：NEC製μPD71054）。

クロック（カウンタ入力）源：内部10MHz、またはTTLレベル外部入力。

クロック（カウンタ）出力：TTLレベル（単発、または連続分周：割り込み可能）。

図1-1. DIO-270PCI 機能ブロック



本機の仕様一覧

汎用デジタル入出力部

項 目	
汎用デジタル入力 【注1】	最大24ビット(TTL現在値)入力。/4ビット単位でボード上のスイッチにより割付設定/ 特定ビットはカウンタの計数入力(外部クロック源=外部イベント)CLK-IN、 および外部トリガ(計数スタート/ストップ)TRG-INにも設定・使用できる。
汎用デジタル出力 【注2】	最大24ビット(TTLラッチ)出力。/4ビット単位でボード上のスイッチにより割付設定/ 特定ビットは3ポート各々の更新タイミング出力ストローブSTB0・STB1・STB2、 およびカウンタの分周(または単発プリセット)出力CLK-OUTとしても設定できる。

タイマ・カウンタ部

項 目	
使用素子	NEC製μPD71054(プログラマブル・カウンタ):インテル製8253相当
カウンタ・ビット長	32ビット(16ビット×2本直列)、または16ビット // 各ダウンカウント//
カウンタ入力信号【注1】	内部クロック源(10MHz)、またはTTLレベル外部クロック(イベント)源。
カウンタ出力信号【注2】	TTLレベル単発、または連続分周(割り込み、またはポーリングで認識も可能)。
カウンタ機能	インターバルタイマ、単純計数、またはプリセット制御。
トリガ機能 【注2】	ゲート開閉はソフト(即)トリガ、またはTTLレベル外部トリガ入力で制御する。

共通部

項 目	
割り込み(任意)	クロック、またはトリガ入力(外部入力の場合はTTLレベル)で可能/要リソース取得。
I/Oアドレス	組み込み対象システムのプラグアンドプレイ機能により(連続した)8アドレス占有。
各デジタル入出力	TTL準拠(入力:【注1】、出力:【注2】)
基板寸法	PCIショートサイズ(174.3mm)×(98.4mm)/突出部・カードエッジ部を含まず。
動作環境	周囲温度:0~+40(結露しないこと)、保存温度:-10~+80(結露しないこと)
付属品	入出力プラグ(1個/ハンダ付け用)、CDROM(ソフト、取扱説明書PDFファイル入り)
電源消費(+5V)	0.5A

【注1】 デジタル入力素子 = 74LS244 / プルアップ抵抗10K 実装。

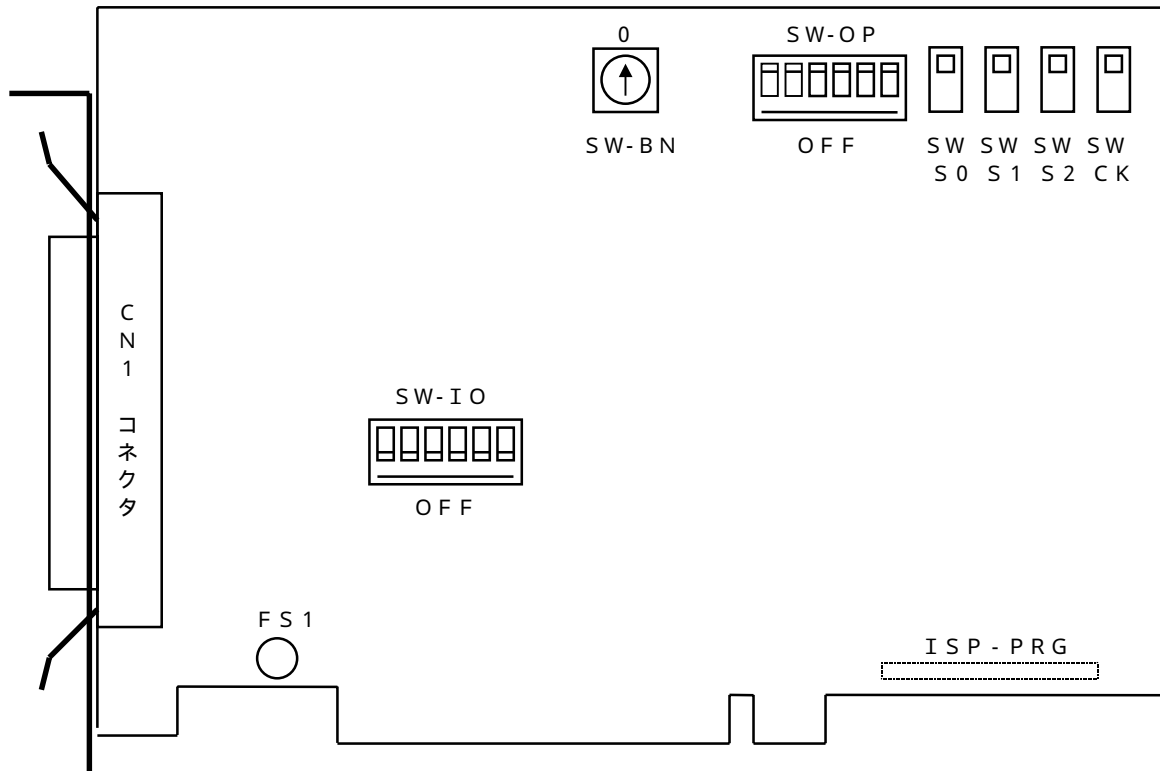
$$\begin{aligned}
 V_{IH} &= \min 2.0\text{V} \\
 V_{IL} &= \max 0.8\text{V} \\
 I_{IH} &= \max 20\mu\text{A} \text{ (at } V_{IH} = 2.7\text{V)} \\
 I_{IL} &= \max -200\mu\text{A} \text{ (at } V_{IL} = 0.4\text{V)}
 \end{aligned}$$

【注2】 デジタル出力素子 = 74FCT244E / プルアップ抵抗10K 実装。

$$\begin{aligned}
 V_{OH} &= \min 2.4\text{V} \text{ (at } I_{OH} = -15\text{mA)} \\
 V_{OL} &= \max 0.55\text{V} \text{ (at } I_{OL} = 48\text{mA)}
 \end{aligned}$$

1-2. ボード上の設定

図 1 - 2 A . ボード上の部品配置



CN 1 : デジタル入出力コネクタ (50 ピン・アンフェノール) / 1 - 4 項

SW - I/O : 入出力選択・設定スイッチ【出荷時：全て入力側 = OFF】/ 2 - 1 項

SW - OP : 汎用デジタル出力論理選択スイッチ【出荷時：全て正論理側 = ON】/ 2 - 1 項

—— 特定出力ビットの切り替えスイッチ ——

SW - CK	: 汎用出力 (Q27) / クロック出力 (CLK-OUT)	選択スイッチ
SW - S2	: 汎用出力 (Q26) / ポート 2 ストロープ出力 (STB2)	選択スイッチ
SW - S1	: 汎用出力 (Q25) / ポート 1 ストロープ出力 (STB1)	選択スイッチ
SW - S0	: 汎用出力 (Q24) / ポート 0 ストロープ出力 (STB0)	選択スイッチ

—— 【出荷時：全て汎用出力側】 / 2 - 1 項 ——

SW - BN : ボード番号設定スイッチ【出荷時：0】/ 3 - 8 項

FS 1 : + 5 v 電源出力保護ヒューズ (FRPU - 1.0 A : 浜井電球製) / 回路図

ISP - PRG : 保守用 (出荷時：未実装)

1-3. 入出力コネクタ・ピン接続

本機の信号入出力には50ピンのアンフェノール型コネクタが使用されています。

ボード側コネクタ： 57AE40500-21A

適合プラグ： 57-30500（ハンダ付け用／標準添付）

図1-3A. 信号入出力コネクタ（CN1）ピン接続

信号内容	信号名	ピン番号	ピン番号	信号名	信号内容
データ入力／出力 00	D00 / Q00	1	26	D G	デジタルコモン
データ入力／出力 01	D01 / Q01	2	27	D G	" "
データ入力／出力 02	D02 / Q02	3	28	D G	" "
データ入力／出力 03	D03 / Q03	4	29	D G	" "
データ入力／出力 04	D04 / Q04	5	30	D G	" "
データ入力／出力 05	D05 / Q05	6	31	D G	" "
データ入力／出力 06	D06 / Q06	7	32	D G	" "
データ入力／出力 07	D07 / Q07	8	33	D G	" "
データ入力／出力 10	D10 / Q10	9	34	D G	" "
データ入力／出力 11	D11 / Q11	10	35	D G	" "
データ入力／出力 12	D12 / Q12	11	36	D G	" "
データ入力／出力 13	D13 / Q13	12	37	D G	" "
データ入力／出力 14	D14 / Q14	13	38	D G	" "
データ入力／出力 15	D15 / Q15	14	39	D G	" "
データ入力／出力 16	D16 / Q16	15	40	D G	" "
データ入力／出力 17	D17 / Q17	16	41	D G	" "
データ入力／出力 20	D20 / Q20	17	42	D G	" "
データ入力／出力 21	D21 / Q21	18	43	D G	" "
データ入力／出力 22	D22 (TRG- IN) / Q22	19	44	D G	" "
データ入力／出力 23	D23 (CLK- IN) / Q23	20	45	D G	" "
データ入力／出力 24	D24 / Q24 (STB-0)	21	46	D G	" "
データ入力／出力 25	D25 / Q25 (STB-1)	22	47	D G	" "
データ入力／出力 26	D26 / Q26 (STB-2)	23	48	D G	" "
データ入力／出力 27	D27 / Q27 (CLK-OUT)	24	49	D G	" "
+ 5 v 出力	+ 5 v	25	50	D G	" "

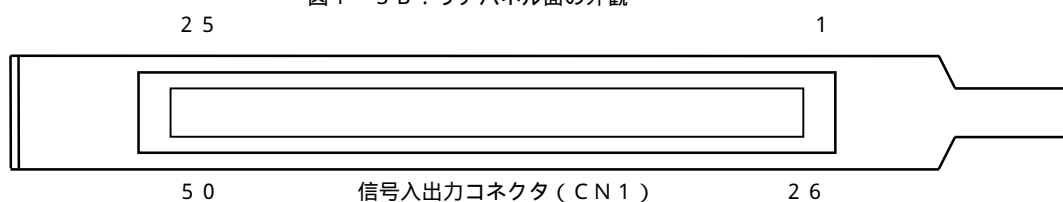
信号名 の命名は、

↑ 当ポートのビット番号（7～0）

↑ 当ポートのベースアドレスからのオフセット値（2，1，0）

↑ D：入力、Q：出力。

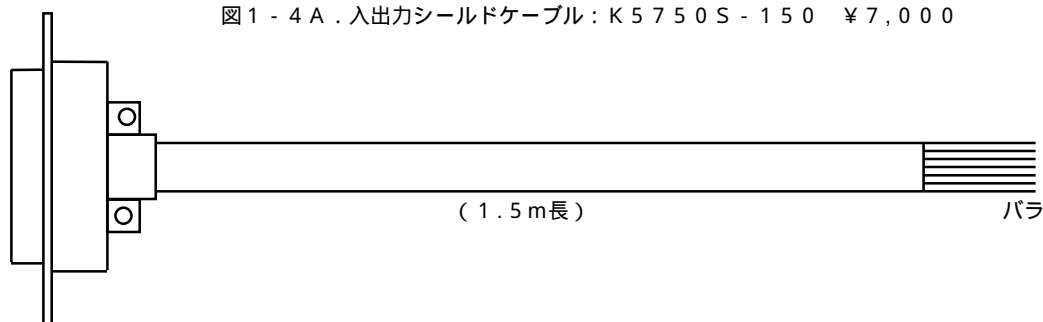
図1-3B. リアパネル面の外観



1-4. 入出力接続オプション

標準添付の信号入出力プラグ（50ピン／アンフェノール）は作業性が良いフルピッチ寸法のハンダ付け用ですから、お手元で簡単に接続できます。なおオプションで1.5m長のシールドケーブルも用意されています。

図1-4A. 入出力シールドケーブル：K5750S-150 ￥7,000



CA50-SST： 両端に50ピン・アンフェノール・コネクタを接続した1m長のケーブルと小基板上に実装された50ピン端子台のセットです。
 ￥26,000

図1-4B. 端子台ケーブル・キット

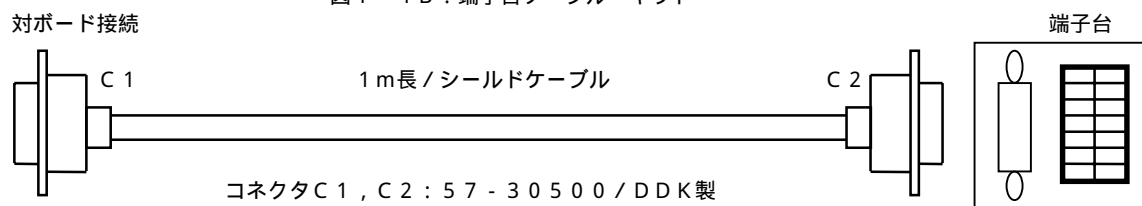
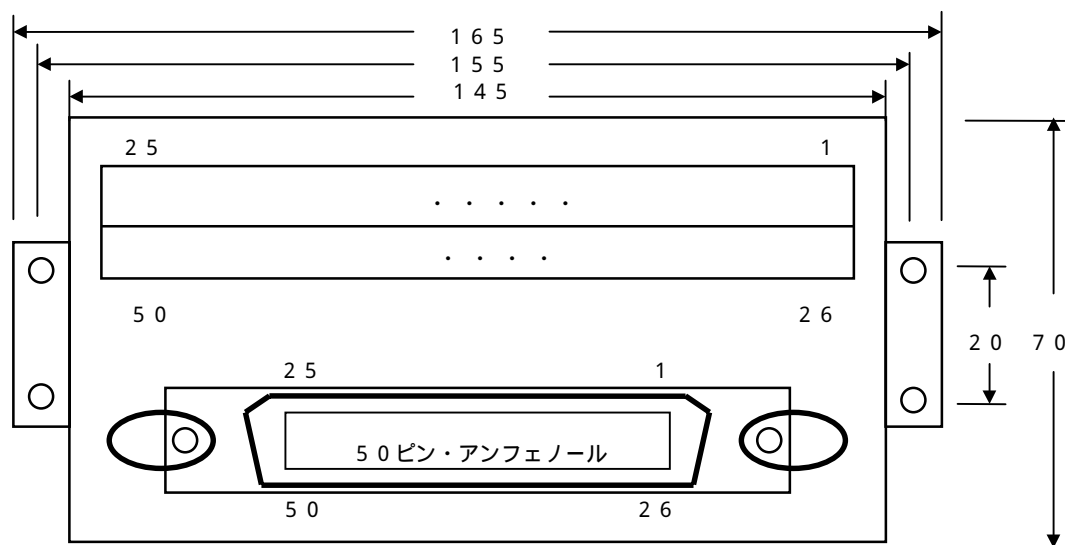


図1-4C. CA50-SSTセットの端子台



型式名：RS-AM 50B【ワイドミュラ - 製】

端子台：ネジ止め式

基板寸法：145W × 70D × 56H

D I N レール装着用プラスチック製テーブル付 / ネジ止め固定用 L 金具付（上図の左右に記す）

1-5. ボードのインストール

本製品はプラグアンドプレイに対応した P C I ボードです。

御使用に先立ち、組み込むパソコンシステムにインストール（認識・リソース割り当て）される必要があります。この作業はシステムを上げたとき（電源投入直後）に自動実行されます。

準備

本ボード上の諸設定は出荷時の状態（1 - 2 項）とします。

パソコン本体または拡張 I / O ボックスの電源を切った状態でカバーを外し、任意の拡張（P C I バス）I / O スロットに本ボードを無理なく押し入れ装着します。注意することは、

パソコン本体または拡張 I / O ボックスの電源を必ず切っておく。電源を入れたまま本ボードを抜き差しすることは双方の故障原因となります。

本ボードのカードエッジ（金メッキ端子）に手を触れないこと。手を触れると、（油脂成分の付着等により）接触不良の原因となることがあります。もし、触れてしまった場合はアルコール等で拭き清めてください。

本ボード上 R O M 内のコンフィギュレーション情報

Vendor I D : 1 3 F D H（インタフェース素子の製造者 I D）【注 1】
 Device I D : 0 1 0 6 H（インタフェース素子自体の I D）【注 1】
 Subsystem Vendor I D : 1 3 F D H（ボード製造者 = マイクロサイエンス社の I D）
 Subsystem I D : 0 1 0 6 H（本ボード D I O - 2 7 0 P C I 自体の I D）
 Class Code : 1 1 0 0 0 0 H（本ボードの適合する分類コード）

リソース要求： I / O アドレス：連続した複数アドレス。（ボードにより異なる）
 割り込み：デフォルトでは不要求。【注 2】
 バスマスタ：機能なし（不要求）。

【注 1】 Vendor I D / Device I D は本来、インタフェース素子メーカ / 素子自体を特定する I D ですが、本ボードで使用している素子は汎用品として多数の他社製品にも使用されており、（98/04/01）現在パソコンのプラグアンドプレイでは Vendor I D と Device I D だけでボードを認識する機種があるので（混乱を避けるために）当社 I D を記してあります。

【注 2】 割り込みを使用する場合：本ボード上の R O M に書き込まれているデフォルト（初期）のコンフィギュレーション情報では割り込みリソースを要求しません。もし要求したときに空きが無く拒否されると I / O アドレスの割り当ても受けられず、認識不能状態になる恐れがあるからです。割り込みを利用したいときは以下の手順を踏んでください。

本ボードを最初はデフォルト（初期）設定のままインストールし、システムから認識できる状態にしてください。

現在のシステムが使用しているリソース情報を調査してください。割り込みに空がある場合は（当社提供のユーティリティ：c f 9 0 5 0 で）本ボード上のコンフィギュレーション情報（R O M）を割り込みリソースを要求するように修正して、一旦終了・電源を切ります。（パソコン電源部保護のため 1 分以上の後）、再度電源投入するとプラグアンドプレイで割り込みリソースが割り当てられます。

割り込みリソースに空きが無い場合は最後の手段として、既に他デバイスに割り当てられている割り込みリソースを共有する方法も考えられますが、他デバイスの動作にも影響する恐れがあるため、現時点では当社のサポート対象外としています。

インストール (1) : W I N D O W S 9 5 の場合。 (W I N D O W S 9 8 / M E も同様)

《ボードのインストール》

パソコンシステムの電源を投入するとW I N D O W S 9 x が立上り、このとき新ハードウェア (本ボード) が初めて検出された時は対応ドライバの指定を求めてきます。

オリジナルのW I N D O W S 9 5 では、

[新しいハードウェアが検出されました / 必要なソフトウェアをインストールしています] に続くダイアログボックスのデフォルトは [ハードウェアの製造元が提供するドライバ] となっていますから、添付の [ボードインストール・ディスク] を挿入、ウィザードに従って (ディスクがF D の場合は [a:¥win9x] フォルダから) 読み込ませてください。

(C D R O M の場合は適切なドライブ のフォルダ [:¥win9x] から)

ファイルのコピーで “ ms_pci.vxd ” が見つからないのメッセージが出たら、コピー元に同上記のフォルダを指定してください。

W I N D O W S 9 5 / O S R 2 バージョンでは、

デバイスドライバ・ウィザードが立上り、

[新しいハードウェアが検出されました。 / 必要なソフトウェアを探しています] に続いてドライバの検出過程ダイアログが現れますから、添付の [ボードインストール・ディスク] を挿入、ウィザードに従って (ディスクがF D の場合は [a:¥win9x] フォルダから) 読み込ませてください。 (C D R O M の場合は適切なドライブ のフォルダ [:¥win9x] から)

ファイルのコピーで “ ms_pci.vxd ” が見つからないのメッセージが出たら、コピー元に同上記のフォルダを指定してください。

これで本ボードの情報がW I N D O W S 9 x のレジストリに登録されました。

《割り当てリソースの調査》

W I N D O W S 9 x の【スタート】メニューから 【設定】 【コントロールパネル】
【システム】 【デバイスマネージャ】 【M S C I E N C E】 【D I O - 2 7 0 P C I】
【プロパティ】 【リソース】で調べます。

《本ボード専用ドライバ / D L L のインストール》 : 通常はこれを御利用ください。

本ボードの基本機能を関数化したものです。 インストール方法は第 6 章 (6 - 2 項) 参照。

《汎用ドライバ / D L L のインストール》 : 前記の専用ドライバ / D L L ユーザには不要です。

ボードに依存しない単純 I / O 実行用です。 自作ドライバの素材に利用できます。

W I N D O W S 9 x では I / O ポートの読み書きをデバイスドライバを使用せず、D L L で直接実行できますから (その方が普通です。) 、割り込みを使用する場合に限って当社の用意する “ 割り込み用の汎用デバイスドライバ ” を利用してください。

インストーラはありません。 手作業で適切なフォルダにコピーしてください。

汎用ドライバ類の所在は、ドライバ本体 : W I N 9 x ¥ v x d ¥ p t a 9 5 _ 0 . v x d

汎用の D L L : W I N 9 x ¥ D L L ¥ a c c s _ 9 5 . d l l

ドライバ説明 : W I N 9 x ¥ D O C ¥ r e a d m e . t x t

(C D R O M の場合) ¥ I N S T A L L ¥ D r i v e r ¥ W i n 9 x です。

コピー先は : D L L は W I N D O W S 9 x のフォルダに、V X D は W I N D O W S 9 x のシステムフォルダです。

インストール (2) : **W I N D O W S - N T** (4.0) の場合。

各作業は必要により **Administrator レベル**で行ってください。

《ボードのインストール》

パソコンシステムの電源を投入するとプラグアンドプレイが自動実行されます。

ソフト的には新ボードの装着されたスロットとボード情報が認識され、リソースの割り当てが自動実行されます。この過程は電源投入 (ハードウェア・リセット) の毎に実行されますから、ハードウェアの構成が変化すると割り当てられるリソースが変化することも有ります。

~~【ここまではW I N D O W S 9 5 と同様です。】~~

この後、ドライバ類の組み込みが実行され、最後にW I N D O W S - N T が立上りますが、N T (4.0) のレジストリはプラグアンドプレイに対応していないため、これで終わりです。

《本ボード専用ドライバ / D L L のインストール》 : 通常はこれを御利用ください。

本ボードの基本機能を関数化したものです。インストール方法は第 6 章 (6 - 2 項) 参照。

《汎用ドライバ & ユーティリティのインストール》 : 専用ドライバ / D L L ユーザには不要です。

ボードに依存しない単純 I / O 実行用です。自作ドライバの素材に利用できます。

W I N D O W S - N T では I / O ポートの読み書きも割り込み処理にもデバイスドライバが必要です。本ドライバは最大 1 6 枚のボード (各複数 I / O アドレスおよび専用割込 1 本) を制御することのできる**汎用デバイスドライバ**です。

インストールは添付のインストーラで行いますが、このとき同時にドライバの設定ユーティリティ、(プラグアンドプレイで自動設定された) リソースの調査ユーティリティ、さらにサンプルプログラムもインストールされます。

汎用ドライバ類の所在は、インストーラ : W i n N T ¥ S e t u p . e x e
 ドライバ本体 : W i n N T ¥ S y s ¥ N t P t a _ ? . s y s
 汎用の D L L : W i n N T ¥ D L L ¥ P o r t _ n t . d l l
 ドライバ設定ユーティリティ : W i n N T ¥ D o c ¥ R s _ r e g . e x e
 リソース調査ユーティリティ : W i n N T ¥ D o c ¥ P C I a d r . e x e
 説明ファイル : W i n N T ¥ D o c ¥ R e a d m e . t x t

(C D R O M の場合) ¥ I N S T A L L ¥ D r i v e r ¥ W i n N T です。

【注 1】 ? = 0 ~ 1 5

【注 2】 ドライバと D L L は無指定で N T 所定のフォルダにインストールされますが、ユーティリティとサンプルプログラムは前もってインストール先のフォルダを用意しておき、インストール実行時に指定します。

リソースの調査 / 汎用デバイスドライバの設定

当社製 P C I ボードのリソース (アドレス / 割り込み) 割り当て・占有状態を調査するユーティリティ P C I a d r を使用して、本ボードの (プラグアンドプレイで設定された) I / O アドレス・割り込みレベル情報を取得できます。この情報にもとずいてデバイスドライバの設定ユーティリティ (R s _ r e g) でデバイスドライバを設定します。

使用方法是同一フォルダ内の説明テキストファイルを御覧ください。

インストール (3) : **W I N D O W S 2 0 0 0**の場合。

W I N D O W S 2000 は N T 4.0 の上位バージョンですが、プラグアンドプレイ機能を持つため、本ボード装着直後のインストール作業に W I N D O W S 2 0 0 0 対応のインストールディスク (当社製 : F D なら / v r 2 .00 以降、 C D R O M なら 2000-08 版以降) が必要です。

添付の C D R O M、または当社ホームページ www.microscience.co.jp の <ダウンロード> アイコン以下で入手できるビジュアルな手順書も併せて参照し、注意深く行ってください。

各作業は必要により **Administrator レベル**で行ってください。

《ボードのインストール》

パソコンシステムの電源を投入すると W I N D O W S 2000 が立上り、このとき新ハードウェア (本ボード) が初めて検出された時は対応ドライバの指定を求めてきます。

新しいハードウェアの検出ウィザードが立上り、
[新しいハードウェアが検出されました。 / 必要なソフトウェアを探しています] に続いてドライバの検出過程ダイアログが現れますから、添付の [ボードインストール・ディスク] を挿入し、ウィザードに従って (ディスクが F D の場合は [a:¥win2K] フォルダから) 読み込ませてください。

(C D R O M < 2000-08 版以降 > の場合は適切なドライブ のフォルダ [:¥win2K] から)

ファイルのコピーで “ dms_pci.sys ” が見つからないのメッセージが出たら、コピー元に同上記のフォルダを指定してください。

これで本ボードの情報が W I N D O W S 2000 のレジストリに登録されました。

- (1) インストールされたドライバ “ **DMS__PCI.SYS** ” は、
当社製各 P C I ボード (複数可能) に共通使用できる W I N D O W S 2 0 0 0 / X P 用の WDMドライバです。

インストール元 : ボードインストールディスク。

インストール先 : ¥ W I N D O W S ¥ S Y S T E M 3 2 ¥ D R I V E R S

- (2) 御利用に先立ち、4 - 1 項に従い各種ソフトウェアのインストール作業を行って下さい。
(専用インストーラによる解凍・展開)

インストール元 : 添付の C D R O M。

インストール先 : ¥ M S C I E N C E 以下。

- (3) その後、利用する関数 D L L を手作業で所定のフォルダにコピーする必要があります。
本ボード専用のハンドラ関数 D L L (推奨) から使用する場合は 6 - 3 項を、また当社製全 P C I ボード (複数可) 共通に利用できる汎用単純入出力関数 D L L から利用する場合は 4 - 2 項を御覧ください。

コピー元 : ¥ M S C I E N C E 以下。

コピー先 : ¥ W I N D O W S ¥ S Y S T E M 3 2

以後、アプリケーションからの利用が可能になります。

《割り当てリソースの調査》

W I N D O W S 2000 の【スタート】メニューから 【設定】 【コントロールパネル】
【システム】 【ハードウェア】 【デバイスマネージャ】 【M S C I E N C E】
【ボード名】 【プロパティ】 【リソース】で調べます。

インストール (4) (W I N D O W S - X P の場合)

ボード装着直後の作業にはW I N D O W S 2 0 0 0用のインストールディスクが必要です。
基本的な手順は前ページに記したW I N D O W S 2 0 0 0の場合と同様ですが、
W I N D O W S - X Pのウィザードは間違い易い表現が多いので作業には**注意が必要です**。
添付のC D R O M、または当社ホームページwww.microscience.co.jpの<ダウンロード>
アイコン以下で入手できるビジュアルな手順書も併せて参照し、注意深く行ってください。

《手順》----- オリジナルX Pの場合。S P 2の場合はビジュアルな手順書参照。

パソコンシステムの電源を投入するとW I N D O W S が立上り、このとき新ハードウェア
(本ボード)が初めて検出された時は対応ドライバの指定を求めてきます。

- (1) 新しいハードウェアの検出ウィザードの開始。 / ダイアログ /
 <ハードウェアに付属のインストールC D、ディスクがある場合は挿入してください>
 と表示されますが、ここでは添付のC D R O Mを**未だ挿入しないでください**。
 下段に表示されている<インストール方法>選択肢ラジオボタン をデフォルトから
 <一覧または特定の場所からインストールする>に変更して【次へ】をクリックします。
- (2) 検索とインストールのオプションを選んでください。 / ダイアログ /
 デフォルトの< 次の場所で最適のドライバを検索する>チェックボックスを外し、
 < 次の場所を含める>のみをチェック、ここで添付のC D R O Mを挿入すると、
- (3) 自動再生 / ダイアログ / が登場してサーチを始めますが、
 これは即、【キャンセル】クリックしてください。
- さらに、
- (4) この種類のファイルのディスクを挿入したり、デバイスに接続したりするたびに
 W I N D O W S が自動的に実行する動作を選択できます。 / ダイアログ / が登場したら
 これも【キャンセル】クリックします。
- これで(2)の / ダイアログ / に戻りますから、
- (5) < 次の場所を含める>を指定するためのテキストボックスを正しく埋めるために
 【参照】ボタンをクリックします。
- (6) フォルダの参照< ハードウェアのドライバを含むフォルダを選んでください>
 / ダイアログ / が開きますから、
 < C D R O Mアイコン> < 0 _ ボードインストール> < W I N 2 K>と指定して
 【O K】をクリックするとインストールが実行されます。

これで本ボードの情報がW I N D O W S のレジストリに登録されました。

以下は前ページに記したW I N D O W S 2 0 0 0と同様です。
御利用に先立ち、4 - 1 項に従い各種ソフトウェアのインストール作業を行って下さい。

【注】操作ミス等でボードインストールが正しく実行されなかった場合は、
W i n d o w s X Pはボードインストール作業直前の状態を記憶しているので、
一旦終了・電源を落としてボードを外し、再立ち上げの後、
W I N D O W S の【スタート】から【ヘルプとサポート】を選択し、
 < ヘルプとサポートセンター>ダイアログ中の
 < コンピュータへの変更をシステムの復元で元に戻す>機能で
 ボードインストールをやり直すことのできる元の状態に戻すことができます。

1-6. 動作確認・試運転

以下の手順で試運転してください。動作に不具合があるときは1 - 2項に記されたボード上の設定を確認してください。それでも不明なときは本書巻末に添付の【Q & Aフォーム】にシステム情報を御記入のうえ当社技術部までFAXしてください。迅速に应答する体制となっております。なおTELいただく場合も客観情報の整理・評価は問題解決のスピードアップにつながりますから事前にFAXしてください。

本項で示す動作確認プログラムはMS-DOS、またはWINDOWS 9x・MEのDOS窓で使用するものです。WINDOWS NT(4.0)、WINDOWS 2000/XPでの動作確認は本ボード専用の関数DLL/ドライバを使用したサンプルを御利用ください。(第6章)

【注意】PCIバスコネクタ(パソコン側)は消耗が速いので、動作確認・設定変更などでのボード抜き差しは数回以内に抑えてください。

== 準備 ==

本ボード上の諸設定は出荷時の状態(1 - 2項)とします。

1 - 5項に従って本ボードをインストールし、ユーティリティ等で割り当てられたリソース(I/Oアドレス)を調べる。

ボード上のスイッチで入出力設定を全て出力【OUTPUT】側に設定します。

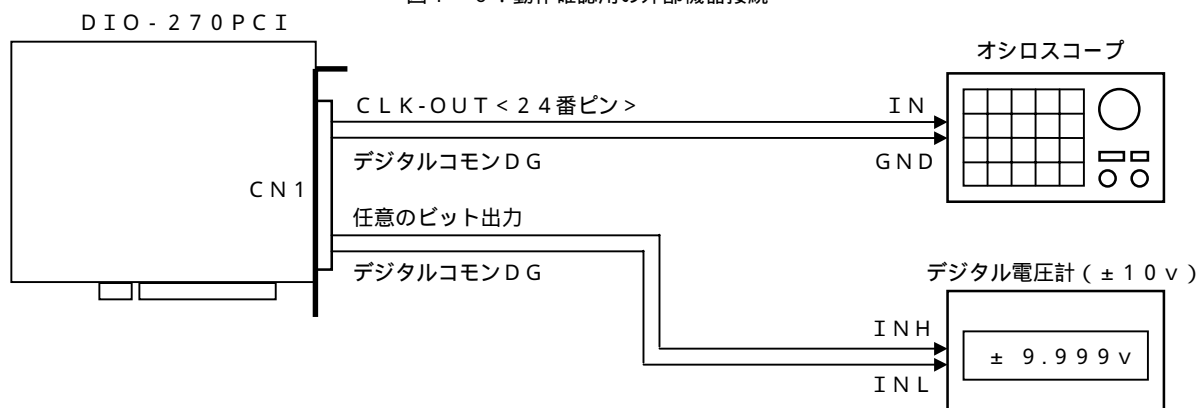
また同時に、カウンタの動作も確認するときは出力【Q27(CLK-OUT)】をボード上のスイッチで(CLK-OUT)側に設定しておきます。

これで本プログラムから任意に出力した各ビットTTL出力をオシロスコープやデジタル電圧計で確認することができます。なお出力に設定されたビットは出力ドライバがONになるということで、本ボードの入力にも接続されたままですから読み返すことができます。

また【CLK-OUT】に出力設定している場合は内部クロック源10MHzを指定値で分周したTTLレベルのクロック信号が出力されますからオシロスコープで観測してください。

以上で準備完了です。電源投入順序は全機器同時、または外部機器を先にパソコン本体を最後に行います。電源切断は逆順序です。

図1 - 6 . 動作確認用の外部機器接続



== 運 転 == 試運転・動作確認用プログラム “ 2 7 0 Q B 1 ” を使用します。
本プログラムはMS - DOS版です。御使用に先立ち、添付のソフトウェアをインストール（4 - 1項）しておく必要があります。また、当プログラムのソース（Quick-Basic）も同名（拡張子：BAS）で添付されています。

なお “ 2 7 0 Q B 1 . E X E ” は日本語モードでは正常な表示ができないので、事前に英語モードに切り替えてから “ 2 7 0 Q B 1 . E X E ” を呼ぶ “ 2 7 0 Q B 1 . C O M ” を使用してください。

当プログラムでは割り込みを使用していません。

テストシステムの電源を投入し、MS - DOSを立ち上げます。

試運転・動作確認用プログラム “ 2 7 0 Q B 1 ” を読み込み、実行します。
(W I N D O W S 9 x ・ M E の D O S 窓で動作可能、N T ・ 2 0 0 0 ・ X P では不可)

I / O ベースアドレス（割付けられたアドレス範囲の最下位値）を16進コード4桁で入力します。

内部クロック源10MHzに対する分周比を整数で入力します。

出力【Q27（CLK-OUT）】をボード上のスイッチで（CLK-OUT）側に設定している場合は、例えば10なら【CLK-OUT】出力には1MHzの矩形波が現れます。

デジタル出力ビット・パターン（8ビット×3ポート分）を16進コードで指定すると各出力ビットが更新され、次の更新まで保持されます。

また出力に設定されたビット（ここでは全ビット）は出力ドライバがONになるということで、本ボードの入力にも接続されたままですから、これを読み返して表示します。

但し、前項のように最上位ビットを【CLK-OUT】に設定していると、同ポートだけはHEX表示（2桁）の上位桁に影響が現れます。

第2章. 信号入出力

2-1. 汎用デジタル入出力

設定・構造

合計24ビット（8ビット×3ポート構成：ポート2，1，0）の入出力端子はボード上のスイッチ【SW - IO】により4ビット単位で入力、または出力に設定することができます。

出力論理はスイッチ【SW - OP】により同様に4ビット単位で設定することができます。

なお、出力に設定されたビットも入力に接続されたままですからソフト上で読み返すことができます。

最上位ポート（ポート2）に限り特定ビットを次の機能に設定することができます。

出力Q27：クロック出力CLK - OUT（カウンタ出力） / スイッチ【SW - CK】

出力Q26：ストローブ出力STB2（出力更新タイミング） / スイッチ【SW - S2】

出力Q25：ストローブ出力STB1（出力更新タイミング） / スイッチ【SW - S1】

出力Q24：ストローブ出力STB0（出力更新タイミング） / スイッチ【SW - S0】

入力D23：外部クロック入力CLK - IN（カウンタの計数対象） / ソフト

入力D22：外部トリガ入力TRG - IN（カウンタのゲート開閉機能） / ソフト

図2 - 1 A . 汎用デジタル入出力構造

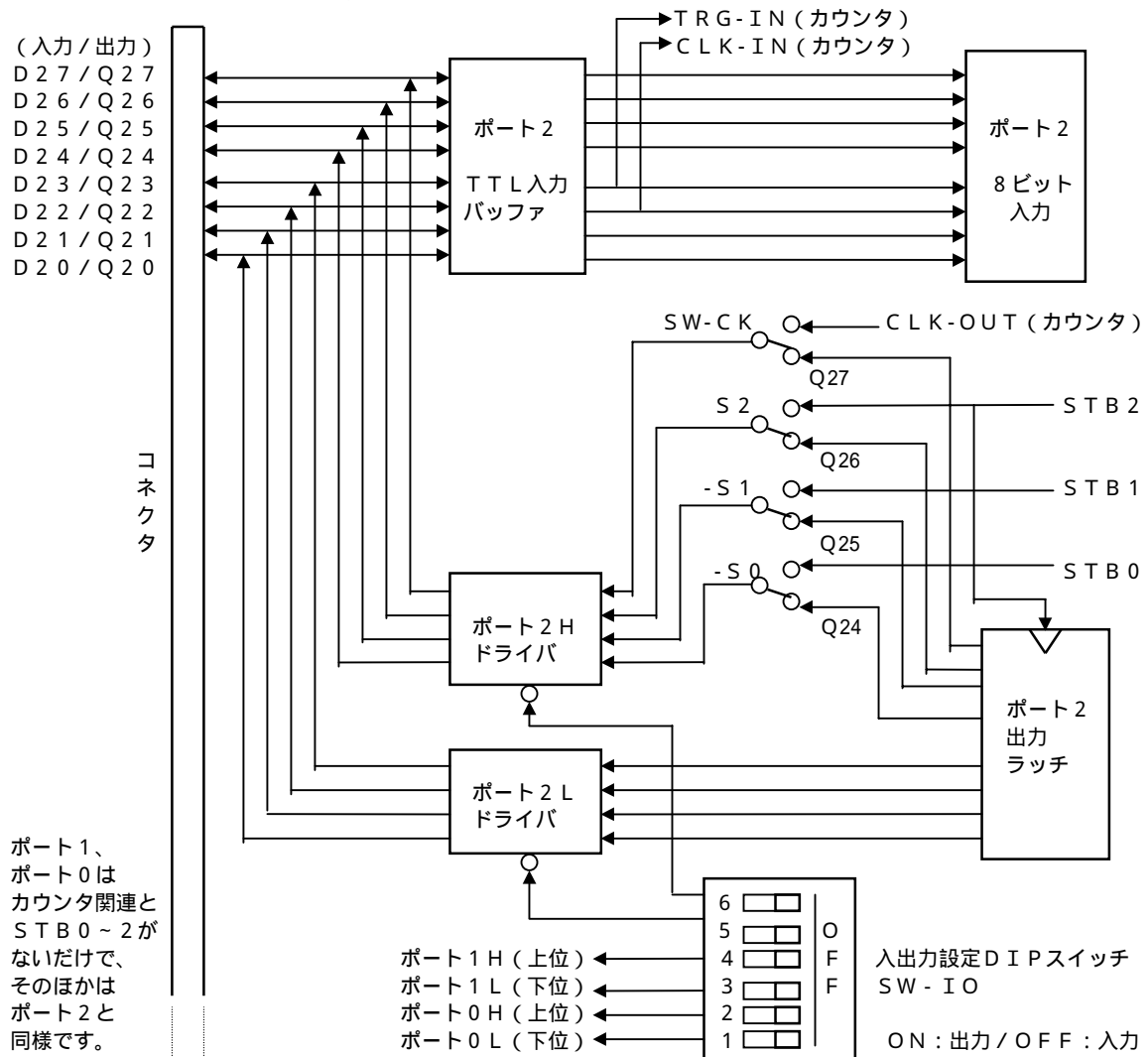


図2-1B: 汎用デジタル入出力構造 (続き)

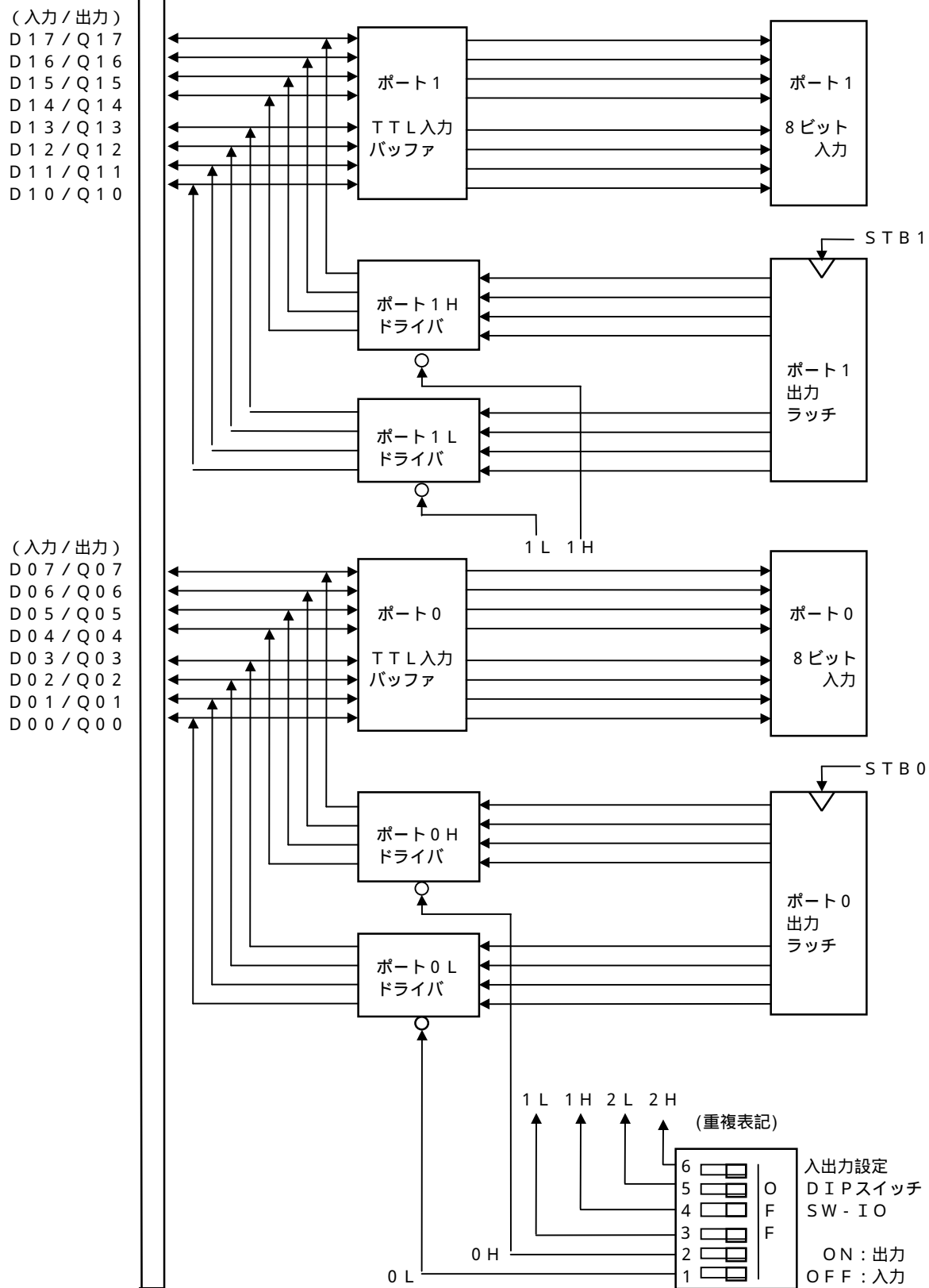
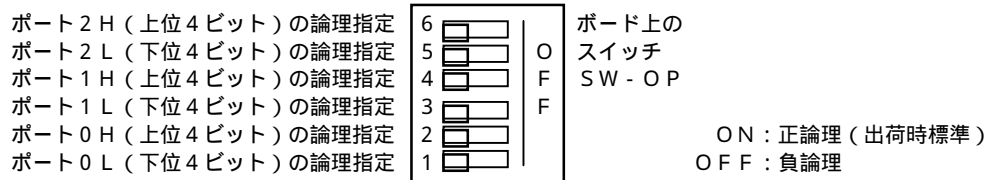
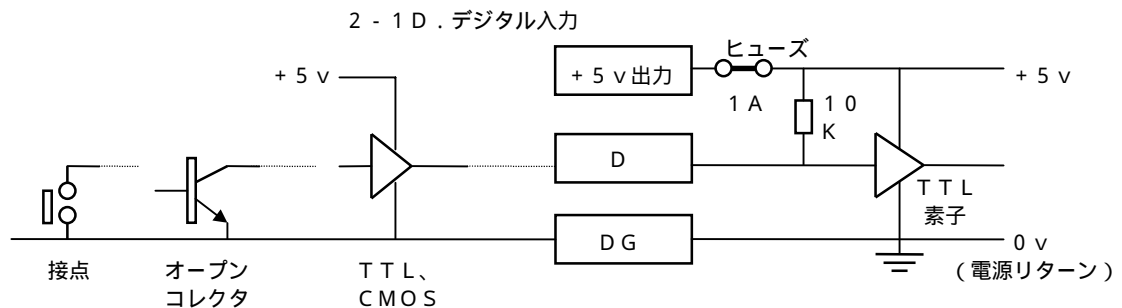


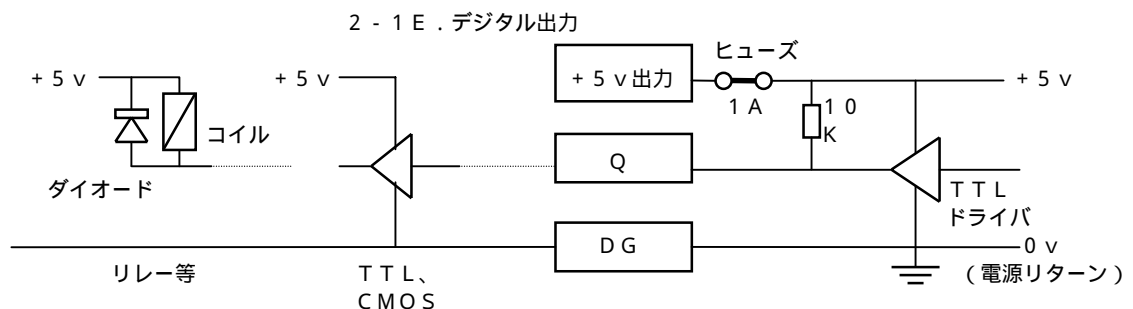
図2-1C. 出力論理選択



入力回路 : プルアップされたTTL入力です。
TTL出力、オープンコレクタ、接点などを接続することができます。



出力回路 : 最大48mAのSINK電流駆動能力を持つTTLドライバ出力です。
各種5Vロジック (TTL/CMOS) 入力、
5V電源使用の小型リレーなどを直接接続・駆動することができます。



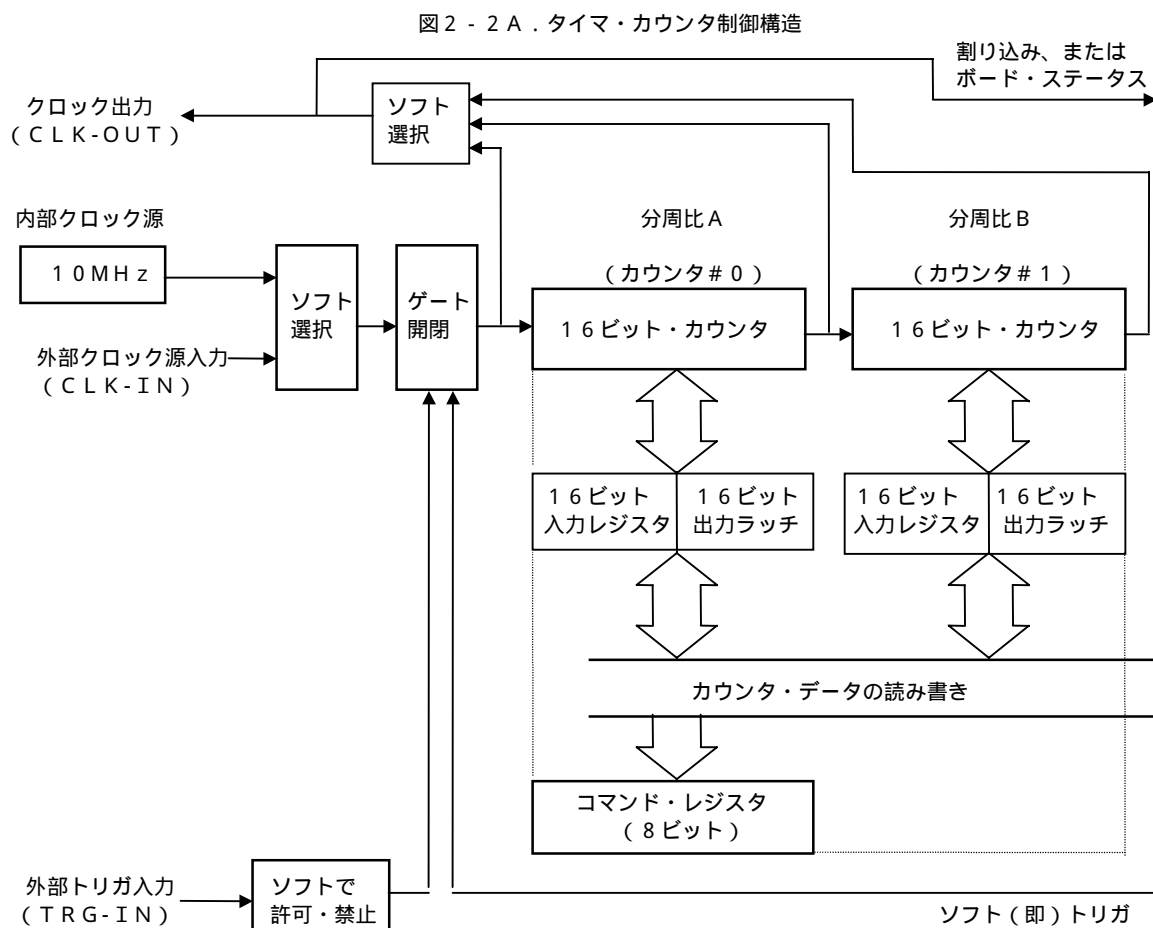
【注1】 汎用デジタル出力に設定されたビットの論理はボード上のスイッチ (SW-OP) により (4ビット単位で) 任意に設定することができます。

標準出荷時 : 全ビットは入力に設定されていますが、スイッチSW-IOで出力に設定した場合はTTLレベル・正論理 (電源投入直後 = 0 = LOW)

【注2】 図2-1E左端に記すような誘導性負荷 (リレー等) を駆動するときは、必ず逆電圧保護回路 (ダイオード等) を挿入してください。 無対処の場合、本ボード側出力素子破損の原因になります。

2-2. タイマ・カウンタ制御構造

内部（10MHz）、または外部（TTL）入力を計数するクロック源としてソフト選択し、16ビット、または32ビット（16ビット×2本直列接続）のプリセッタブル・バイナリ・カウンタで連続分周、または単発プリセット出力することができます。このカウンタ出力はボード・ステータスとしてポーリング（監視 / Read Clear）できるほか、割り込み源、および外部へのTTLレベル出力（クロック出力CLK-OUT）とすることもできます。



カウンタ素子： NEC製μPD-71054（インテル製8253相当）です。
（点線内） 内蔵の16ビット・カウンタ3本のうち2本（#0，#1）だけを利用できます。

クロック源： 内部10MHz、または外部クロック源入力CLK-IN（=汎用デジタル入力D23）をソフト選択します。外部クロック源入力利用の場合は有効エッジもソフト指定です。

トリガ機能： ソフト、または外部トリガ入力TRG-IN（=汎用デジタル入力D22）で制御します。
（ゲート開閉） ソフトによる直接の制御は指定ビットのセット（=1）/リセット（=0）で行います。
外部トリガ入力利用の場合はエッジ動作、またはレベル動作をソフト指定できます。
エッジ動作指定のときはソフト上で有効エッジを指定・外部トリガ許可すると外部トリガ入力TRG-INの指定エッジでカウンタのゲートが開きます。
レベル動作指定のときはソフト上で有効レベルを指定・外部トリガ許可すると外部トリガ入力TRG-INの指定レベル期間中だけカウンタのゲートが開きます。

クロック出力： カウンタの出力（モード制御により連続分周、または単発プリセット出力）はボード上のスイッチSW-SC、およびSW-IOの設定で外部に出力（CLK-OUT/Q27）だけでなく、ボードステータスとしてポーリング（監視）、および割り込み源としても利用することができます。

本ボードではプログラマブルカウンタ素子（NEC製μPD71054）を特定モードで動作させることを想定しています。具体的な制御データ設定、および計数値の読み書きについては【3-5】、およびサンプルプログラムを御参照ください。（基本動作はプリセッタブル・ダウンカウントです。）

連続分周動作

（タイマ専用）

指定入力（内・外クロック源）を指定値（分周比）で連続分周出力します。

総合分周比 = [分周比 A] × [分周比 B] …… カウンタ 2 本直列動作のとき
= [分周比 A] …………… カウンタ 1 本動作のとき

[分周比 A] = (1 / # 0 カウンタ設定値)

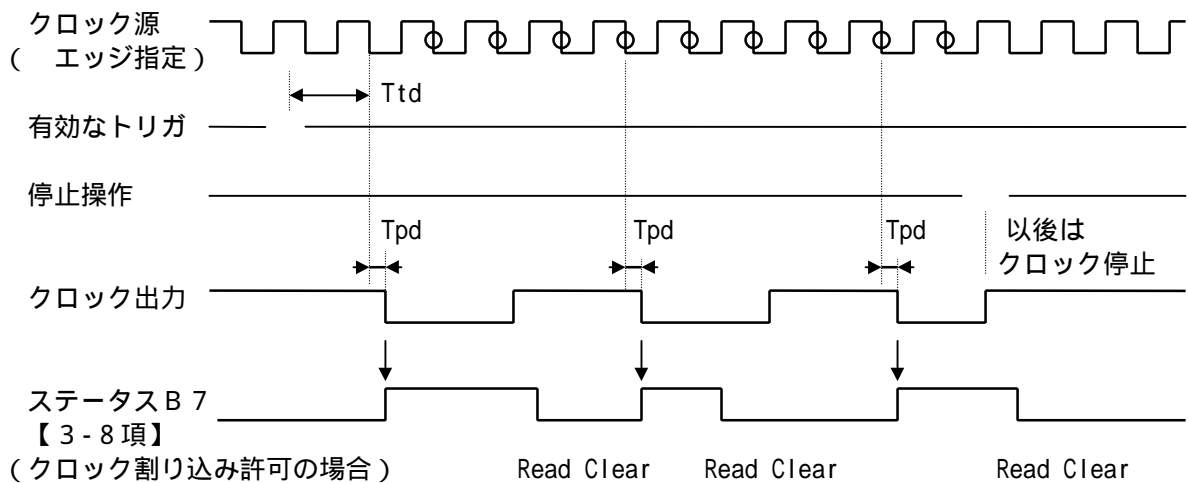
[分周比 B] = (1 / # 1 カウンタ設定値)

カウンタ # 0 , # 1 は各モード 3 を使用するので、その設定範囲は各々 2 ~ 6 5 5 3 5 になり、内部 1 0 M H z を使用したときの最大出力周期は、

[100ns] × [6 5 5 3 5] × [6 5 5 3 5] = 4 2 9 . 4 8 3 6 2 2 5 秒

なお本動作で使用するモード 3 は特殊な内部タイミングとなるため、**外部イベント数の計数には使用できません。**（読み出し計数値が無効。）

図 2 - 2 B . 連続分周動作 / 分周比 = 4 / (Q カウント)



《動作説明》 各カウンタ専用の入力レジスタに設定値を書き込み、クロック源を指定し、外部トリガ入力許可、またはソフトによる即トリガ操作を行います。

指定トリガが発生すると入力レジスタからカウンタにデータが自動ロードされ、入力ゲートが開き、計数（連続分周）動作を開始します。

計数が指定値に達する（= 0 になる）と再び入力レジスタからカウンタに同データが自動ロードされ、計数（連続分周）が間断なく続けられます。

この動作はトリガ禁止操作で停止します。

クロック源信号、および同入力の有効エッジはソフト指定。【3-6 項】

最初のクロック源信号受け付け遅れ $T_{td}(\max) = 1 \text{ クロック源周期} + 200 \text{ ns}$ 、
また有効クロック源信号からクロック出力までの遅れ $T_{pd}(\max) = 100 \text{ ns}$

クロック出力はハード出力だけでなく割り込み、またはポーリング検出によるソフト上の各種制御タイミングとしても利用できます。

プリセット動作

指定入力（内・外クロック源）を計数し、指定値に達したら停止します。
指定プリセット値 Pset は、

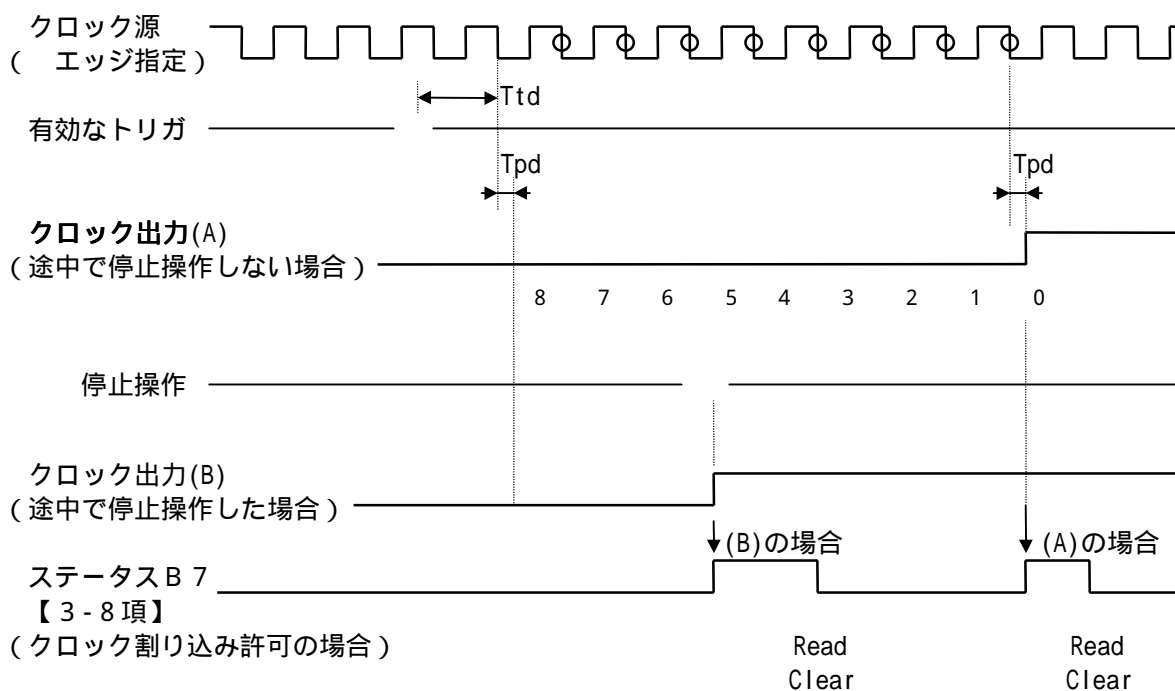
$$Pset = PA \times PB \cdots \cdots \text{カウンタ 2 本直列動作のとき} \\ = PA \cdots \cdots \text{カウンタ 1 本動作のとき}$$

$$PA = [\text{\# 0 カウンタ設定値}] \\ PB = [\text{\# 1 カウンタ設定値}]$$

なおカウンタ 2 本直列動作のとき、
カウンタ # 0 はモード 2（設定範囲：2 ～ 6 5 5 3 5）、
カウンタ # 1 はモード 0（設定範囲：1 ～ 6 5 5 3 5）で使します。

またカウンタ 1 本動作のとき、
カウンタ # 0 はモード 0（設定範囲：1 ～ 6 5 5 3 5）で使します。

図 2 - 2 C . 単発プリセット動作（ Q カウント）



上図は**プリセット値 = 8**の場合。

基本動作は前記（連続分周 / 図 2 - 2 B）同様ですが、計数が指定値に達する（= 0 になる）と再ロードは行われず停止するワンショット動作です。

クロック源信号、およびクロック入力の有効エッジはソフト指定。【 3 - 6 項】
最初のクロック源信号受け付け遅れ $T_{td}(\max) = 1 \text{ クロック源周期} + 200 \text{ ns}$ 、
また有効クロック源信号からクロック出力までの遅れ $T_{pd}(\max) = 100 \text{ ns}$

クロック出力はハード出力だけでなく割り込み、またはポーリング検出によるソフト上の各種制御タイミングとしても利用できます。

【注】 トリガ発生後、最初のクロック入力有効エッジは計数されません。
個数をカウントする場合のプリセット値は（目標個数 + 1）とします。
外部イベントに 1 対 1 で対応したいときはカウンタを使用せずに直接、ステータスや割り込みに反映させる方法を御利用ください。 / 3 - 6 項 /

第3章 . 制御・操作

基本操作

本機の運転・操作は各機能が割付け設定された制御レジスタのI/Oアドレスに対する入出力 (IN/OUT) 命令により行います。

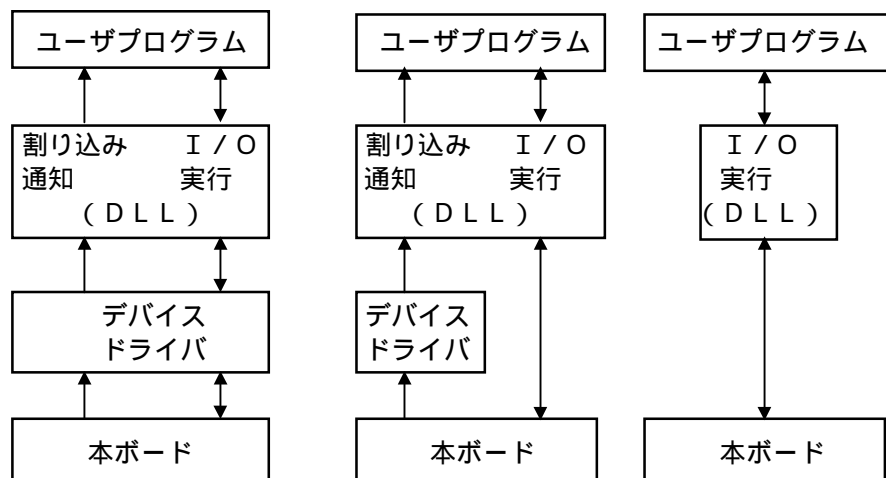
実用プログラムの作成

前第2章で制御構造を、また本章で各制御要素 (レジスタ) の定義を学習してから、第4章で示すサンプルプログラム・ソース (C、および BASIC) を見てください。

MS-DOS、WINDOWS 9x/ME/NT/2000/XP用 (本ボードに特化した) 基本機能ライブラリ & デバイスドライバと使用例が用意されています。 <第5章、第6章>

WINDOWS 9x/ME/NT/2000/XPの汎用I/O読み書きDLLもあります。
基本的には当DLLを使用してボード上の各レジスタを読み書きすることでもプログラミング可能です。 <デバイスドライバ：添付しています。 / 4 - 2項参照>

(WINDOWS NT/2000/XP の場合) (WINDOWS 9x・ME の場合) (WINDOWS 3.1 の場合)



3-1. 制御レジスタ I/O アドレス・マップ

表 3-1 に本ボード上の各制御レジスタ I/O アドレスを記します。
 表中の【BASE】はプラグアンドプレイで設定される I/O ベースアドレス値です。

表 3-1. 制御レジスタ I/O アドレス

I/O アドレス	IN/OUT	ポート / レジスタ名・機能	記載項、 ページ
【BASE】+ 7	IN	ボード制御部リセット	【3-2】、 25
	OUT	クロック、トリガ関連設定	【3-6】、 34
【BASE】+ 6	IN	未使用	
	OUT	カウンタ・コマンド・レジスタ書き込み	【3-5】、 28
【BASE】+ 5	IN	カウンタ # 1 データ読み出し	
	OUT	カウンタ # 1 データ書き込み	
【BASE】+ 4	IN	カウンタ # 0 データ読み出し	
	OUT	カウンタ # 0 データ書き込み	
【BASE】+ 3	IN	ボード・ステータス (& ボード番号)	【3-8】、 36
	OUT	割り込み制御レジスタ	【3-7】、 35
【BASE】+ 2	IN	汎用デジタル入力 (D27 ~ 20) / 現在値	【3-3】、 26 【3-4】、 27
	OUT	汎用デジタル出力 (Q27 ~ 20) / ラッチ	
【BASE】+ 1	IN	汎用デジタル入力 (D17 ~ 10) / 現在値	
	OUT	汎用デジタル出力 (Q17 ~ 10) / ラッチ	
【BASE】+ 0	IN	汎用デジタル入力 (D07 ~ 00) / 現在値	
	OUT	汎用デジタル出力 (Q07 ~ 00) / ラッチ	

【読み (IN) / 書き (OUT)】はパソコン側から見た方向。

全てのポートは 1 バイト。

制御操作の詳細

以下【3-2項】～【3-8項】に各制御レジスタの詳細を記します。
各ポートアドレス値は【3-1項】表3-1を御参照ください。

3-2 . ボード制御部リセット

```
rst = inp (BASE + 7) ; /* 制御部リセット操作 */
```

本ボード全体の制御部をリセットします。 当操作で読み込んだデータ (rst = 13) はボードIDです。 当操作は電源ON、またはパソコン本体のハードウェアリセットと同等の機能ですが汎用デジタル (ラッチ) 出力、カウンタ関連だけは変化せずに保持されます。

本ボード上の (カウンタを除く) 各制御レジスタを初期化する。
ボードステータスを初期化する。
汎用デジタル (ラッチ) 出力は保持されたまま。 (クリアされない。)

表3-2 . 【BASE + 7】入力ポートの構成

ビット	各ビットの機能・意味
B 7 B 6 B 5 B 4 B 3 B 2 B 1 B 0	DIO-270PCIのボードID = 13 (DH)

【注】ここで読み込まれるボードIDはPCIバス上のDEVICE IDとは無関係です。
(1-5項 . 参照)

3-3 . 汎用デジタル入力

```

D i 2 = i n p ( B A S E + 2 ) ; /* D i 2 : 2 xポート ( 現在値 ) 入力 */
D i 1 = i n p ( B A S E + 1 ) ; /* D i 1 : 1 xポート ( 現在値 ) 入力 */
D i 0 = i n p ( B A S E + 0 ) ; /* D i 0 : 0 xポート ( 現在値 ) 入力 */

```

8ビット構成×3ポート、合計24ビットの汎用デジタル入力（現在値）を読み込みます。
各ポートはボード上のスイッチSW - I Oにより4ビット単位（B7～B4 / B3～B0）で出力にも設定できますが、出力に設定されたビットは当入力ポートで読み返すことができます。

【以上、2 - 1項を併せて参照】

表 3 - 3 A . 【BASE + 2】入力ポートの構成

ビット	各ビットの機能	= 1 のとき	= 0 のとき
B 7	汎用デジタル入力ビット : D 2 7	H i g h	L o w
B 6	: D 2 6		
B 5	: D 2 5		
B 4	: D 2 4		
B 3	汎用デジタル入力ビット : D 2 3		
B 2	: D 2 2		
B 1	: D 2 1		
B 0	: D 2 0		

表 3 - 3 B . 【BASE + 1】入力ポートの構成

ビット	各ビットの機能	= 1 のとき	= 0 のとき
B 7	汎用デジタル入力ビット : D 1 7	H i g h	L o w
B 6	: D 1 6		
B 5	: D 1 5		
B 4	: D 1 4		
B 3	汎用デジタル入力ビット : D 1 3		
B 2	: D 1 2		
B 1	: D 1 1		
B 0	: D 1 0		

表 3 - 3 C . 【BASE + 0】入力ポートの構成

ビット	各ビットの機能	= 1 のとき	= 0 のとき
B 7	汎用デジタル入力ビット : D 0 7	H i g h	L o w
B 6	: D 0 6		
B 5	: D 0 5		
B 4	: D 0 4		
B 3	汎用デジタル入力ビット : D 0 3		
B 2	: D 0 2		
B 1	: D 0 1		
B 0	: D 0 0		

3-4 . 汎用デジタル出力

```

outp (BASE + 2, Q2); /* Q2 : 2 xポート (更新) 出力 */
outp (BASE + 1, Q1); /* Q1 : 1 xポート (更新) 出力 */
outp (BASE + 0, Q0); /* Q0 : 0 xポート (更新) 出力 */

```

8ビット構成×3ポート、合計24ビットの汎用デジタル（ラッチ）出力を更新します。

各ポートはボード上のスイッチ **SW - IO** により4ビット単位（B7～B4 / B3～B0）で入力にも設定できますが（出荷時は全て入力側に設定）、出力に設定されたビットは同入力ポートで読み返すこともできます。また、出力論理も同様にボード上のスイッチ **SW - OP** により4ビット単位（B7～B4 / B3～B0）で設定されます。（出荷時は全て正論理側）

なお、入力に設定されたビットに対応する出力線はドライバ素子の内部でハイインピーダンス（OFF）状態となっています。【以上、2-1項を併せて参照】

表3-4A . 【BASE + 2】出力ポートの構成

ビット	各ビットの機能	= 1 のとき	= 0 のとき
B 7	汎用デジタル出力ビット : Q 2 7	H i g h (正論理のとき)	L o w (正論理のとき)
B 6	: Q 2 6		
B 5	: Q 2 5		
B 4	: Q 2 4		
B 3	汎用デジタル出力ビット : Q 2 3		
B 2	: Q 2 2		
B 1	: Q 2 1		
B 0	: Q 2 0		

表3-4B . 【BASE + 1】出力ポートの構成

ビット	各ビットの機能	= 1 のとき	= 0 のとき
B 7	汎用デジタル出力ビット : Q 1 7	H i g h (正論理のとき)	L o w (正論理のとき)
B 6	: Q 1 6		
B 5	: Q 1 5		
B 4	: Q 1 4		
B 3	汎用デジタル出力ビット : Q 1 3		
B 2	: Q 1 2		
B 1	: Q 1 1		
B 0	: Q 1 0		

表3-4C . 【BASE + 0】出力ポートの構成

ビット	各ビットの機能	= 1 のとき	= 0 のとき
B 7	汎用デジタル出力ビット : Q 0 7	H i g h (正論理のとき)	L o w (正論理のとき)
B 6	: Q 0 6		
B 5	: Q 0 5		
B 4	: Q 0 4		
B 3	汎用デジタル出力ビット : Q 0 3		
B 2	: Q 0 2		
B 1	: Q 0 1		
B 0	: Q 0 0		

【注1】電源投入（パワーオンリセット）時の出力はクリア状態（= 0）となる。

【注2】プログラム上の制御部リセット操作時の出力は変化しない。

3-5 . カウンタ制御・入出力 連続分周比、またはプリセット値の設定。

本ボードのタイマ・カウンタ部には16ビット・プログラマブルカウンタ3本構成のNEC製μPD71054（インテル製8253上位互換品）を使用、当素子のコントロールレジスタに書き込む制御データにより連続分周、または単発プリセット動作を実現します。

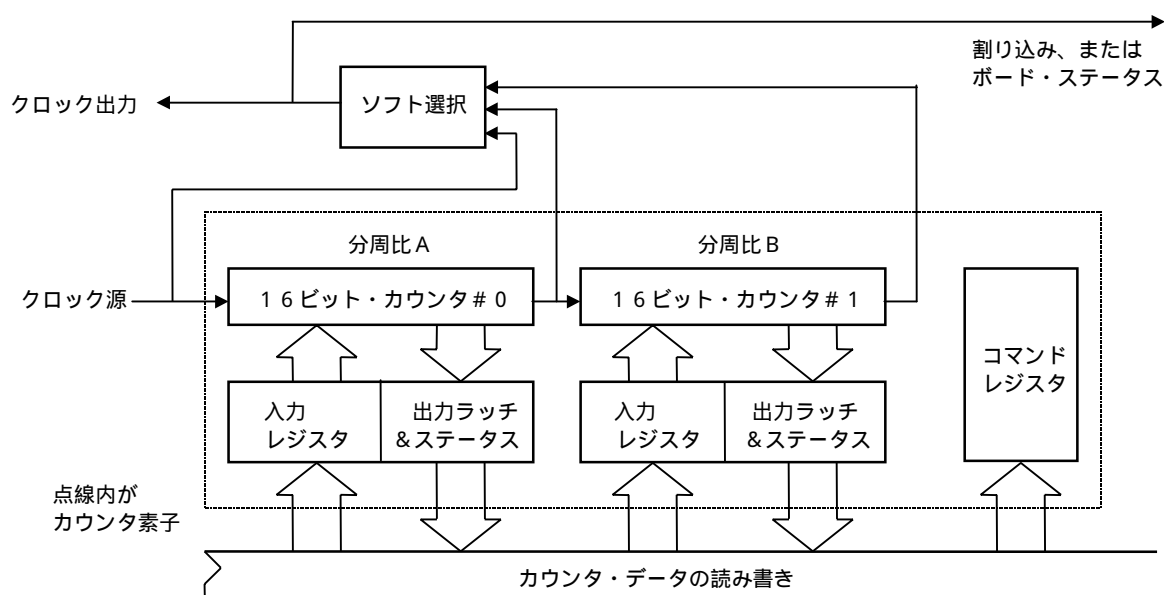
なお本ボードではμPD-71054の特定モード（モード3，2，0）のみを使用して連続分周、および単発プリセット動作を実現する設計です。

その他のモード、使用方法は同素子の取扱説明書を御参照ください。（サポート対象外）

3-5-1. 制御構造

当カウンタ素子は図3-5Aの構造（使用するカウンタ2本分のみ示す）となっています。カウンタの読み書きはそれぞれ入力レジスタ、出力ラッチを介して行います。

図3-5A . カウンタ制御構造



クロック入出力、およびゲート制御【次3 6項・参照】

クロック源入力 : 内部10MHz、または外部クロック源入力CLK-IN（=汎用デジタル入力D23）をソフト選択します。 外部クロック源入力利用の場合は有効エッジもソフト指定です。

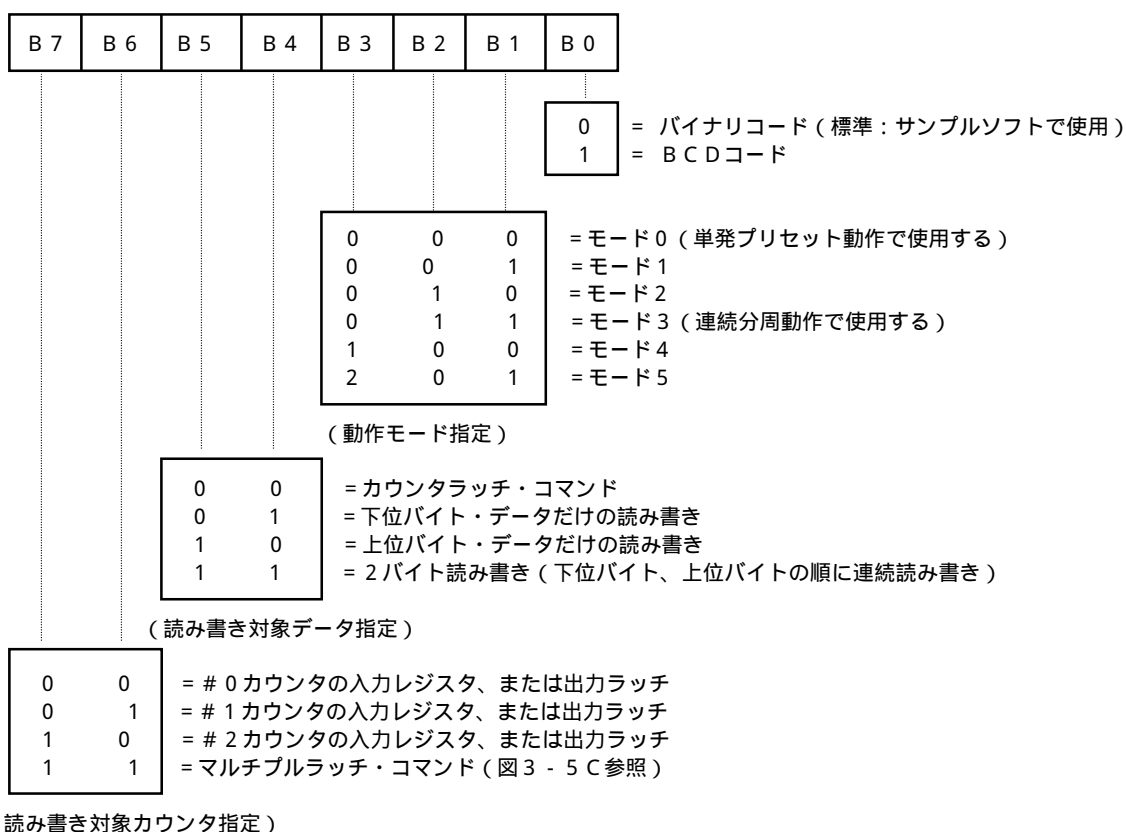
トリガ機能（ゲート開閉） : ソフト、または外部トリガ入力TRG-IN（=汎用デジタル入力D22）で制御します。ソフトによる直接の制御は指定ビットのセット（=1）/リセット（=0）で行います。外部トリガ入力利用の場合はエッジ動作、またはレベル動作をソフト指定できます。エッジ動作指定のときはソフト上で有効エッジを指定・外部トリガ許可すると外部トリガ入力TRG-INの指定エッジでカウンタのゲートが開きます。レベル動作指定のときはソフト上で有効レベルを指定・外部トリガ許可すると外部トリガ入力TRG-INの指定レベル期間中だけカウンタのゲートが開きます。

クロック出力 : カウンタの出力（モード制御により連続分周、または単発プリセット出力）はボード上のスイッチSW-SC、およびSW-IOの設定で外部に出力（CLK-OUT/Q27）ができるだけでなく、ボードステータスとしてポーリング（監視）、および割り込み源としても利用することができます。

《カウンタ制御構成要素》

- コマンド・レジスタ** : 各カウンタ（#0，#1）ごとの動作モード指定、および読み書き対象カウンタを指定するものです。
- 入力レジスタ** : 連続分周比、または単発プリセット値データは各カウンタに直接書き込むのではなく、当レジスタに書き込んでおきます。
- トリガ発生** : トリガ発生により入力レジスタからカウンタ本体に待機データが転送されて減算計数が開始されます。
【次3-6項参照】
- カウンタ本体** : 入力レジスタから転送されたプリセット値を起点に、クロック源入力を減算計数します。= 0 に達するとキャリーを出力し、単発プリセット動作の場合は計数を停止しますが、連続分周動作の場合は再び入力レジスタから同データが転送されて（トリガ禁止まで）繰り返えされます。
- 出力ラッチ** : カウンタラッチ・コマンド、またはマルチプルラッチ・コマンド操作時点の計数値がカウンタ本体から出力ラッチに転送・保存されます。以後、いつでも読み出すことができます。
マルチプルラッチ・コマンドは指定した複数のカウンタに対して出力ラッチへ転送・保存を同時に行うものです。カウンタ2本を直列接続動作【次3-6項参照】時の計数値読み出しは必ず当方法で行います。

図3-5B . カウンタ制御コマンド・データ



3-5-2. 本ボード上の対応操作ポート

当カウンタ素子各要素の読み書きは下記ポート（全てバイト単位）で行います。

表 3 - 5 A . 【BASE + 6】出力ポートの構成 / (コマンド・レジスタ書き込み)

ビット	各ビットの機能
B 7 B 6	読み書き対象カウンタ指定（およびマルチプルラッチ・コマンド：図 3-5 C 参照）
B 5 B 4	読み書き対象データ指定（対象バイト、およびラッチ動作コマンド）
B 3 B 2 B 1	カウンタ動作モード指定
B 0	計数データ・コード指定（バイナリ、または B C D）

表 3 - 5 B . 【BASE + 4】【BASE + 5】出力ポートの構成 / (カウンタ書き込み)

ビット	各ビットの機能	
	2 バイト書き込み時の順 = 先	2 バイト書き込み時の順 = 後
B 7 B 6 B 5 B 4 B 3 B 2 B 1 B 0	カウンタ（の入力レジスタ） 書き込みデータ下位バイト	カウンタ（の入力レジスタ） 書き込みデータ上位バイト

【BASE + 4】ポート：カウンタ # 0、【BASE + 5】ポート：カウンタ # 1

表 3 - 5 C . 【BASE + 4】【BASE + 5】入力ポートの構成 / (カウンタ読み出し)

ビット	各ビットの機能		
	(M L C 実行時のみ)	2 バイト読み出し時の順 = 先	2 バイト読み出し時の順 = 後
B 7 B 6 B 5 B 4 B 3 B 2 B 1 B 0	カウンタ専用の ステータス・データ (最初に読む) 【注】	カウンタ（の出力ラッチ） 読み出しデータ下位バイト	カウンタ（の出力ラッチ） 読み出しデータ上位バイト

【BASE + 4】ポート：カウンタ # 0、【BASE + 5】ポート：カウンタ # 1

【注】 M L C (マルチプルラッチ・コマンド) 実行後に限り、各カウンタのデータは
(1)専用ステータス / (2)下位バイト / (3)上位バイトの読み出し順となる。

3-5-3. 動作モード、カウンタ・データの書き込み操作

《連続分周動作の場合》 : 初期値データを2バイト(カウンタ1本のみ使用時)、または4バイト(カウンタ2本を直列接続して使用時)に分解してから以下の手順で設定します。/両カウンタ共にモード3を使用/

```
o u t p ( B A S E + 6 , 0 x 3 6 ) ; /* カウンタ#0をモード3に設定 */
                                ; /* バイナリ・コード、2バイト読み書きに設定 */
o u t p ( B A S E + 4 , 0 x      ) ; /* レジスタ#0に分周比Aの下位バイトを設定 */
o u t p ( B A S E + 4 , 0 x      ) ; /* レジスタ#0に分周比Aの上位バイトを設定 */
o u t p ( B A S E + 6 , 0 x 7 6 ) ; /* カウンタ#1をモード3に設定 */
                                ; /* バイナリ・コード、2バイト読み書きに設定 */
o u t p ( B A S E + 5 , 0 x      ) ; /* レジスタ#1に分周比Bの下位バイトを設定 */
o u t p ( B A S E + 5 , 0 x      ) ; /* レジスタ#1に分周比Bの上位バイトを設定 */
```

設定できる分周比A, Bの範囲はモード3なので各々2 ~ 65535です。

内部クロック源選択時の

最短クロック出力は、 $100\text{ns} \times 2 \times 2 = 400\text{ns}$
 $(10\text{MHz} \times 1/2 \times 1/2) = 2.5\text{MHz}$

最長クロック出力は、 $100\text{ns} \times 65535 \times 65535 = 429.4836225\text{秒}$
 $(10\text{MHz} \times 1/65535 \times 1/65535) = \text{Hz}$

【注1】なお本動作で使用するモード3は特殊な内部タイミングとなるため、
外部イベント数の計数には使用できません。(読み出し計数値が無効となる。)

【注2】クロック源をそのまま出力する=分周しない指定も可能(3-6項参照)です。

《単発プリセット動作の場合》 : 初期値データを2バイト(カウンタ1本のみ使用時)、または4バイト(カウンタ2本を直列接続して使用時)に分解してから以下の手順で設定します。

カウンタ2本を直列接続して使用時

```
o u t p ( B A S E + 6 , 0 x 3 4 ) ; /* カウンタ#0をモード2に設定 */
                                ; /* バイナリ・コード、2バイト読み書きに設定 */
o u t p ( B A S E + 4 , 0 x      ) ; /* レジスタ#0に初期値Aの下位バイトを設定 */
o u t p ( B A S E + 4 , 0 x      ) ; /* レジスタ#0に初期値Aの上位バイトを設定 */
o u t p ( B A S E + 6 , 0 x 7 0 ) ; /* カウンタ#1をモード0に設定 */
                                ; /* バイナリ・コード、2バイト読み書きに設定 */
o u t p ( B A S E + 5 , 0 x      ) ; /* レジスタ#1に初期値Bの下位バイトを設定 */
o u t p ( B A S E + 5 , 0 x      ) ; /* レジスタ#1に初期値Bの上位バイトを設定 */
```

カウンタ1本のみ使用時

```
o u t p ( B A S E + 6 , 0 x 3 0 ) ; /* カウンタ#0をモード0に設定 */
                                ; /* バイナリ・コード、2バイト読み書きに設定 */
o u t p ( B A S E + 4 , 0 x      ) ; /* レジスタ#0に初期値Aの下位バイトを設定 */
o u t p ( B A S E + 4 , 0 x      ) ; /* レジスタ#0に初期値Aの上位バイトを設定 */
```

設定できる初期値A, Bの範囲はモード0 : 1 ~ 65535、
 モード2 : 2 ~ 65535です。

3-5-4. カウンタ・データの読み出し操作 1 (カウンタラッチ・コマンドによる)

通常、各カウンタ専用の出力ラッチは同カウンタの刻々値に追従しています。

カウンタラッチ・コマンドと対象カウンタ番号をコマンドレジスタに書き込むと、その時点で対象カウンタの出力ラッチはホールド＝保持状態となり、以後いつでも当時のデータを読み出すことができます。

このラッチ動作によりカウンタ動作中でも正しいデータ読み出しが可能になります。

《カウンタラッチ・コマンドによる読み出し例》

```
o u t p ( B A S E + 6 , 0 x 0 6 ) ; /* カウンタ # 0 出力ラッチをホールド */
D 0 L = i n p ( B A S E + 4 )      ; /* カウンタ # 0 出力ラッチの下位バイトを読み込む */
D 0 H = i n p ( B A S E + 4 )      ; /* カウンタ # 0 出力ラッチの上位バイトを読み込む */

o u t p ( B A S E + 6 , 0 x 4 6 ) ; /* カウンタ # 1 出力ラッチをホールド */
D 1 L = i n p ( B A S E + 5 )      ; /* カウンタ # 1 出力ラッチの下位バイトを読み込む */
D 1 H = i n p ( B A S E + 5 )      ; /* カウンタ # 1 出力ラッチの上位バイトを読み込む */
```

【注 1】 当操作（カウンタラッチ・コマンド）を実行したのに対象出力ラッチを読まず、その後、再び同操作を実行した場合、後の操作は無効です。
（この場合、対象出力ラッチは最初の当操作実行時のデータを保持している。）

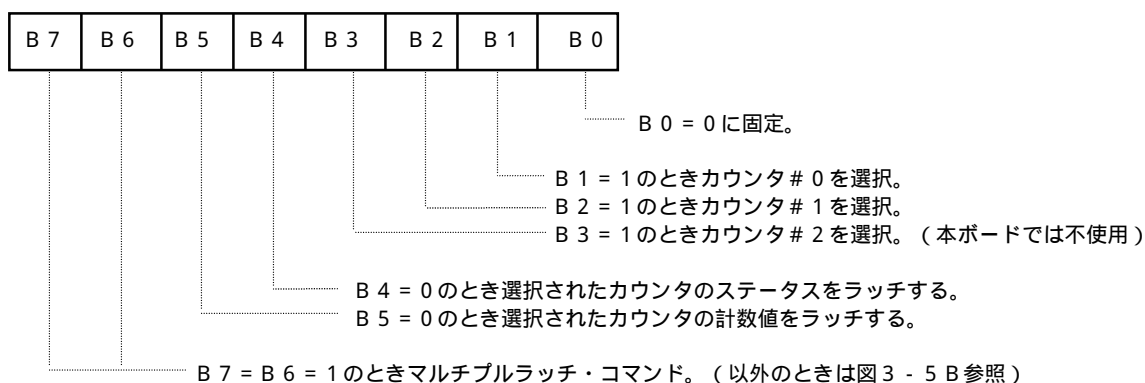
【注 2】 当操作（カウンタラッチ・コマンド）は 1 本の特定カウンタに限られます。
2 本のカウンタを直列接続動作させている場合、両カウンタの同時刻データを得るにはマルチプルラッチ・コマンド（次 3-5-5 項）を使用してください。

3-5-5. カウンタ・データの読み出し操作2 (マルチプルラッチ・コマンドによる)

2本のカウンタを直列接続動作させている場合、両カウンタの同時刻データを得るにはマルチプルラッチ・コマンドを使用します。当操作により、指定された(複数の)対象カウンタ値が同時刻に各出力ラッチにホールド(保持)されます。このあとのデータ読み出し操作で各カウンタの当時値、および専用ステータスデータ(図3-5D参照)を得ることができます。

《マルチプルラッチ・コマンド》: カウンタ制御コマンド・データのビットB7 = B6 = 1とした場合がマルチプルラッチ動作指定で、この場合に限ってビットB5 ~ B0は特別な意味(図3-5C)を持ちます。

図3-5C. マルチプルラッチ・コマンド・データ



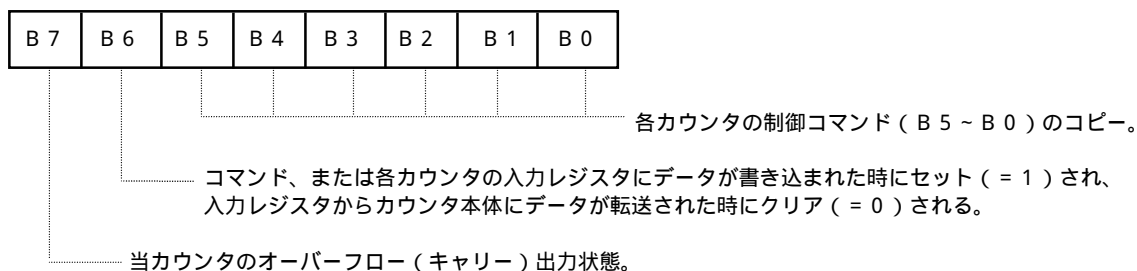
《マルチプルラッチ・コマンドによる読み出し例》

```
outp (BASE + 6, 0xC6); /* カウンタ# 0, # 1の各出力ラッチをホールド */
                        /* カウンタ# 0, # 1の各ステータスもホールド */
CS0 = inp (BASE + 4); /* カウンタ# 0の専用ステータスデータを読み込む */
D0L = inp (BASE + 4); /* カウンタ# 0出力ラッチの下位バイトを読み込む */
D0H = inp (BASE + 4); /* カウンタ# 0出力ラッチの上位バイトを読み込む */
CS1 = inp (BASE + 5); /* カウンタ# 1の専用ステータスデータを読み込む */
D1L = inp (BASE + 5); /* カウンタ# 1出力ラッチの下位バイトを読み込む */
D1H = inp (BASE + 5); /* カウンタ# 1出力ラッチの上位バイトを読み込む */
```

【注1】 各カウンタの専用ステータスデータはマルチプルラッチ動作のときだけに得られるもので(通常の用途では不要ですが)、当データの読み出し操作は必ず行う必要があります。いやでも最初に出てきますから不要なら読み捨てます。

【注2】 当操作(マルチプルラッチ・コマンド)を実行したのに対象データを読まず、その後、再び同操作を実行した場合、後の操作は無効です。
(この場合、対象出力ラッチは最初の当操作実行時のデータを保持している。)

図3-5D. 各カウンタ専用ステータス・データ



3-6 . トリガ、クロック制御

```
outp (BASE + 7, tgc); /* tgc : トリガ・クロック制御データ */
```

カウンタの計数対象である入力クロック源、および計数開始・停止（ゲート開閉）制御機能となるトリガ関連のパラメータを設定します。

表 3 - 6 . 【BASE + 7】出力ポートの構成

ビット	各ビットの機能	= 1 の場合	= 0 の場合	リセット時
B 7	ソフトトリガ制御	発生（即開始）	禁止（停止）	0
B 6	外部トリガ入力制御	許可（入力待ち）	禁止（停止）	0
B 5	外部トリガ入力のモード選択	レベル動作	エッジ動作	0
B 4	外部トリガ入力の有効極性選択	イッジ（Highレベル）	イッジ（Lowレベル）	0
B 3	入力クロック（計数入力）源選択	外部 TTL 入力	内部（10MHz）	0
B 2	入力クロック源分周・非分周の選択	分周する	分周しない	0
B 1	分周する場合のカウンタ長	16ビット 2本直列	16ビット 1本	0
B 0	外部クロック源入力の有効極性選択	イッジ	イッジ	0

《補助説明》

カウンタの計数はトリガ発生により開始（ゲート開）し、開始原因となったトリガビットの禁止操作により停止（ゲート閉）します。

ソフトトリガ（B 7 = 1）操作で計数開始した場合は同ビットの禁止（B 7 = 0）操作により停止します。

外部トリガ許可（B 6 = 1）操作の後、有効な外部トリガ信号入力で計数開始した場合は同ビットの禁止（B 6 = 0）操作により停止します。

外部トリガ許可（B 6 = 1）操作の後、有効な外部トリガ信号が入力される前にソフトトリガ（B 7 = 1）で計数開始した場合はソフトトリガの禁止操作（B 7 = 0）で停止しますが、その後、有効な外部トリガ信号が入力されると再び計数を開始することになります。

B 5 : エッジ動作では同信号の（ビット B 4 で選択された）立下り、または立上りエッジをトリガ時刻とします。

レベル動作では同信号の（ビット B 4 で選択された）LOW、またはHighレベル期間中をトリガ（計数期間）とします。／別称：帯域トリガ／

B 2 : 分周しない場合は“クロック源＝クロック出力”となります。【2-2項, 3-5項】

B 1 : 16ビット 1本の場合は# 0カウンタだけが使用されます。【2-2項, 3-5項】

3-7. 割り込み制御（許可・禁止、クリア）

```
outp(BASE+3, icc); /* icc: 割り込み制御 */
```

割り込み入力の許可・禁止、許可する場合の信号極性、およびP C Iバス上のI N T信号出力制御（許可／禁止＝クリア）を行います。前3-6項で設定されたトリガ、および（または）クロック出力を割り込みとして利用する場合の操作です。

【割り込みを使用しない場合は無用です。／読み飛ばしてください。】

表3-7. 【BASE+3】出力ポートの構成

ビット	各ビットの機能・意味	= 1 のとき	= 0 のとき	リセット時
B 7	クロック割り込み制御	許可	禁止	0
B 6	トリガ割り込み制御	許可	禁止	0
B 5	未使用			0
B 4	未使用			0
B 3	未使用			0
B 2	未使用			0
B 1	未使用			0
B 0	P C Iバス上のI N T信号出力制御	出力許可	出力禁止（クリア）	0

《補助説明》

B 7： 前3-5項・3-6項で設定されたクロック出力での割り込み許可／禁止を指定します。

B 6： 前3-6項で設定されたトリガでの割り込み許可／禁止を指定します

B 0： このとき、P C Iバス上のI N T信号出力が許可（ビットB 0 = 1）されていると、実際の割り込みが発生します。ビットB 7 or B 6 = 1でもB 0 = 0のときは実際の割り込みは発生しませんが、ボードステータスの割り込み要求フラグはセットされますからクロック出力（または外部トリガ入力）のポーリングに利用することができます。

P C Iバス上の割り込み信号I N Tは（共有の可能な）レベル動作となっています。

すなわち、各ボードの出力するI N Tはソフト上でクリア操作するまでアクティブなレベルを維持します。これをクリアするのが当B 0ビットです。なお、当ビットで（P C Iバス上に出力されていた）I N T信号をクリアした直後は、本ボードから次の割り込み信号が出力できない状態になっています。以後の割り込みを発生させるには当ビットを再セット（B 0 = 1）する必要があります。

実際に割り込みを使用するには、
 割り込みリソースを取得する。（1-5項）
 割り込み処理サブルーチンを用意する。
 ドライバで割り込みを使用するように設定する。

このあと、当割り込み制御ポートに書き込みを行います。W I N D O W S 9 5 / N Tでは割り込みコントローラ素子（パソコン本体内部）をアプリケーションで直接操作することはせず、デバイスドライバが事前・事後の処理と応答操作を行い、アプリケーションには通知と戻りのメッセージ交換で対処します。具体的には本ボード付属のCサンプルの該当部分を参照してください。《添付のデバイスドライバを使用した例》

3-8. ボード・ステータスの読み込み (含むボード番号)

```
s t s = i n p ( B A S E + 3 ) ; /* s t s : ステータスデータ */
```

割り込み要求の発生状態、P C Iバス上のI N T信号出力状態、およびボード番号を認識する1バイト・データを得ます。

表 3 - 8 . 【BASE + 3】入力ポートの構成

ビット	各ビットの機能・意味	= 1 のとき	= 0 のとき	リセット時
B 7	割り込み要求フラグ	セット (未読)	リセット (読み済み)	0
B 6	未使用			0
B 5	未使用			0
B 4	(P C Iバス上の) I N T信号出力	アクティブ	クリア状態	0
B 3 B 2 B 1 B 0	ボード番号 (0 H ~ F H)	ボード上のスイッチ S W - B N で設定		不変

《補助説明》

B 7 : クロック出力、またはトリガ発生による割り込みを許可した状態で、有効エッジが発生するとセット (= 1) され、本ステータスポートの読み込み直後にリセットされます。3 7 項で説明されているように当有効エッジで割り込み要求を発生させる以外に、割り込みを使用せず (P C Iバス上のI N T信号出力を禁止し)、当ビットをポーリング (監視) して、外部イベントの発生に応じた処理を実行するようなプログラムも可能です。(推奨します。)

B 4 : 本ボードからP C Iバス上への割り込み要求信号をモニタするビットです。
“クロック出力、またはトリガ発生割り込み”と“P C Iバス上のI N T信号出力”が共に許可されている時、割り込み信号の指定エッジが入力されるとセット (= 1) されるが、本ステータスポートの読み込みで (B 7 のように) 自動クリアされることはなく、意識的にクリア操作を行う必要があります。【3 - 7 項参照】

B 3

B 2

B 1

B 0 : 本ボード上の4ビットD I PスイッチS W - B Nで設定されたボード番号データを得ることができます。複数の本ボードを使用する場合の特定認識に利用できます。