

第3章 . 制御・操作

3-1. 制御・操作とアナログ出力の様子

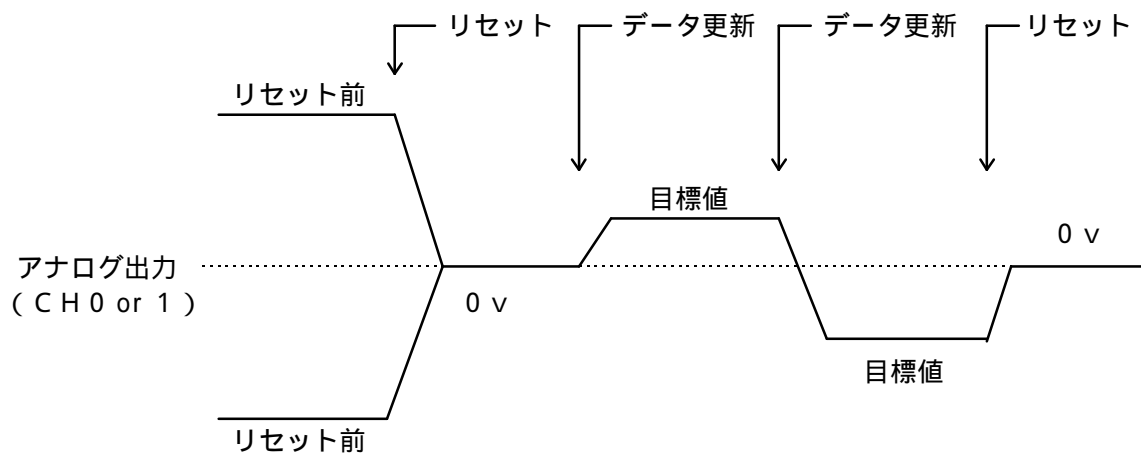
リセット時

電源投入、パソコン本体（ハードウェア）リセット操作、または本ボードの制御部リセット操作（3 - 3 項）直後のアナログ出力は両チャンネル共に 0 v となります。

更新出力後

任意のデータが D A 素子に書き込まれる（更新される）と、アナログ出力は対応する値（2 - 2 項 / 表 2 - 2 D to J）となり、以後、次の更新まで同値を保持します。

図 3 - 1 A . アナログ（D A）出力の様子



データ更新遅れ： パソコン側から OUT 命令で書き込まれる D A データはフォトカプラ（転送時間 = 9.5 μ s）を通して D A 素子のラッチ（1 データ分メモリ）に達します。

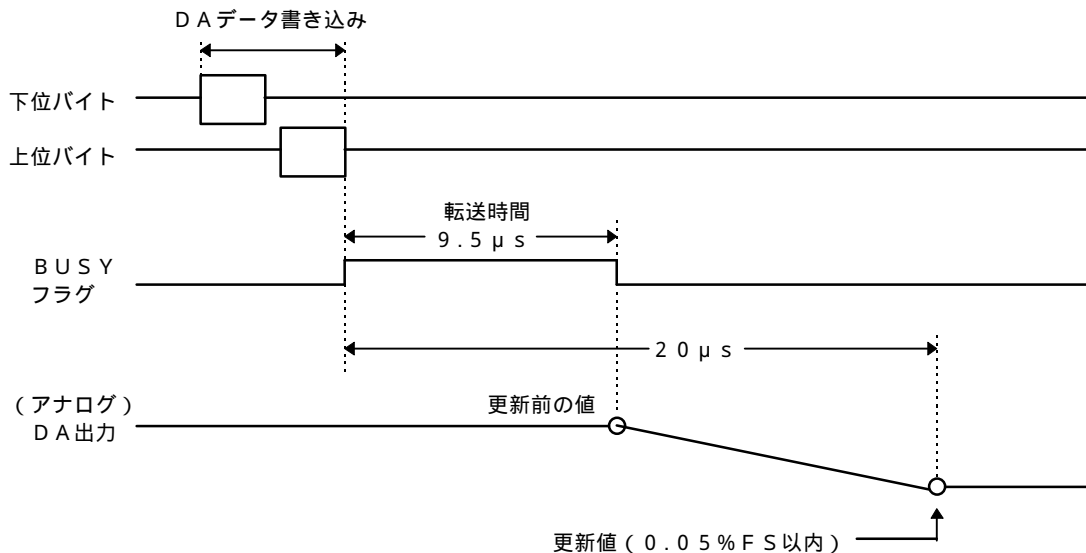
セトリング時間： データが更新されると、D A 素子のアナログ出力は新たな目標値に向かって変化を始めます。本機では 10 v の変化幅を 0.05 % F S の精度で到達する時間（セトリング時間）が約 11 μ s ですが、先に述べたフォトカプラの転送時間を加算した 20 μ s と定義しています。

電流出力の場合はさらに電圧電流変換回路の応答時間 10 μ s が加算されて 30 μ s となります。

単独更新

各D/A出力チャンネルが非同期に（互いに時間的連携なく）独立して更新制御される動作モードです。【3-4項・参照】

図3-1B．単独更新（非同期）……… 1チャンネル分のみ示す。



= 操作手順 = 詳しくは3-3項以下、第4章、およびサンプルプログラム・ソースを併せて御参照ください。下記OUT命令中の《BASE》は1-3項で設定したベースアドレス値（出荷時=01E0）です。また 内の番号は図3-1Bのタイミングに対応しています。

最初に外部制御および割込み関連の《制御データ》、続いて各チャンネルの出力範囲や動作モードを指定する《モード・データ》を書き込みます。

```
outp (BASE + 2, CNT); /* 制御データ【3-4項】 */
outp (BASE + 1, MD1); /* CH1モード・データ【3-5項】 */
outp (BASE + 0, MD0); /* CH0モード・データ【  "  】 */
```

各チャンネルごとのD/A出力データは必ず下位 上位の順に書き込みます。

```
outp (BASE + 6, DL); /* CH1データ下位バイト【3-6項】 */
outp (BASE + 7, DH); /* CH1データ上位バイト【  "  】 */
outp (BASE + 4, DL); /* CH0データ下位バイト【3-6項】 */
outp (BASE + 5, DH); /* CH0データ上位バイト【  "  】 */
```

ボード内のD/Aデータ転送（フォトカプラ通過）に9.5 μsを要する。

ここでD/A素子（内蔵ラッチ）が更新される。

D/Aデータ書き込みから20 μsで目標値の0.05%以内に到達。

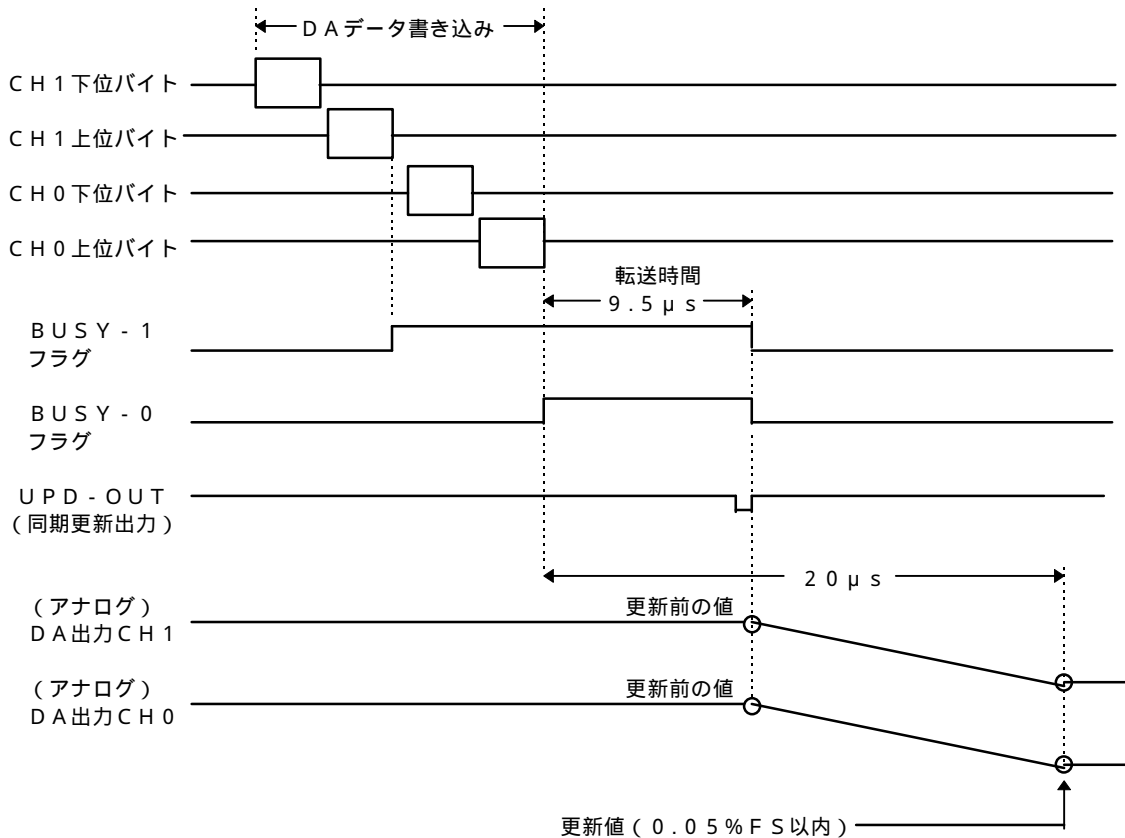
【注】 制御データ、モードデータ、およびD/A更新データの書き込みはBUSYフラグ【3-7項】がREADY (= 0) 状態のときに限ります。

高速で繰り返し更新書き込みを行う場合などは実行前の確認が必要です。

同期更新

D A出力チャンネル0にデータ書き込み操作直後、両チャンネルが同期して更新制御される動作モードです。必ずD A出力チャンネル1の下位 上位チャンネル0の下位 上位の順に書き込みます。【3 - 4項・参照】

図3 - 1 C . 同期更新



= 操作手順 = 詳しくは3 - 3項以下、第4章、およびサンプルプログラム・ソースを併せて御参照ください。下記OUT命令中の《BASE》は1 - 3項で設定したベースアドレス値（出荷時 = 01E0）です。また 内の番号は図3 - 1 Cのタイミングに対応しています。

最初に外部制御および割込み関連の《制御データ》、続いて各チャンネルの出力範囲や動作モードを指定する《モード・データ》を書き込みます。

```

outp (BASE + 2, CNT); /* 制御データ【3-4項】 */
outp (BASE + 1, MD1); /* CH1モード・データ【3-5項】 */
outp (BASE + 0, MD0); /* CH0モード・データ【  "  】 */
outp (BASE + 6, DL); /* CH1データ下位バイト【3-6項】 */
outp (BASE + 7, DH); /* CH1データ上位バイト【  "  】 */
outp (BASE + 4, DL); /* CH0データ下位バイト【  "  】 */
outp (BASE + 5, DH); /* CH0データ上位バイト【  "  】 */

```

ボード内のD Aデータ転送（フォトカプラ通過）に9.5 μsを要する。

ここでD A素子（内蔵ラッチ）が両チャンネル同時に更新される。

D Aデータ書き込みから20 μsで目標値の0.05%以内に到達。

【注】 各データ書き込み前BUSYフラグ確認の必要性は前記《単独更新操作》同様です。

複数ボードの同期更新（マスタスレーブ動作）

ボード間の接続とソフト上の設定により、複数ボードの同期更新動作も可能です。

ボード間の接続： マスタ機の同期更新出力UPD - OUTをスレーブ機の同期更新入力（UPD - IN）に接続しておきます。

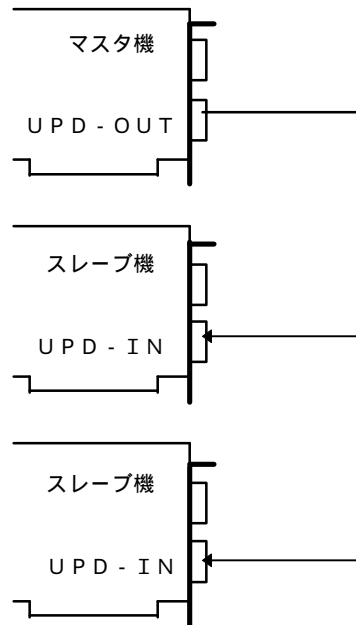


図3-1D. マスタスレーブ接続

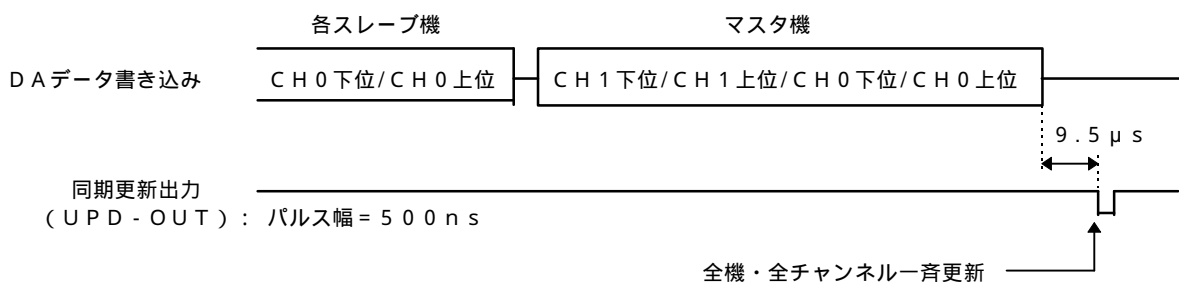
【注】 駆動能力：7枚以内。

ソフト事前設定： 各スレーブ機の同期更新入力制御ビットをセット【3-4項】し、マスタ機のチャンネル0モード・データの更新モード選択ビットをセット【3-5項】しておきます。

DA出力操作： 各スレーブ機のDAデータ書き込み操作を全て行ってから最後にマスタ機のDAデータ書き込み操作を行います。マスタ機のDAチャンネル0データ書き込み実行9.5 μ s後に全機・全チャンネルのDA素子が同時に更新され、各新目標値に向かって変化を開始します。このタイミングは図3-1Cと同様です。

サンプルソフト： MSV752.C 参照（第4章）

図3-1E. DAデータ書き込み／一斉更新タイミング



3-2. 制御レジスタ I / O アドレス・マップ

表 3 - 2 に本ボード上の各制御レジスタの I / O アドレスを記します。
表中の【BASE】は I / O ベースアドレス値 (1-3 項. 参照) です。

表 3 - 2 . 各制御レジスタの I / O アドレス

書き込みポート	I / O アドレス	読み出しポート
DA チャンネル 0 出力モード	【BASE】 + 0	
DA チャンネル 1 出力モード	【BASE】 + 1	
外部制御・割り込み制御	【BASE】 + 2	ステータス
汎用 (4 ビット) 出力	【BASE】 + 3	汎用 4 ビット入力 (兼強制 0 v 制御)
DA チャンネル 0 下位バイト・データ	【BASE】 + 4	
DA チャンネル 0 上位バイト・データ	【BASE】 + 5	
DA チャンネル 1 下位バイト・データ	【BASE】 + 6	
DA チャンネル 1 上位バイト・データ	【BASE】 + 7	ボード・リセット

【読み / 書き】はパソコン側から見た方向。
全てのポートは 1 バイト。

3-3. ボード制御部リセット (初期化)

```
rst = in p ( B A S E + 7 ) ;    /*   ボード・リセット操作   */
```

本ボード全体の制御部をリセットします。 当操作で読み込まれるデータ `rst (=)` はボード ID です。 当操作は汎用 4 ビット・デジタル出力が保持されることを除いて電源 ON、またはパソコン本体のハードウェア・リセット (スイッチ操作) と同等の機能です。
以下の結果を得ます。

各制御レジスタを初期化する。
ボード・ステータスを初期化する。
アナログ出力値は両チャンネル共、0 v になる。

表 3 - 3 . 【 B A S E + 7 】 入力ポートの構成

ビット	各ビットの機能・意味
B 7	ボード ID (= 2)
B 6	
B 5	
B 4	
B 3	
B 2	
B 1	
B 0	

3-4. 外部制御・割り込み関連の設定

```
o u t p ( B A S E + 2 , C N T ) ; /* 制御データ */
```

本機のアナログ (DA) 出力更新を外部入力信号【UPD - IN】で行う場合、および同信号を汎用の割り込みに利用する場合の指定データです。いずれの機能も使用しない場合は操作の必要がありません。

表 3 - 4 A . 【B A S E + 2】出力ポートの構成

ビット	各ビットの機能・意味	= 1 のとき	= 0 のとき	リセット時
B 7	外部入力信号制御 (割り込みとして)	許可	禁止	0
B 6	外部入力信号の有効極性指定	(+)	(-)	0
B 5	外部入力信号制御 (同期更新入力として)	許可	禁止	0
B 4	《未使用》			0
B 3	割り込みレベル指定	表 3 - 4 B 参照		0
B 2				0
B 1				0
B 0				0

《補助説明》

B 7 : 外部入力信号【UPD - IN】を汎用割り込みとして使用するときは当ビットをセット (= 1) します。

B 6 : 外部入力信号【UPD - IN】の有効極性を指定するものです。

B 5 : 本機のアナログ (DA) 出力更新を外部入力信号【UPD - IN】で行うときは本ビットをセット (= 1) します。具体的には本機がマススレーブ動作時のスレーブとなる場合にセットします。この場合、パソコン側から本機に書き込まれた DA データは出力素子の直前で待機しており、同信号入力により更新されます。

B 3 ~ B 0 : 使用する場合の割り込みレベルを指定します。